

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2003 年 8 月 7 日 (07.08.2003)

PCT

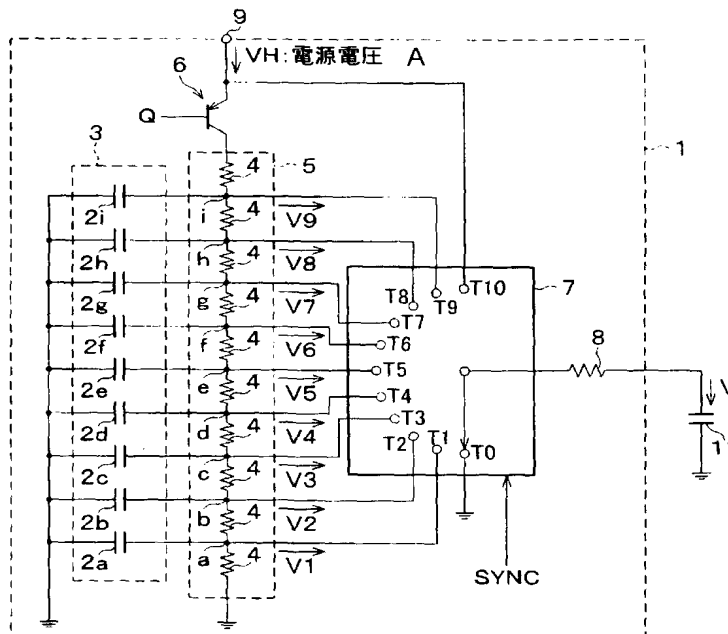
(10) 国際公開番号
WO 03/064161 A1

- (51) 国際特許分類: B41J 2/045, 2/055, G09G 3/20, H01L 41/09 予 545-8522 大阪府 大阪市 阿倍野区長池町 2 2-2 2 Osaka (JP).
- (21) 国際出願番号: PCT/JP03/00754 (72) 発明者: および (75) 発明者/出願人 (米国についてのみ): 相羽 正彦 (AIBA, Masahiko) [JP/JP]: 〒630-8443 奈良県 奈良市 南永井町甲 2 3 1-2 0 Nara (JP). 和田 孝澄 (WADA, Takasumi) [JP/JP]: 〒631-0804 奈良県 奈良市 神功 6 丁目 6-1-3-2 1 3 Nara (JP). 藤田 浩一 (FUJITA, Hirokazu) [JP/JP]: 〒630-8101 奈良県 奈良市 青山 4 丁目 4-1 3 8 Nara (JP).
- (22) 国際出願日: 2003 年 1 月 27 日 (27.01.2003)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2002-19123 2002 年 1 月 28 日 (28.01.2002) JP
特願 2003-11577 2003 年 1 月 20 日 (20.01.2003) JP
特願 2003-11609 2003 年 1 月 20 日 (20.01.2003) JP
- (71) 出願人 (米国を除く全ての指定国について): シャープ株式会社 (SHARP KABUSHIKI KAISHA) [JP/JP]: (81) 指定国 (国内): CN, US.

[続葉有]

(54) Title: CAPACITIVE LOAD DRIVING CIRCUIT, CAPACITIVE LOAD DRIVING METHOD, AND APPARATUS USING THE SAME

(54) 発明の名称: 容量性負荷駆動回路および容量性負荷駆動方法並びにそれを用いた装置



A...VH: POWER SUPPLY VOLTAGE

(57) Abstract: A capacitive load driving circuit (1) for charging/discharging a capacitive load (11), comprising a voltage divider (5) for dividing a power supply voltage (VH) into a plurality of mutually different voltages (V1-V9); a plurality of capacitors (2a-i) in which the respective voltages (V1-V9) are charged as terminal voltages; and a switch (7) for switching connections between the capacitive load (11) and the capacitors (2a-i); wherein during charging of the capacitive load (11), the switch (7) connects the capacitors (2a-i) in increasing order of terminal voltage such that electrostatic energy is supplied to the capacitive load (11), and wherein during discharging of the capacitive load (11), the switch (7) connects the capacitors (2a-i) in decreasing order of terminal voltage such that the electrostatic energy is retrieved from the capacitive load (11). In this way, there can be provided a capacitive load driving method and a capacitive load driving circuit having a simple circuit structure and capable of efficiently retrieving and reutilizing the energy stored in the capacitive load.

[続葉有]



(84) 指定国 (広域): ヨーロッパ特許 (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, SE, SI, SK, TR).

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

添付公開書類:
国際調査報告書

(57) 要約:

容量性負荷 (11) を充放電させるための容量性負荷駆動回路 (1) は、電源電圧 (VH) を互いに異なる複数の電圧 (V1 ~ V9) に分圧するための分圧器 (5) と、電圧 (V1 ~ V9) がそれぞれ端子電圧として充電された複数のコンデンサ (2a ~ i) と、容量性負荷 (11) とコンデンサ (2a ~ i) との接続を切り替えるためのスイッチ (7) とを備え、スイッチ (7) は、容量性負荷 (11) の充電時に、容量性負荷 (11) へ静電エネルギーが供給されるように、コンデンサ (2a ~ i) を端子電圧の低い方から順に接続する一方、容量性負荷 (11) の放電時に、容量性負荷 (11) から静電エネルギーが回収されるようにコンデンサ (2a ~ i) を端子電圧の高い方から順に接続する。これにより、簡素な回路構成を持ち、かつ、容量性負荷に蓄積されたエネルギーを効率良く回収・再利用することができる容量性負荷駆動回路および容量性負荷駆動方法を提供できる。

明 細 書

容量性負荷駆動回路および容量性負荷駆動方法並びにそれを用いた装置

技術分野

本発明は、容量性負荷を駆動するための容量性負荷駆動回路および容量性負荷駆動方法、並びにそれを用いた装置に関するものである。より
5 詳細には、本発明は、容量性負荷である圧電素子または静電駆動電極などをインクの吐出に用いる画像形成装置、プラズマディスプレイの放電電極、または液晶ディスプレイの駆動回路等に備えられる、容量性負荷を駆動するための容量性負荷駆動回路および容量性負荷駆動方法、並び
10 に、それを用いた画像形成装置、表示装置、電圧パルス発生装置、直流（D C）－交流（A C）変換器（コンバータ）等の装置（特に容量性負荷と容量性負荷駆動回路を備える装置）に関するものであり、特に、消費電力を低減することが可能な容量性負荷駆動回路および容量性負荷駆動方法、並びに、それを用いた画像形成装置、表示装置、電圧パルス発生装置、直流－交流変換器等の装置に関するものである。
15

背景技術

従来より、圧電素子をインク吐出に用いるインクジェットプリンタ（例えば特許文献 1 [日本国特開昭 63-247051 号公報（公開日：昭和
20 63 年（1988）10 月 13 日）] や特許文献 2 [日本国特開 2001-10043 号公報（公開日：平成 13 年（2001）1 月 16 日）] 参照）や、静電方式のインクジェットプリンタ、熱式のインクジェットプリンタ（例えば特許文献

3 [日本国特開 2000-238245 号公報(公開日:平成 12 年(2000)9 月 5 日)] 参照) 等のインクジェットプリンタが知られている。

5 圧電素子をインク吐出に用いるインクジェットプリンタにおいては、インクジェットヘッドのノズル開口につながった圧力発生室に圧電素子が備えられている。容量性負荷である圧電素子に電圧を印加して駆動信号とし、圧電素子に充電と放電とを繰り返させることによって、インクをノズル開口より吐出させている。ここでは、このような容量性負荷を駆動する容量性負荷駆動回路について考える。

10 上記のような従来の容量性負荷駆動回路の一例であるプッシュプル方式を、図 2 5 に示す。容量性負荷駆動回路は、図 2 5 (a) の回路図に示すように、容量性負荷であるコンデンサ C_L に接続されている。容量性負荷駆動回路に印加される主電圧 V に対して、コンデンサ C_L は、コンデンサ C_L にエネルギーを供給するための充電経路に備えられたトランジスタ V_{upd} および、コンデンサ C_L よりエネルギーを除去するための放電経路に備えられたトランジスタ V_{dwnd} で制御されることにより
15 駆動される。

トランジスタ V_{upd} および V_{dwnd} の動作を制御する制御信号の波形を示したものが、図 2 5 (b) および (c) の波形図である。2 つのトランジスタ V_{upd} および V_{dwnd} が図 2 5 (b) および (c) の制御信号により動作すると、コンデンサ C_L の端子電圧 V_O は図 2 5 (d) で示されるように時間変化し、抵抗 R に流れる電流 I_c は図 2 5 (e) で示されるように時間変化する。

したがって、図 2 5 (a) に示すようなプッシュプル方式では、トランジスタ V_{upd} を ON にして充電経路を介して容量性負荷に充電電流を

流した後、トランジスタ V_{dwnd} を ON にして放電経路を介して電荷を全部グラウンドに放電していた。

従来の容量性負荷駆動回路では、コンデンサ C_L に蓄積された電荷を全てグラウンドに放電してしまうので、コンデンサ C_L に蓄積されていた静電エネルギーを全て捨てることになり、消費電力が大きいという問題があった。例えば、 V_{upd} の周波数 f を 126 kHz 、コンデンサ C_L のキャパシタンス C_L を $0.1\text{ }\mu\text{F}$ 、主電圧 V を 20 V とすると、平均電源電流は、

$$f \times C_L \times V = 0.2520\text{ A}$$

であり、消費電力は 5.04 W である。

このため、容量性負荷から放電される電荷を回収し、容量性負荷の充電に再利用することで、消費電力の低減を図る容量性負荷駆動回路が提案されている。例えば、特許文献 4 [日本国特開平 11-314364 号公報（公開日：平成 11 年（1999）11 月 16 日）] には、印刷動作中、圧電素子（圧電振動素子）から放電される放電電流を用いて磁気回路による相互誘導作用で二次電源（二次電池、あるいは大容量キャパシタ）を充電し、二次電源に蓄えた電荷を再度、圧電素子の充電に用いる記録ヘッド駆動回路が開示されている。

また、プラズマディスプレイパネルの放電セルの駆動を行う駆動回路において、LC 共振による電力回収を行う技術が知られている（特許文献 5 [米国特許第 4866349 号（公開日：1989 年 9 月 12 日）] 参照）。このような放電セルから LC 共振による電力回収を行う駆動回路の一例を図 28 に基づいて説明する。なお、図 28 において、 C_d は容量性負荷であるプラズマディスプレイパネルの容量成分

(容量性負荷)、 C_{ss} はコンデンサ、 $S_1 \sim S_4$ はスイッチ、 L はインダクタ、 $D_1 \cdot D_2$ は整流ダイオード、 $2V_0$ は電源電圧 $2V_0$ を供給する電源端子をそれぞれ示す。

まず、初期状態で、コンデンサ C_{ss} に初期電位 V_0 を与えておく。

5 この初期状態での C_d の電位は0であるものとする。また、コンデンサ C_{ss} のキャパシタンス C_{ss} は、容量性負荷 C_d のキャパシタンス C_d に比べて十分大きいものとする。

次に、上記構成における容量性負荷 C_d の充放電動作を、容量性負荷 C_d の端子電圧 V の変化とスイッチ $S_1 \sim S_4$ の状態を示す図29
10 を参照しながら説明する。なお、スイッチ $S_1 \sim S_4$ は、図29に「On」と示す期間以外はOFF状態である。

まず、充電時には、スイッチ $S_1 \sim S_4$ のうちスイッチ S_1 のみをONにする。すると、コンデンサ C_{ss} からインダクタ L を通して容量性負荷 C_d に電流が流れ、容量性負荷 C_d が充電される(図29の
15 ①)。LC共振により容量性負荷 C_d は端子電圧 V が V_0 以上になるまで充電される(図29の②)。電流が反転しようとする、整流ダイオード D_1 により阻止され、容量性負荷 C_d の端子電圧 V はクランプされる(図29の③)。その後、スイッチ S_1 をOFFにし、次いでスイッチ S_3 をONにする。すると、容量性負荷 C_d は端子電圧 V
20 が $2V_0$ まで充電される(図29の④)。

放電時には、スイッチ S_3 をOFFにし、次いでスイッチ S_2 をONにする。これにより、容量性負荷 C_d からインダクタ L を通してコンデンサ C_{ss} に電流が流れ、容量性負荷 C_d が放電される一方、コンデンサ C_{ss} が充電される(図29の⑤)。LC共振により容量性

負荷 C_d は端子電圧 V が V_0 以上になるまで充電される（図 29 の⑥）。電流が反転しようとする、整流ダイオード D_2 により阻止され、容量性負荷 C_d の端子電圧 V はクランプされる（図 29 の⑦）。その後、スイッチ S_2 を OFF にし、次いでスイッチ S_4 を ON にする。すると、容量性負荷 C_d は端子電圧 V が 0 になるまで放電される（図 29 の⑧）。以上のようにして、上記構成では、LC 共振を用いて容量性負荷 C_d からコンデンサ C_{ss} へ電力を回収することができる。

また、上述したような LC 共振による電力回収を行う回路において、複数のインダクタ L を切り替えて使用する先行例もある（特許文献 6 [日本国特開平 2-87189 号公報（公開日：平成 2 年（1990）3 月 28 日；日本国特許第 2771523 号）] 参照）。

また、特許文献 7 [日本国特開平 11-170529 号公報（公開日：平成 11 年（1999）6 月 29 日）] および特許文献 8 [日本国特開 2000-218782 号公報（公開日：平成 12 年（2000）8 月 2 日）] には、エネルギー回収の為にインダクタを挿入した物が記載されている。

また、容量性負荷からの放電時に電荷をコンデンサに蓄えておき、蓄えきれない電荷のみグランドに放電し、充電の際にはコンデンサに蓄えた電荷を再度、圧電素子の充電に用い、充電しきれなかった電荷のみ電源から供給する方式が知られている。例えば、特許文献 9 [日本国特開平 9-322560 号公報（公開日：平成 9 年（1997）12 月 12 日；日本国特許第 3120210 号）] には、EL（エレクトロルミネセンス）素子等の容量性負荷の駆動回路において、コンデンサを設け、容量性負荷を放電させる際に充電電荷の一部をコンデンサに移した後、残りの充

電電荷を放電し、コンデンサに移された電荷を容量性負荷に返した後に充電を開始させることにより、容量性負荷に充電された電荷の一部を再利用する技術が開示されている。特許文献 9 には、静電エネルギーの回収・再利用の一手法として、図 2 6 に示すように、1 個のコンデンサ 2 6 3 で容量性負荷（E L 素子）2 6 1 から静電エネルギーを回収し、再利用することが開示されている。

次に、特許文献 9 に開示されている容量性負荷の駆動回路の具体的な動作について図 2 7 に基づいて説明する。なお、図 2 6 および図 2 7 では、動作原理が理解しやすいように、特許文献 9 に記載されている駆動電圧発生回路を電源電圧 V_H の電源端子 V_H で、特許文献 9 に記載されている駆動電圧発生回路の ON/OFF 制御を、スイッチ 2 6 2 で模式的に示している。

まず、初期状態として図 2 6 (a) に示すように、容量性負荷 2 6 1 および回生用のコンデンサ 2 6 3 を、ON 状態のスイッチ 2 6 4・2 6 5 を介して接地しておく。このとき、スイッチ 2 6 2 を OFF 状態とし、電源端子 V_H （図示しない駆動電圧発生回路）から容量性負荷 2 6 1 への駆動電圧の供給を停止していることとする。

次に、図 2 7 (b) に示すように、スイッチ 2 6 4・2 6 5 を OFF 状態にしてスイッチ 2 6 2 を ON 状態にする。これにより、電源端子 V_H から ON 状態のスイッチ 2 6 2 を介して容量性負荷 2 6 1 へ電源電圧 V_H が出力され、容量性負荷 2 6 1 は、電源端子 V_H からの電源電圧 V_H により充電される。これにより、容量性負荷 2 6 1 の端子電位が、電源電圧 V_H と等しくなるまで上昇する。

次に、図 2 7 (c) に示すように、スイッチ 2 6 2 を OFF 状態にす

ると共にスイッチ 265 を ON 状態にする。これにより、電源端子 V_H から容量性負荷 261 への駆動電圧の供給が停止され、容量性負荷 261 の一端がコンデンサ 263 に接続される。この結果、容量性負荷 261 に充電された電荷の一部がコンデンサ 263 へ移動していき、容量性負荷 261 が放電されると共に、容量性負荷 261 に蓄積された静電エネルギーの一部が容量性負荷 261 からコンデンサ 263 に回収される。

次に、図 27 (d) に示すように、スイッチ 265 を OFF 状態にしてスイッチ 264 を ON 状態にする。これにより、容量性負荷 261 の残りの電荷が、スイッチ 263 を介してグラウンド（図示しない電源端子）に放電される。すなわち、容量性負荷 261 に残ったエネルギーは、スイッチ 263 を通じて消費される。したがって、このステップにより、容量性負荷 261 の電圧は、接地電位になる。

さらにコンデンサ 263 に回収した静電エネルギーを初期電荷 "0" の容量性負荷 261 に再利用するために、図 27 (e) に示すように、スイッチ 264 を OFF 状態にして、スイッチ 265 を ON 状態にする。これにより、コンデンサ 263 の充電電荷が容量性負荷 261 に移動し、コンデンサ 263 から容量性負荷 261 へ電力が回生されることとなる。

その後、図 27 (b) ~ 図 27 (e) までの動作を繰り返すことにより容量性負荷 261 が駆動される。以上のようにして、容量性負荷 261 から放出（放電）された電荷の一部をコンデンサ 263 に回収して容量性負荷 261 に戻すことで、容量性負荷 261 に電力が回生される。

なお、液晶表示パネルに蓄えられた電荷を回収、再利用することによって消費電力を低減する技術も知られている（特許文献 10 [日本特開平 11-326863 号公報（公開日：平成 11 年（1999）11 月 26 日）]、特

許文献 1 1 [日本国特開平 11-352459 号公報(公開日:平成 11 年(1999)12 月 24 日)]、および特許文献 1 2 [日本国特開平 2001-22329 号公報(公開日:平成 13 年(2001)1 月 26 日)] 参照)。

また、特許文献 1 3 [日本国特開平 1 1 - 2 0 6 1 9 1 号公報(公開日:平成 11 年(1999)7 月 26 日)] には、モータ制御回路が開示されている。

しかしながら、特許文献 4 に記載されている磁気回路による相互誘導作用を用いた電力回生回路では、相互誘導作用の変換効率、並びに充電回路の効率により、容量性負荷に蓄積された静電エネルギーを効率良く回収・再利用することができない。

特許文献 4 の記録ヘッド駆動回路では、圧電素子の放電電流からインダクタンス間の相互誘導により誘導起電力を発生させ、発生した誘導起電力により二次電池または大容量コンデンサを充電している。この構成では、静電エネルギーの回収・再利用を繰り返し行うことができるが、インダクタンスが必要であるため、構成が複雑になると共に、インダクタンスの直流抵抗成分による静電エネルギーの損失、並びにインダクタンス間の相互誘導効率による損失が生じ、電荷の回収効率が低下するという問題がある。さらに誘導起電力により二次電池または大容量コンデンサを充電するための充電回路による損失が加わり、系全体の回収効率は 5 0 % を超えない。

特許文献 5・6 の構成は、以下の問題点を有している。

まず、特許文献 5 の構成は、駆動対象となる容量性負荷の静電容量値が固定あるいは変動の少ない用途にしか適用できない。すなわち、例えばインクジェットヘッドにおける多数の圧電素子を駆動する場合、イン

クの吐出を行わせる圧電素子の数によって、容量性負荷の静電容量値が大きく変化する。また、プラズマディスプレイにおいても、1つの駆動回路で多数の発光素子を駆動する場合、発光させる発光素子の数によって容量性負荷の静電容量値が大きく変化する。特許文献5の構成では、

5 容量性負荷の静電容量が変化すると、LC共振周波数が変化し、回路の動作特性が変化する。特に容量性負荷の静電容量値が大きくなった場合、波形の立ち上がりが遅くなり、スイッチS1がONになっている期間内に容量性負荷の端子電圧が所定の電圧まで立ち上がらなくなる可能性があり、回生率の低下をもたらす可能性がある。そのため、特許文献5の

10 構成は、静電容量値が大きく変化する容量性負荷、例えば圧電素子を用いたインクジェットヘッドの容量成分の駆動には適用することは難しい。特許文献5の回路をインクジェットヘッドの個々の圧電素子毎に設けることも考えられるが、そうした場合、多数のインダクタLを設けることになり、回路規模が非常に大きくなってしまう。

15 容量性負荷の静電容量の変化に合わせてインダクタLのインダクタンスLを連続的に変化させれば、上記の問題は解決できるが、インダクタLのインダクタンスLを連続的に変化させることは困難である。

また、複数のインダクタLを切り替えて使用する特許文献6の構成は、上記の問題をある程度まで解決できるものの、インダクタLを複数設ける分、回路の規模が大きくなる。そのため、この構成は、限られた用途

20 にしか使用できない。

また、インダクタL（コイル）を用いた構成に共通する問題として、回路規模が大きくなる、磁束の漏洩があるために回路の配置が難しい、コストが高くつくといった問題もある。

また、特許文献 7・8 には、静電エネルギーを回収・再利用する技術は記載されていない。

特許文献 9 の容量性負荷駆動回路は、コンデンサへの電荷の回収効率が低く、容量性負荷の電力回生率（初期電力に対する回生電力の割合）が低いという問題点を有している。

すなわち、まず、図 27（b）のステップでは、容量性負荷 261 の端子電位 $V(Cd)$ は、

$$V(Cd) = V_H$$

となる。

図 27（c）のステップで容量性負荷 261 のエネルギーの一部がコンデンサ 263 により回収されたとき、容量性負荷 261 の端子電位 $V(Cd)$ およびコンデンサ 263 の端子電位 $V(Cs)$ は、容量性負荷 261 の静電容量を Cd 、コンデンサ 263 の静電容量を Cs とすれば、

$$V(Cd) = V(Cs) = \{Cd / (Cd + Cs)\} V_H$$

となる。例えば、容量性負荷 261 の静電容量とコンデンサ 263 の静電容量とが等しい場合には、コンデンサ 263 に電圧 $V_H / 2$ が供給される。

図 27（e）のステップにより容量性負荷 261 に供給される電圧 $V(Cd)$ は、

$$V(Cd) = \{Cd \cdot Cs / (Cd + Cs)^2\} V_H$$

となる。例えば、容量性負荷 261 の静電容量とコンデンサ 263 の静電容量とが等しい場合には、電圧 $V_H / 4$ が容量性負荷 261 に供給できる。この電力回生後の容量性負荷 261 の端子電位 $V(Cd)$ が最も大きいときに最大の電力回生率が得られる。このときの初期電圧 V_H が

らの電圧の回生率を R_e とすると、

$$R_e = C_d \cdot C_s / (C_d + C_s)^2$$

となる。これを容量性負荷 261 とコンデンサ 263 との静電容量比 $X = C_d / C_s$ で表すと、

5
$$R_e = X / (1 + X)^2$$

となる。したがって、電力回生率は、 $X = 1$ の場合、すなわち容量性負荷 261 の静電容量とコンデンサ 263 の静電容量とが等しい場合に最大となり、

$$R_e = 1 / (1 + 1)^2 = 1 / 4$$

10 となる。そのため、特許文献 7 の構成では、理論上の最大回生率は 25 % である。繰り返し充放電を行うと、残留電荷により再利用効率は 25 % よりずっと低くなる。

なお、特許文献 8 ~ 10 の構成においても、液晶表示パネルに蓄えられた電荷を効率的に回収、再利用することはできない。また、特許文献
15 13 には、静電エネルギーを回収・再利用する技術は記載されていない。

発明の開示

本発明は、上記従来の問題に鑑みなされたものであり、その目的は、簡素な回路構成を持ち、かつ、容量性負荷に蓄積されたエネルギーを効
20 率良く回収・再利用することができる容量性負荷駆動回路および容量性負荷駆動方法、並びに、消費電力が低減された容量性負荷と容量性負荷駆動回路とを備える画像形成装置等の装置を提供することにある。

本発明の容量性負荷駆動回路は、上記の課題を解決するために、容量性負荷を充放電させるための容量性負荷駆動回路において、電源から供

給された静電エネルギーを分割して蓄積するための複数のエネルギー蓄積素子と、上記容量性負荷と上記複数のエネルギー蓄積素子との接続を切り替えるための切り替え手段とを備え、上記切り替え手段は、容量性負荷の充電時に、上記複数のエネルギー蓄積素子から順次、容量性負荷へ静電エネルギーが供給されるように上記接続を切り替え、容量性負荷の放電時に、上記複数のエネルギー蓄積素子に順次、容量性負荷から静電エネルギーが回収されるように上記接続を切り替えるようになっていることを特徴としている。

上記構成によれば、複数のエネルギー蓄積素子から順次、容量性負荷へ静電エネルギーが供給され、上記複数のエネルギー蓄積素子に順次、容量性負荷から静電エネルギーが回収されるので、高効率なエネルギー回収・再利用が可能となる。また、エネルギー蓄積素子に蓄積された静電エネルギーをそのまま回収するので、簡素な回路構成で実現できる。上記構成によれば、容量性負荷への充電・放電サイクルにおけるエネルギー消費を軽減することができ、静電エネルギー蓄積素子の個数に応じた電力回収効率を簡単な回路で得ることができる。

また、上記構成では、スイッチング時間を変えることで波形の整形が可能であり、容量性負荷の静電容量の変動が起こっても、波形全体としての立ち上がり速度（スルーレート）に影響せず、安定した動作が可能である。

本発明の容量性負荷駆動回路は、上記の課題を解決するために、容量性負荷を充放電させるための容量性負荷駆動回路において、異なる複数の初期電位が付与された複数のエネルギー蓄積素子と、電源からの基準電源電位あるいは接地電位が基準電位として付与された基準電位端子と、

上記エネルギー蓄積素子および基準電位端子を選択的に容量性負荷と接続するための切り替え手段とを備え、上記複数のエネルギー蓄積素子は、0でない第1の初期電位を持つ第1のエネルギー蓄積素子と、第1の初期電位と同極性でかつ第1の初期電位より絶対値の大きい第2の初期電位を持つ第2のエネルギー蓄積素子とを含み、上記基準電位は、接地電位、電源から供給された第1の初期電位と同極性でかつ第1の初期電位より絶対値の小さい電位、または電源から供給された第1の初期電位と逆極性の電位であり、上記切り替え手段は、容量性負荷を基準電位端子と選択的に接続した後に第1のエネルギー蓄積素子と選択的に接続することで容量性負荷の端子電圧を第1の初期電位に近づくように変化させる第1の充電ステップと、その後に容量性負荷を第2のエネルギー蓄積素子と選択的に接続することで容量性負荷の端子電圧の絶対値を増大させる第2の充電ステップと、その後に容量性負荷を第1のエネルギー蓄積素子と選択的に接続することで容量性負荷の端子電圧の絶対値を減少させると共に第1のエネルギー蓄積素子の蓄積静電エネルギーを第1の充電ステップの前とほぼ等しくなるように回生する放電ステップとを実行するようになっていることを特徴としている。また、容量性負荷駆動回路は、上記基準電位端子が接地電位を有する接地端子であり、上記切り替え手段が、接地端子および複数のエネルギー蓄積素子を選択的に容量性負荷と接続するために、接地端子および複数のエネルギー蓄積素子と容量性負荷との間にそれぞれ設けられた複数のスイッチング素子であり、複数のエネルギー蓄積素子のうち、少なくとも、最も絶対値の大きい初期電位を持つエネルギー蓄積素子は、直接または間接的に（何らかの回路を介して）電源に接続されている構成とすることができる。

本発明の容量性負荷駆動回路は、上記の課題を解決するために、容量性負荷を充放電させるための容量性負荷駆動回路において、電源から電源電位が付与された電源端子と、異なる複数の初期電位が付与された複数のエネルギー蓄積素子と、上記エネルギー蓄積素子および電源端子を選択的に容量性負荷と接続するための切り替え手段とを備え、上記複数のエネルギー蓄積素子は、電源電位と同極性でかつ電源電位より絶対値の小さい第1の初期電位を持つ第1のエネルギー蓄積素子と、第1の初期電位と同極性でかつ第1の初期電位より絶対値の小さい電位、接地電位、または第1の初期電位と逆極性の電位である第3の初期電位を持つ第3のエネルギー蓄積素子とを含み、上記切り替え手段は、容量性負荷を第3のエネルギー蓄積素子と選択的に接続した後に第1のエネルギー蓄積素子と選択的に接続することで容量性負荷の端子電圧を第1の初期電位に近づくように変化させる第1の充電ステップと、その後に容量性負荷を電源端子と選択的に接続することで容量性負荷の端子電圧の絶対値を増大させる第2の充電ステップと、その後に容量性負荷を第1のエネルギー蓄積素子と選択的に接続することで容量性負荷の端子電圧の絶対値を減少させると共に、第1のエネルギー蓄積素子の蓄積静電エネルギーを第1の充電ステップの前とほぼ等しくなるように回生する放電ステップとを実行するようになっていることを特徴としている。

本発明の容量性負荷駆動回路は、上記の課題を解決するために、容量性負荷を充放電させるための容量性負荷駆動回路において、異なる複数の初期電位が付与された複数のエネルギー蓄積素子と、上記複数のエネルギー蓄積素子を選択的に容量性負荷と接続するための切り替え手段とを備え、上記複数のエネルギー蓄積素子は、0でない第1の初期電位を

持つ第1のエネルギー蓄積素子と、第1の初期電位より絶対値の大きい第2の初期電位を持つ第2のエネルギー蓄積素子と、第1の初期電位と同極性でかつ第1の初期電位より絶対値の小さい電位、接地電位、または第1の初期電位と逆極性の電位である第3の初期電位を持つ第3のエネルギー蓄積素子とを含み、上記切り替え手段は、容量性負荷を第3のエネルギー蓄積素子と選択的に接続した後に第1のエネルギー蓄積素子と選択的に接続することで容量性負荷の端子電圧を第1の初期電位に近づくように変化させる第1の充電ステップと、その後に容量性負荷を第2のエネルギー蓄積素子と選択的に接続することで容量性負荷の端子電圧の絶対値を増大させる第2の充電ステップと、その後に容量性負荷を第1のエネルギー蓄積素子と選択的に接続することで容量性負荷の端子電圧の絶対値を減少させると共に、第1のエネルギー蓄積素子の蓄積静電エネルギーを第1の充電ステップの前とほぼ等しくなるように回生する放電ステップとを実行するようになっていることを特徴としている。

上記容量性負荷駆動回路は、接地電位を有する接地端子をさらに備え、上記切り替え手段は、接地端子および複数のエネルギー蓄積素子を選択的に容量性負荷と接続するために、接地端子および複数のエネルギー蓄積素子と容量性負荷との間にそれぞれ設けられた複数のスイッチング素子であり、複数のエネルギー蓄積素子のうち、少なくとも、最も絶対値の大きい初期電位を持つエネルギー蓄積素子は、直接または間接的に電源に接続されている構成とすることができる。また、上記容量性負荷駆動回路は、上記切り替え手段が、複数のエネルギー蓄積素子を選択的に容量性負荷と接続するために、複数のエネルギー蓄積素子と容量性負荷との間にそれぞれ設けられた複数のスイッチング素子であり、複数のエ

エネルギー蓄積素子のうち、少なくとも、最も絶対値の大きい初期電位を持つエネルギー蓄積素子が、直接または間接的に電源に接続されている構成とすることができる。

本発明の容量性負荷駆動回路は、上記の課題を解決するために、容量性負荷を充放電させるための容量性負荷駆動回路において、電源から電源電位が付与された電源端子と、基準電源から供給された電源電位と異なる基準電源電位、または接地電位が基準電位として付与された基準電位端子と、基準電位と電源電位との間で、かつ互いに異なる初期電位が付与された複数の第1のエネルギー蓄積素子と、基準電位端子、複数の第1のエネルギー蓄積素子、および電源端子を選択的に容量性負荷と接続するための切り替え手段とを備え、上記切り替え手段は、基準電位端子を容量性負荷に接続した後に各第1のエネルギー蓄積素子とその初期電位が基準電位に近い方から順に容量性負荷に接続することで容量性負荷の端子電圧を電源電位に近づくように変化させる第1のステップと、その後、容量性負荷を電源端子と選択的に接続することで容量性負荷の端子電圧の絶対値を増大させる第2のステップと、その後、各第1のエネルギー蓄積素子とその初期電位が電源電位に近い方から順に容量性負荷に接続することで容量性負荷の端子電圧の絶対値を減少させると共に、第1のエネルギー蓄積素子の蓄積静電エネルギーを第1のステップの前とほぼ等しくなるように回生する第3のステップとを実行するようになっていて、これを特徴としている。

上記各構成によれば、容量性負荷の端子電圧の絶対値を減少させて容量性負荷を放電させたときに、第1のエネルギー蓄積素子の蓄積静電エネルギーを、容量性負荷へのエネルギー供給前とほぼ等しくなるように

回生することができる。したがって、第1のエネルギー蓄積素子が見かけ上エネルギーを消費しなくなり、高い効率で電力回生を行うことができる。

5 上記各構成においては、容量性負荷への充放電による第1のエネルギー蓄積素子の電圧のドリフトを防止するために第1のエネルギー蓄積素子にエネルギーを注入する直流電源が、抵抗回路を介して第1のエネルギー蓄積素子に接続されていてもよい。

これにより、電圧のドリフトを抑制でき、電力回生効率を向上させることができる。

10 上記ドリフト防止用の直流電源を備える構成においては、上記容量性負荷には所定周期の駆動パルスが印加されるようになっており、上記抵抗回路の抵抗値と第1のエネルギー蓄積素子の静電容量成分とで決まる時定数が、上記容量性負荷に印加される駆動パルスの周期の50倍以上であることが好ましい。また、上記ドリフト防止用の直流電源を備える
15 構成においては、上記容量性負荷には所定周期の駆動パルスが印加されるようになっており、上記切り替え手段は、駆動パルスの1周期の間に、容量性負荷の接続先を切り替えて容量性負荷に静電エネルギーを供給する充電ステップを複数回実行するようになっており、第1のエネルギー蓄積素子の静電容量成分を C_s 、上記容量性負荷に印加される駆動パ
20 スの周期を T_p 、各直流電源から第1のエネルギー蓄積素子に至るエネルギー注入経路の抵抗値を R_s 、駆動パルスの1周期の間における充電ステップの実行回数を N としたとき、以下の関係

$$N = 2 \text{ の場合 } \quad 3 \times T_p \leq R_s \cdot C_s \leq 6 \times T_p$$

$$N = 3 \text{ の場合 } \quad 3 \times T_p \leq R_s \cdot C_s \leq 7 \times T_p$$

$$N = 4 \text{ の場合 } 3 \times T_p \leq R_s \cdot C_s \leq 8 \times T_p$$

$$N \geq 5 \text{ の場合 } 3 \times T_p \leq R_s \cdot C_s \leq 10 \times T_p$$

を満たすことが好ましい。

上記各構成の容量性負荷駆動回路において各エネルギー蓄積素子が正
5 極性の初期電位を持つ正極性パルス発生用の容量性負荷駆動回路と、上
記各構成の容量性負荷駆動回路において各エネルギー蓄積素子が負極性
の初期電位を持つ負極性パルス発生用の容量性負荷駆動回路とを並列接
続してもよい。

この場合、（正極性のパルスを発生する）正極性の最も高い初期電位
10 を持つ静電エネルギー蓄積素子から供給されたエネルギーと、（負極性
のパルスを発生する）負極性の最も高い初期電位を持つ静電エネルギー
蓄積素子から供給されたエネルギーと（－）のパルスを発生側の最も電
位の低い静電エネルギー蓄積素子から供給されたエネルギーとが、最も
接地電位に近い端子で消費される。

15 本発明の装置は、上記の課題を解決するために、容量性負荷と、容量
性負荷を充放電させるための容量性負荷駆動回路とを備える装置におい
て、上記容量性負荷駆動回路は、電源から電源電位が付与された電源端
子と、電源から供給された電源電位と異なる基準電源電位、または接地
電位が基準電位として付与された基準電位端子と、基準電位と電源電位
20 との間の初期電位が付与されたエネルギー蓄積素子と、基準電位端子、
エネルギー蓄積素子、および電源端子を選択的に容量性負荷と接続する
ための切り替え手段とを備え、上記切り替え手段は、基準電位端子を容
量性負荷に接続した後にエネルギー蓄積素子を容量性負荷に接続する第
1の充電ステップと、その後に容量性負荷を電源端子と選択的に接続す

る第2の充電ステップと、その後にエネルギー蓄積素子を容量性負荷に
 接続する放電ステップとを実行するようになっており、エネルギー蓄積
 素子の静電容量成分を C_s 、容量性負荷の静電容量を C_d 、エネルギー
 蓄積素子の接続が持続される時間を T_s 、切り替え手段を含む、容量性
 5 負荷に対するエネルギー蓄積素子の充放電経路の抵抗値を R とすると、

$T_s / (R \cdot C_d) < 2.5$ の場合

$$C_d / C_s \leq 0.164 \{ T_s / (R \cdot C_d) \}^{0.2198}$$

$T_s / (R \cdot C_d) \geq 2.5$ の場合

$$C_d / C_s \leq 0.2$$

10 が成立することを特徴としている。

また、本発明の装置は、上記の課題を解決するために、容量性負荷と、
 容量性負荷を充放電させるための容量性負荷駆動回路とを備える装置に
 おいて、上記容量性負荷駆動回路は、電源から電源電位が付与された電
 源端子と、電源から供給された電源電位と異なる基準電源電位、または
 15 接地電位が基準電位として付与された基準電位端子と、基準電位と電源
 電位との間で、かつ互いに異なる初期電位が付与された複数のエネルギ
 ー蓄積素子と、基準電位端子、複数のエネルギー蓄積素子、および電源
 端子を選択的に容量性負荷と接続するための切り替え手段とを備え、上
 記切り替え手段は、基準電位端子を容量性負荷に接続した後に各エネル
 20 ギー蓄積素子とその初期電位が基準電位に近い方から順に容量性負荷に
 接続する第1の充電ステップと、その後に容量性負荷を電源端子と選択
 的に接続する第2の充電ステップと、その後に各エネルギー蓄積素子を
 その初期電位が電源電位に近い方から順に容量性負荷に接続する放電ス
 テップとを実行するようになっており、エネルギー蓄積素子の静電容量

成分を C_s 、容量性負荷の静電容量を C_d 、エネルギー蓄積素子の接続が持続される時間を T_s 、切り替え手段を含む、容量性負荷に対するエネルギー蓄積素子の充放電経路の抵抗値を R とすると、

$$T_s / (R \cdot C_d) < 2.5 \text{ の場合}$$

$$5 \quad C_d / C_s \leq 0.164 \{ T_s / (R \cdot C_d) \}^{0.2198}$$

$$T_s / (R \cdot C_d) \geq 2.5 \text{ の場合}$$

$$C_d / C_s \leq 0.2$$

が成立することを特徴としている。

上記各構成によれば、容量性負荷の端子電圧の絶対値を減少させて容量性負荷を放電させたときに、第1のエネルギー蓄積素子の蓄積静電エネルギーを、容量性負荷へのエネルギー供給前とほぼ等しくなるように回生することができる。したがって、第1のエネルギー蓄積素子が見かけ上エネルギーを消費しなくなり、高い効率で電力回生を行うことができる。

15 さらに、上記各構成によれば、第1～第3のステップの間に、容量性負荷の電圧が、最終到達電圧（第1の充電ステップを無限時間継続したときに容量性負荷の電圧が到達する最終の電圧）の90%に到達する。これにより、エネルギー蓄積素子から容量性負荷への電荷の流出によるエネルギー蓄積素子の電圧変化が小さくなり、パルス発生時の電力回生率
20 率が良好となり、消費電力をより一層低減できる。また、1回のパルス発生によるエネルギー蓄積素子の電圧変化が小さくなるので、この電圧変化を補正することなく次のパルス発生を行うことが可能となる。

エネルギー蓄積素子を備える本発明の装置（2段の装置）は、容量性負荷の静電容量を C_d 、切り替え手段を含む、容量性負荷に対するエネ

ルギー蓄積素子の充放電経路の抵抗値を R 、エネルギー蓄積素子の接続が持続される時間を T_s 、最終到達電圧を V とし、発生する電圧波形のスルーレート（１０％－９０％の立上がり速度）を SR とし、

$$y = T_s / (R \cdot C_d) \text{ とすると、}$$

$$5 \quad SR \leq V / (R \cdot C_d) * (-0.0002y^4 + 0.001y^3 + 0.009y^2 - 0.100y + 0.386)$$

を満たすことが好ましい。

エネルギー蓄積素子を備える本発明の装置（２段の装置）は、容量性負荷の静電容量を C_d 、切り替え手段を含む、容量性負荷に対するエネルギー蓄積素子の充放電経路の抵抗値を R 、エネルギー蓄積素子の接続が

10 持続される時間を T_s 、最終到達電圧を V とし、

$$y = T_s / (R \cdot C_d) \text{ とすると、}$$

$$50(V/\mu\text{sec}) \leq V / (R \cdot C_d) * (-0.0002y^4 + 0.001y^3 + 0.009y^2 - 0.100y + 0.386)$$

を満たすことが好ましい。

15 複数のエネルギー蓄積素子を備える本発明の装置（３段以上の装置）は、容量性負荷の静電容量を C_d 、切り替え手段を含む、容量性負荷に対するエネルギー蓄積素子の充放電経路の抵抗値を R 、エネルギー蓄積素子の接続が持続される時間を T_s 、最終到達電圧を V 、駆動パルスの１周期の間における個々のエネルギー蓄積素子による充電ステップの実

20 行回数を N とし、発生する電圧波形のスルーレート（１０％－９０％の立上がり速度）を SR とし

$$y = T_s / (R \cdot C_d) \text{ とすると、}$$

$$N=3 \text{ の場合、} SR \leq V / (R \cdot C_d) * (0.0008y^4 - 0.012y^3 + 0.071y^2 - 0.229y + 0.414)$$

$$N=4 \text{ の場合、} SR \leq V / (R \cdot C_d) * (0.0023y^4 - 0.028y^3 + 0.138y^2 - 0.336y + 0.434)$$

$N \geq 5$ の場合、 $SR \leq V / (R \cdot Cd) * (0.0026y^4 - 0.032y^3 + 0.153y^2 - 0.356y + 0.413)$
を満たすことが好ましい。

複数のエネルギー蓄積素子を備える本発明の装置（３段以上の装置）は、
容量性負荷の静電容量を Cd 、切り替え手段を含む、容量性負荷に対す
5 るエネルギー蓄積素子の充放電経路の抵抗値を R 、エネルギー蓄積素子
の接続が持続される時間を Ts 、最終到達電圧を V 、駆動パルスの１周
期の間における個々のエネルギー蓄積素子による充電ステップの実行回
数を N とし、

$y = Ts / (R \cdot Cd)$ とすると、

10 $N = 3$ の場合、

$$50(V/\mu\text{sec}) \leq V / (R \cdot Cd) * (0.0008y^4 - 0.012y^3 + 0.071y^2 - 0.229y + 0.414)$$

$N = 4$ の場合、

$$50(V/\mu\text{sec}) \leq V / (R \cdot Cd) * (0.0023y^4 - 0.028y^3 + 0.138y^2 - 0.336y + 0.434)$$

$N \geq 5$ の場合、

15 $50(V/\mu\text{sec}) \leq V / (R \cdot Cd) * (0.0026y^4 - 0.032y^3 + 0.153y^2 - 0.356y + 0.413)$

を満たすことが好ましい。

上記構成によれば、発生する波形に必要なスルーレートとして回路の
パラメータ、更に、接続維持時間について駆動波形発生回路を安定に動
作させることが可能になる。特にインクジェットプリンタのように高速
20 なスルーレートを必要とする場合、スルーレートの下限値を 50 ($V/\mu\text{sec}$)
とすることでインクの吐出が安定する。従って、上述のよう
にすることで、急峻な波形のパルスを容量性負荷に印加することができ、
装置の応答性が良好となる。

なお、上記各不等式において、右辺の値（例えば $V / (R \cdot Cd) * (-0.0002$

$y^4 + 0.001y^3 + 0.009y^2 - 0.100y + 0.386$) は、駆動回路の限界を超えない範囲内でできる限り大きくすればよく、上限は特に限定されるものではない。

上記各構成の容量性負荷駆動回路と、この容量性負荷駆動回路によって充放電される容量性負荷とを備える装置は、上記エネルギー蓄積素子の静電容量成分が、容量性負荷の静電容量の100倍以上であることが好ましい。

本願発明に用いるコンデンサ等のエネルギー蓄積素子は、発生させるパルスの波形に依存するが、立ち上がりの急峻な波形のパルスを得るためには、周波数特性（充放電特性）の良いもの（等価抵抗Rが小さいもの）が好ましい。これにより、容量性負荷の電圧がある程度飽和した状態で次の段へ移れるので、立ち上がりの急峻な波形のパルスを得ることができる。等価抵抗Rを小さくしてエネルギー蓄積素子の充放電特性を向上させるためには、例えばエネルギー蓄積素子に接続されたスイッチング素子のON抵抗を小さくすればよい。

上記エネルギー蓄積素子の静電容量成分が、容量性負荷の静電容量の100倍以上である場合、駆動系を安定動作させることができる。また、上記エネルギー蓄積素子の静電容量成分が、容量性負荷の静電容量の100倍未満である場合、容量性負荷へのエネルギー注入による、上記エネルギー蓄積素子の電位変化が大きくなり、電力回生率の低下が大きくなる。

なお、本願明細書において「容量性負荷」とは、静電容量が主成分である負荷を指すものとする。容量性負荷としては、画像形成装置等に備えられる圧電素子（圧電体）、静電方式のインクジェットヘッドに備え

られる静電駆動電極（静電アクチュエータ）、画像形成装置プラズマディスプレイの放電電極、液晶ディスプレイの電圧印加電極、圧電アクチュエータ（圧電素子）、コンデンサ、静電モータ、静電画像形成装置等が挙げられる。さらに消費電流が比較的小さい場合において直流－交流変換装置や電圧波形発生装置などへの応用も考えられる。

本発明に係る容量性負荷と容量性負荷駆動回路とを備える装置は、上記容量性負荷が、インクを加圧することによりインクを液滴状に吐出させるインクジェットヘッドに備えられた静電駆動電極または圧電素子であり、上記容量性負荷駆動回路が、インクジェットヘッドの静電駆動電極または圧電素子を駆動する駆動回路である場合、電圧パルスを発生しつつ、同パルス発生サイクル中に電力の回生を行うため、圧電素子または静電駆動電極（静電アクチュエータ）駆動時の消費電力が少ないという特徴がある。したがって、消費電力が低減された画像形成装置を提供できる。

エネルギー蓄積素子としては、二次電池やコンデンサなどを用いることができる。

コンデンサは、二次電池などより内部抵抗が小さいことにより、それ自体における損失は二次電池より小さく、高効率で静電エネルギーを回収して再利用することができる。

また、コンデンサは、充放電を多数回繰り返しても劣化が小さく寿命が長いので、長期間使用することができる。

さらに、コンデンサは、一般に二次電池より周波数特性に優れているので、 $10\mu\text{s}$ 程度のパルス駆動においても、効率良く静電エネルギーの回収を行うことができる。

コンデンサとしては、上記の特性（充放電による劣化特性、内部インピーダンス、および周波数特性）に優れているフィルムコンデンサ、 tantalumコンデンサ、電気二重層コンデンサ、機能性高分子コンデンサ、およびセラミックコンデンサーが特に望ましい。

5 一方、二次電池は、静電エネルギーの蓄積（充電）に時間がかかる一方、比較的大きなエネルギーを蓄積することができるため、電圧を長時間維持することができる。そのため、電源から電圧を供給しない状態で長時間にわたって容量性負荷駆動回路を動作させることができるという利点がある。

10 二次電池としては、ニッケル・カドミウム電池、ニッケル・水素電池、酸化銀・カドミウム電池などのアルカリ蓄電器の他、マンガン・リチウム電池、カーボン・リチウム電池、リチウム・ポリマー電池、リチウムイオン電池などのリチウム二次電池を用いることができる。二次電池の中では、リチウムイオン電池が、ニッケル・カドミウム電池やニッケル・水素電池のようなメモリ効果がなく、充電・放電を繰り返し行うのに適しているので、好ましい。

15

また、エネルギー蓄積素子の一部には、上記容量性負荷からエネルギー蓄積素子に回収した静電エネルギーを、上記容量性負荷とは異なる外部の素子に供給するためのエネルギー出力経路が接続されていてもよい。

20 上記構成によれば、エネルギー蓄積素子に回収した静電エネルギーを回収先の容量性負荷とは異なる外部の素子で利用できるので、エネルギー蓄積素子に回収した静電エネルギーを効率良く再利用することができる。

上記複数のエネルギー蓄積素子は、互いに異なる端子電圧を持ち、上

記切り替え手段は、容量性負荷の充電時には、各エネルギー蓄積素子を端子電圧の絶対値が小さい方から順に容量性負荷に接続する一方、容量性負荷の放電時には、各エネルギー蓄積素子を端子電圧の絶対値が大きい方から順に容量性負荷に接続するようになっていることが好ましい。

- 5 上記の構成によれば、エネルギー蓄積素子からの接続を端子電圧の大きさの順に順次切り替えることにより、エネルギー蓄積素子からの容量性負荷への充電時のエネルギーの流れと、容量性負荷からの放電時のエネルギー蓄積素子へのエネルギーの流れを最も効率よく相殺でき、かつ、エネルギー蓄積素子および容量性負荷の突入電流を小さく抑えることが
10 でき、エネルギー損失を低減できる。その結果、消費電力をさらに低減できる。

上記切り替え手段は、容量性負荷の放電時に容量性負荷を最も端子電圧の小さいエネルギー蓄積素子に接続した後、容量性負荷を接地するようになっているてもよい。

- 15 上記構成によれば、容量性負荷の電力消費は最も端子電圧の絶対値が小さいエネルギー蓄積素子と接地電位の電位差で定まる値であるから、エネルギー消費を最も小さくできる。さらに、エネルギー蓄積素子の充電前に容量性負荷に蓄積された電荷を0にすることができるので、エネルギー蓄積素子に安定した繰り返し動作をさせることができる。

- 20 上記切り替え手段は、容量性負荷の放電時に容量性負荷を最も端子電圧の小さいエネルギー蓄積素子に接続した後、容量性負荷の充電を開始するまでの間、容量性負荷と端子電圧の絶対値が最も小さいエネルギー蓄積素子との接続を維持するようになっているてもよい。

上記構成によれば、容量性負荷に蓄えたエネルギーを捨てることなく

保持できるので、容量性負荷に蓄えた静電エネルギーをほぼ全部回収して再利用することができる。その結果、容量性負荷に蓄えた静電エネルギーをより一層効率良く回収・再利用することができる。この場合、最も端子電圧の絶対値が小さいエネルギー蓄積素子から別の回路へ電力を供給することで、最も端子電圧の絶対値が小さいエネルギー蓄積素子の電圧ドリフトを防止しつつ効率良く回収・再利用することができる。

また、本発明の容量性負荷駆動回路では、電源から供給された電圧を互いに異なる複数の電圧に分圧し、これら電圧を各エネルギー蓄積素子に端子電圧として供給するための分圧手段がさらに設けられていてもよい。分圧手段は、それぞれのエネルギー蓄積素子への初期エネルギー蓄積手段として設けられる。

上記構成によれば、容量性負荷への充電、放電による電圧パルス発生同時電力回生サイクルにおいて、容量性負荷での損失やエネルギー放出などにより、容量性負荷から静電エネルギーを回収した後でエネルギー蓄積素子の電荷量が初期値（静電エネルギー供給前の値）に復元しない場合であっても、分圧手段によりエネルギー蓄積素子の端子電圧を所定の電圧に強制的に調節することができる。特に分圧手段の電圧補正能力を適当に選択することで容量性負荷への充電、放電による電圧パルス発生同時電力回生サイクル中はほとんど感応しないが、電圧パルス発生同時電力回生サイクルを繰り返す中でのドリフトを防止できる。その結果、極めて安定した電圧を容量性負荷に供給することができ、安定した繰り返し動作が可能となる。

また、上記構成によれば、容量性負荷の充電時に、複数のエネルギー蓄積素子から容量性負荷に順次、異なる電圧を供給して、容量性負荷の

駆動電圧を順次昇圧する一方、容量性負荷の放電時に、複数のエネルギー蓄積素子から容量性負荷に順次、異なる電圧を供給して、容量性負荷の駆動電圧を順次降圧することができる。したがって、切り替え手段の切り替えタイミングを調整することにより種々の駆動電圧波形を得ることが可能である。

上記分圧手段は、電源から供給された電圧を n 等分（ n は2以上）に分圧するものであることがより好ましい。これにより、容量性負荷への充電時のエネルギーの流れと、容量性負荷からの放電時のエネルギー蓄積素子へのエネルギーの流れを最も効率よく相殺でき、かつエネルギー蓄積素子および容量性負荷の突入電流をより一層小さく抑えることができ、エネルギー損失をより一層低減できる。

上記分圧手段は、電源に対して直列に接続された複数の抵抗を含んでもよい。上記構成によれば、簡素な構成で分圧手段を実現できる。

上記複数の抵抗を含む分圧手段を備える構成においては、上記抵抗とエネルギー蓄積素子との間に介在し、上記抵抗に流れる電流を増幅すると共に、各エネルギー蓄積素子の端子電圧が所定の電圧に調整されるように入力電圧と異なる電圧を出力する緩衝増幅手段をさらに備えることが好ましい。

上記構成によれば、上記抵抗によって分圧された電圧が所定の電圧からずれた場合、例えば、容量性負荷での静電エネルギー損失や静電エネルギー放出などにより、容量性負荷から静電エネルギーを回収した後にエネルギー蓄積素子の端子電圧が初期値（静電エネルギー供給前の値）に復元しない場合であっても、緩衝増幅手段によってエネルギー蓄積素子の端子電圧を所定の電圧に調整することができる。

また、上記構成によれば、上記抵抗に流れる電流を低減できるので、上記抵抗によって消費される消費電力を低減できる。

なお、上記緩衝増幅手段は、エミッタフォロアによって実現できる。

上記分圧手段は、分圧された電圧を安定化させるためのツェナーダイ
5 オード等の定電圧手段を含んでいてもよい。

上記構成によれば、容量性負荷での損失やエネルギー放出などにより、容量性負荷から静電エネルギーを回収した後でエネルギー蓄積素子の電荷量が初期値（静電エネルギー供給前の値）に復元しない場合であっても、ツェナーダイオード等の定電圧手段によりエネルギー蓄積素子の端
10 子電圧を所定の電圧に正確に調節することができる。その結果、極めて安定した電圧を容量性負荷に供給することができ、安定した繰り返し動作が可能となる。

上記ツェナーダイオード等の定電圧手段を含む分圧手段は、電源と接地線との間に直列接続された複数のツェナーダイオード等の定電圧素
15 子を含み、これらツェナーダイオード等の定電圧素子と電源または接地線との間に抵抗が挿入されていることが好ましい。

上記構成によれば、ツェナーダイオード等の定電圧素子の両端電圧（ツェナーダイオードの場合、ツェナー電圧）の総和が電源電圧と一致しない場合においても、抵抗により電圧の不一致を吸収でき、任意の電
20 圧で安定した繰り返し動作が可能となる。

上記ツェナーダイオード等の定電圧素子を含む分圧手段は、電源と接地線との間に並列接続された第1の分圧器および第2の分圧器を備え、第1の分圧器および第2の分圧器はそれぞれ、ツェナーダイオード等の定電圧素子を含み、第1の分圧器では、ツェナーダイオード等の定電圧

素子と電源との間にプルアップ抵抗が挿入されている一方、第2の分圧器では、ツェナーダイオード等の定電圧素子と接地線との間にプルダウン抵抗が挿入されている構成であってもよい。

上記構成によれば、ツェナーダイオード等の定電圧素子の両端電圧
5 (ツェナーダイオードの場合、ツェナー電圧) の総和が電源電圧と一致しない場合においても、プルアップ抵抗およびプルダウン抵抗により電圧の不一致を吸収でき、任意の電圧で安定した繰り返し動作が可能となる。

上記第1の分圧器および第2の分圧器を備える分圧手段では、第1の
10 分圧器に含まれるツェナーダイオード等の定電圧素子の数と、第2の分圧器に含まれるツェナーダイオード等の定電圧素子の数との差が、1個以下であることが好ましい。

上記構成によれば、エネルギー蓄積素子の端子電圧の安定性をさらに向上させることができ、安定した繰り返し動作が可能となる。

15 上記ツェナーダイオード等の定電圧素子を含む分圧手段を備える構成では、ツェナーダイオード等の定電圧素子とエネルギー蓄積素子との間に、電流制限用抵抗が挿入されていることが好ましい。

上記構成によれば、電流制限用抵抗により、分圧手段の電圧補正能力を適当に選択することで容量性負荷への充電、放電による電圧パルス発生同時電力回生サイクル中はほとんど感応しないが、電圧パルス発生同時電力回生サイクルを繰り返す中でのドリフトを防止することが可能になり、かつ急峻な容量性負荷からの電流の流出入を吸収すると共に、ツ
20 ゼナーダイオード等の定電圧素子へ流入する電流を制限し、ツェナーダイオード等の定電圧素子の負担を低減できる。

また、全てのエネルギー蓄積素子の一端が、電源または接地線に接続されていることが好ましい。

上記構成によれば、エネルギー蓄積素子を個々に分離し、干渉を防止することができるので、特定のエネルギー蓄積素子へ容量性負荷からの電流の流出入があった時に、そのエネルギー蓄積素子の電圧変化が他の
5 エネルギー蓄積素子に影響を及ぼさない。それゆえ、エネルギー蓄積素子の端子電圧の安定性をさらに向上させることができ、安定した繰り返し動作が可能となる。

また、本発明の容量性負荷駆動回路は、上記電源からエネルギー蓄積
10 素子への静電エネルギーの供給を制御するスイッチング部をさらに備え、上記スイッチング部は、容量性負荷の充電前の所定期間のみ、上記電源からエネルギー蓄積素子へ静電エネルギーを供給するようになっていることが好ましい。

上記構成によれば、所定期間のみ電源からエネルギー蓄積素子へ静電
15 エネルギーを供給するので、常時電源からエネルギー蓄積素子へ静電エネルギーを供給する場合と比べて、容量性負荷駆動回路での消費電力を低減でき、特に、電源に対して直列に接続された複数の抵抗を含む分圧手段を備える場合における、抵抗での消費電力を低減できる。

また、本発明の容量性負荷駆動回路は、内部の接続状態を切り替える
20 ことにより一部の容量性負荷に対して選択的に充電または放電を行わせる選択手段をさらに備えていてもよい。

上記構成によれば、選択手段が一部の容量性負荷に対して選択的に充電または放電を行わせるので、複数の容量性負荷を異なるタイミングで駆動することができる。

また、上記選択手段をさらに備える構成においては、複数のエネルギー蓄積素子に分配された静電エネルギーを容量性負荷へ供給するためのエネルギー供給経路と、複数のエネルギー蓄積素子から静電エネルギーを回収するためのエネルギー回収経路とが独立して設けられ、上記選択手段は、エネルギー供給経路およびエネルギー回収経路のそれぞれに設けられていることが好ましい。

上記構成によれば、エネルギー供給経路（充電経路）とエネルギー回収経路とを独立して設けたことにより、一部の容量性負荷に対する充電と、他の容量性負荷に対する放電とを同時に行うことが可能となる。これにより、多数の容量性負荷を異なるタイミングで駆動する場合に、単位時間当たりにおける容量性負荷の動作回数を増やすことができる。それゆえ、容量性負荷を高速で動作させることができる。

また、上記構成によれば、エネルギー供給経路とエネルギー回収経路とを独立して設けたことにより、充電特性と放電特性とを別途、最適化できる。

また、上記エネルギー供給経路とエネルギー回収経路とを独立して設けた構成では、エネルギー供給経路およびエネルギー回収経路の電流を整流するための整流手段をさらに備えることが好ましい。

上記構成によれば、切り替え手段のON/OFF動作の遅延などにより、短絡電流が流れ、回路を破損することを防止できる。

上記容量性負荷駆動回路を用いて、インクを液滴状に吐出させるインクジェットヘッドに備えられた、インクを加圧するための圧電素子を容量性負荷として駆動することが好ましい。

上記の構成によれば、一般に、消費電力が大きく、誘電率が高く（例

例えば、 $\exp \varepsilon \cong 4300$ 程度）、キャパシタンスが大きく（例えば、 $80 \text{ pF} \times 320 \text{ ch} = 0.0256 \mu\text{F}$ ）、負荷への充放電において高い繰り返し周波数（ $10 \text{ kpps} \sim 150 \text{ kpps}$ ）で駆動されるインクジェットヘッドの圧電素子に対して、高効率なエネルギー回収・再利用が可能となるので、特に大きな消費電力低減効果が得られる。

本発明のインクジェットプリンタは、上記の課題を解決するために、圧電素子によってインクを加圧することによりインクを液滴状に吐出させるインクジェットヘッドと、上記インクジェットヘッドの圧電素子を駆動する駆動回路とを備えるインクジェットプリンタにおいて、上記駆動回路が、前記のいずれかの構成の容量性負荷駆動回路であることを特徴としている。

上記構成によれば、複数のエネルギー蓄積素子から順次、圧電素子へ静電エネルギーが供給され、上記複数のエネルギー蓄積素子に順次、圧電素子から静電エネルギーが回収されるので、高効率なエネルギー回収・再利用が可能となる。したがって、消費電力が低減されたインクジェットプリンタを提供できる。

本発明による電圧パルス発生同時電力回生サイクルを用いた容量性負荷駆動回路を備える画像形成装置は、電圧パルスを発生しつつ、同パルス発生サイクル中に電力の回生を行うため、圧電素子または静電駆動電極（静電アクチュエータ）駆動時の消費電力が少ないという特徴がある。したがって、消費電力が低減された画像形成装置を提供できる。

本発明の容量性負荷駆動方法は、容量性負荷を充放電させる容量性負荷駆動方法において、静電エネルギーを複数のエネルギー蓄積素子に分割して蓄積する蓄積ステップと、上記複数のエネルギー蓄積素子から順

次、容量性負荷へ静電エネルギーを供給することにより容量性負荷を充電する充電ステップと、容量性負荷を放電させ、上記複数のエネルギー蓄積素子に順次、容量性負荷から静電エネルギーを回収する回収ステップとを含むことを特徴としている。

5 上記方法によれば、容量性負荷へ充電時には複数のエネルギー蓄積素子から順次、容量性負荷へ静電エネルギーが供給され、逆に容量性負荷から放電時には上記複数のエネルギー蓄積素子に順次、容量性負荷から静電エネルギーが回収されるので、高効率なエネルギー回収・再利用が可能となる。

10 本発明の容量性負荷駆動方法は、上記の課題を解決するために、容量性負荷を充放電させるための容量性負荷駆動方法において、0でない第1の初期電位を持つ第1のエネルギー蓄積素子と、第2のエネルギー蓄積素子と、接地電位、基準電源から供給された第1の初期電位と同極性でかつ第1の初期電位より絶対値の小さい電位、または基準電源から供給された第1の初期電位と逆極性の電位が基準電位として付与された基準電位端子とを用意するステップと、第1のエネルギー蓄積素子に対して第1の初期電位を付与すると共に、第2のエネルギー蓄積素子に対して第1の初期電位と同極性でかつ第1の初期電位より絶対値の大きい第2の初期電位を付与する初期電位付与ステップと、容量性負荷を基準電位端子と選択的に接続した後に第1のエネルギー蓄積素子と選択的に接続することで容量性負荷の端子電圧を第1の初期電位に近づくように変化させる第1の充電ステップと、その後に容量性負荷を第2のエネルギー蓄積素子と選択的に接続することで容量性負荷の端子電圧の絶対値を増大させる第2の充電ステップと、その後に容量性負荷を第1のエネル

15

20

ギー蓄積素子と選択的に接続することで容量性負荷の端子電圧の絶対値を減少させると共に、第1のエネルギー蓄積素子の蓄積静電エネルギーを第1の充電ステップの前とほぼ等しくなるように回生する放電ステップとを含むことを特徴としている。

- 5 本発明の容量性負荷駆動方法は、上記の課題を解決するために、容量性負荷を充放電させるための容量性負荷駆動方法において、電源から電源電位が付与された電源端子と、第1のエネルギー蓄積素子および第3のエネルギー蓄積素子とを用意するステップと、第1のエネルギー蓄積素子に対して電源電位と同極性でかつ電源電位より絶対値の小さい第1
- 10 の初期電位を付与すると共に、第3のエネルギー蓄積素子に対して第1の初期電位と同極性でかつ第1の初期電位より絶対値の小さい電位、接地電位、または第1の初期電位と逆極性の電位である第3の初期電位を付与する初期電位付与ステップと、容量性負荷を第3のエネルギー蓄積素子と選択的に接続した後に第1のエネルギー蓄積素子と選択的に接続
- 15 することで容量性負荷の端子電圧を第1の初期電位に近づくように変化させる第1の充電ステップと、その後に容量性負荷を電源端子と選択的に接続することで容量性負荷の端子電圧の絶対値を増大させる第2の充電ステップと、その後に容量性負荷を第1のエネルギー蓄積素子と選択的に接続することで容量性負荷の端子電圧の絶対値を減少させると共に、
- 20 第1のエネルギー蓄積素子の蓄積静電エネルギーを第1の充電ステップの前とほぼ等しくなるように回生する放電ステップとを含むことを特徴としている。

本発明のさらに他の目的、特徴、および優れた点は、以下に示す記載によって充分分かるであろう。また、本発明の利点は、添付図面を参照

した次の説明で明白になるであろう。

図面の簡単な説明

図1は、本発明の実施の一形態に係る容量性負荷駆動回路の構成を示す回路図である。

図2(a)～(c)は、図1の容量性負荷駆動回路の動作を示すタイミングチャートであり、図2(a)は同期信号の波形図、図2(b)はトランジスタの制御電圧の波形図、図2(c)はコンデンサへの印加電圧の波形図である。

図3(a)～(d)は、図2(a)～(c)に示すタイミングチャートの一部を拡大して示すと共にスイッチの動作状態を示すものであり、図3(a)は同期信号の波形図、図3(b)はスイッチの動作状態を示すタイミングチャート、図3(c)はトランジスタの制御電圧の波形図、図3(d)は、コンデンサへの印加電圧の波形図である。

図4は、本発明の他の実施の形態に係る容量性負荷駆動回路の構成を示す回路図である。

図5(a)～(c)は、図4の容量性負荷駆動回路の動作を示すタイミングチャートであり、図5(a)は同期信号の波形図、図5(b)はトランジスタの制御電圧の波形図、図5(c)はコンデンサへの印加電圧の波形図である。

図6(a)～(d)は、図5(a)～(c)に示すタイミングチャートの一部を拡大して示すと共にスイッチの動作状態を示すものであり、図6(a)は同期信号の波形図、図6(b)はスイッチの動作状態を示すタイミングチャート、図6(c)はトランジスタの制御電圧の波形図、

図6 (d) は、コンデンサへの印加電圧の波形図である。

図7 は、本発明のさらに他の実施の形態に係る容量性負荷駆動回路の構成を示す回路図である。

図8 は、本発明のさらに他の実施の形態に係る容量性負荷駆動回路の構成を示す回路図である。

図9 (a) ~ (c) は、図8 の容量性負荷駆動回路の動作を示すタイミングチャートであり、図9 (a) は同期信号の波形図、図9 (b) はトランジスタの制御電圧の波形図、図9 (c) はコンデンサへの印加電圧の波形図である。

図10 (a) ~ (d) は、図9 (a) ~ (c) に示すタイミングチャートの一部を拡大して示すと共にスイッチの動作状態を示すものであり、図10 (a) は同期信号の波形図、図10 (b) はスイッチの動作状態を示すタイミングチャート、図10 (c) はトランジスタの制御電圧の波形図、図10 (d) は、コンデンサへの印加電圧の波形図である。

図11 は、図8 の容量性負荷駆動回路の変形例に用いるエミッタフォロアの構成を示す回路図である。

図12 は、図8 の容量性負荷駆動回路の他の変形例に用いるエミッタフォロアの構成を示す回路図である。

図13 は、本発明のさらに他の実施の形態に係る容量性負荷駆動回路の構成を示す回路図である。

図14 (a) ~ (c) は、図13 の容量性負荷駆動回路によってコンデンサに印加される電圧の波形を示す波形図であり、図14 (a) はA相の電圧の波形図、図14 (b) はB相の電圧の波形図、図14 (c) はC相の電圧の波形図である。

図15は、本発明のさらに他の実施の形態に係る容量性負荷駆動回路の構成を示す回路図である。

図16(a)～(c)は、図15の容量性負荷駆動回路によってコンデンサに印加される電圧の波形を示す波形図であり、図16(a)はA
5 相の電圧の波形図、図16(b)はB相の電圧の波形図、図16(c)はC相の電圧の波形図である。

図17は、本発明のさらに他の実施の形態に係る容量性負荷駆動回路の構成を示す回路図である。

図18(a)(b)は、図17の容量性負荷駆動回路に設けられてい
10 る分圧器の動作を説明するための回路図である。

図19は、図17の容量性負荷駆動回路の変形例を示す回路図である。

図20は、本発明のさらに他の実施の形態に係る容量性負荷駆動回路の構成を示す回路図である。

図21は、本発明のさらに他の実施の形態に係る容量性負荷駆動回路
15 の構成を示す回路図である。

図22は、本発明のさらに他の実施の形態に係る容量性負荷駆動回路の構成を示す回路図である。

図23は、本発明の実施の一形態に係るインクジェットプリンタ（画像形成装置）の要部を示す斜視図である。

図24は、図23のインクジェットプリンタ（画像形成装置）が備えるインクジェットヘッドの構成を示す断面図である。

図25(a)～(e)は、従来の容量性負荷駆動回路の一例を示す図であり、図25(a)は容量性負荷駆動回路の構成を示す回路図、図25(b)および(c)は容量性負荷駆動回路が備える2つのトランジス

タの動作を制御する制御電圧の波形図、図 2 5 (d) は駆動されるコンデンサの端子電圧の波形図、図 2 5 (e) は容量性負荷駆動回路の抵抗に流れる電流の波形図である。

図 2 6 は、従来の容量性負荷駆動回路の一例を示す回路図である。

5 図 2 7 (a) ~ (e) は、図 2 6 に示す従来の容量性負荷駆動回路の動作を説明するための回路図である。

図 2 8 は、従来の容量性負荷駆動回路の他の一例を示す回路図である。

図 2 9 は、図 2 8 に示す従来の容量性負荷駆動回路の動作を説明するための波形図であり、容量性負荷の端子電圧およびスイッチの状態を示している。
10

図 3 0 は、本発明のさらに他の実施の形態に係る容量性負荷駆動回路の構成を示す回路図である。

図 3 1 (a) ~ (e) は、図 3 0 に示す容量性負荷駆動回路の動作を説明するための回路図である。

15 図 3 2 (a) ~ (d) は、図 3 0 に示す容量性負荷駆動回路の動作を説明するための回路図である。

図 3 3 は、図 3 0 に示す容量性負荷駆動回路の動作を説明するための波形図である。

図 3 4 は、本発明のさらに他の実施の形態に係る容量性負荷駆動回路の構成を示す回路図である。
20

図 3 5 (a) ~ (f) は、図 3 4 に示す容量性負荷駆動回路の動作を説明するための回路図である。

図 3 6 は、図 3 4 に示す容量性負荷駆動回路によって発生されるパルスの一例の波形を示す波形図である。

図 3 7 は、図 3 4 に示す容量性負荷駆動回路によって発生されるパルス
の他の一例の波形を示す波形図である。

図 3 8 は、本発明のさらに他の実施の形態に係る容量性負荷駆動回路
の構成を示す回路図である。

5 図 3 9 は、図 3 8 に示す容量性負荷駆動回路によって発生されるパルス
の一例の波形を示す波形図である。

図 4 0 は、本発明のさらに他の実施の形態に係る容量性負荷駆動回路
の構成を示す回路図である。

10 図 4 1 は、図 4 0 に示す容量性負荷駆動回路によって発生されるパルス
の一例の波形を示す波形図である。

図 4 2 は、本発明のさらに他の実施の形態に係る容量性負荷駆動回路
の構成を示す回路図である。

図 4 3 は、図 4 2 に示す容量性負荷駆動回路によって発生されるパルス
の一例の波形を示す波形図である。

15 図 4 4 は、本発明のさらに他の実施の形態に係る容量性負荷駆動回路
の構成を示す回路図である。

図 4 5 は、図 4 4 に示す容量性負荷駆動回路によって発生されるパルス
の一例の波形を示す波形図である。

20 図 4 6 は、本発明のさらに他の実施の形態に係る容量性負荷駆動回路
の構成を示す回路図である。

図 4 7 は、本発明のさらに他の実施の形態に係る容量性負荷駆動回路
の構成を示す回路図である。

図 4 8 は、図 4 7 に示す容量性負荷駆動回路によって発生されるパルス
の一例の波形を示す波形図である。

図49は、本発明のさらに他の実施の形態に係る容量性負荷駆動回路の構成を示す回路図である。

図50は、本発明の原理を説明するための回路図の1つである。

図51(a)および(b)は、本発明の原理を説明するための図の1つであり、図51(a)は電圧変化を示すグラフ、図51(b)は電流変化を示すグラフである。

図52は、本発明の原理を説明するための他の回路図である。

図53は、本発明の原理を説明するための他の回路図である。

図54は、本発明にかかる容量性負荷駆動回路における1つのコンデンサから容量性負荷へのエネルギー供給を模式的に表した図である。

図55は、コンデンサからのエネルギー供給による容量性負荷の電圧変化を示すグラフである。

図56(a)は1つのコンデンサからのエネルギー供給による容量性負荷の電圧変化を示すグラフであり、図56(b)は本発明にかかる容量性負荷駆動回路における複数のコンデンサからのエネルギー供給による容量性負荷の電圧変化を示すグラフであり、いずれも、コンデンサからのスイッチング時間(T_s)が時定数($R \cdot C_d$)より短い場合を示す。

図57(a)は1つのコンデンサからのエネルギー供給による容量性負荷の電圧変化を示すグラフであり、図57(b)は本発明にかかる容量性負荷駆動回路における複数のコンデンサからのエネルギー供給による容量性負荷の電圧変化を示すグラフであり、いずれも、スイッチング時間(T_s)が時定数と等しい場合を示す。

図58(a)は1つのコンデンサからのエネルギー供給による容量性負荷の電圧変化を示すグラフであり、図58(b)は本発明にかかる容

量性負荷駆動回路における複数のコンデンサからのエネルギー供給による容量性負荷の電圧変化を示すグラフであり、いずれも、スイッチング時間 (T_s) が時定数より長い場合を示す。

図 59 は、本発明の実施の一形態にかかる容量性負荷駆動回路を用いた表示装置を示す図である。

図 60 は、本発明の実施の一形態にかかる容量性負荷駆動回路を用いた直流-交流変換器を示す図である。

図 61 は、記録ヘッドにおける一部分を記録媒体側から見た状態で示した平面図である。

10 図 62 は、記録ヘッドの縦断面図である。

図 63 (a) ~ (c) は、図 62 の記録ヘッドの動作を説明するための断面図である。

図 64 は、図 62 の記録ヘッドの動作を説明するためのパルス波形図である。

15 図 65 は、本発明の他の実施の形態にかかる容量性負荷駆動回路を用いたインクジェットプリンタ (画像形成装置) を示す断面図である。

図 66 は、本発明の他の実施の形態にかかる容量性負荷駆動回路を用いたインクジェットプリンタ (画像形成装置) を示す斜視図である。

20 図 67 は、図 65 のインクジェットプリンタ (画像形成装置) の制御系を示すブロック図である。

図 68 は、本発明の実施の一形態にかかる容量性負荷駆動回路において繰り返し容量性負荷の充放電を行ったときのエネルギー蓄積素子の電圧変化を示す図である。

図 69 は、本発明のさらに他の実施の形態に係る容量性負荷駆動回路

の構成を示す回路図である。

図70(a)～(c)は、図69の容量性負荷駆動回路の動作例を示すタイミングチャートであり、図70(a)は同期信号の波形図、図70(b)はスイッチの制御電圧の波形図、図70(c)はコンデンサへの印加電圧の波形図である。

図71(a)～(d)は、図69の容量性負荷駆動回路の他の動作例を示すタイミングチャートであり、図71(a)は同期信号の波形図、図71(b)はスイッチの動作状態を示すタイミングチャート、図71(c)はスイッチ(切り替え手段)の制御電圧の波形図、図71(d)は、コンデンサへの印加電圧の波形図である。

図72は、本発明のさらに他の実施の形態に係る容量性負荷駆動回路の構成を示す回路図である。

図73(a)～(c)は、図72の容量性負荷駆動回路の動作例を示すタイミングチャートであり、図73(a)は同期信号の波形図、図73(b)はスイッチの制御電圧の波形図、図73(c)はコンデンサへの印加電圧の波形図である。

図74(a)～(d)は、図72の容量性負荷駆動回路の他の動作例を示すタイミングチャートであり、図74(a)は同期信号の波形図、図74(b)はスイッチ(切り替え手段)の動作状態を示すタイミングチャート、図74(c)はスイッチの制御電圧の波形図、図74(d)は、コンデンサへの印加電圧の波形図である。

図75は、本発明のさらに他の実施の形態に係る容量性負荷駆動回路の構成を示す回路図である。

図76(a)(b)は、本発明のさらに他の実施の形態に係る容量性

負荷駆動回路の構成を示す回路図である。

図 7 7 は、本発明のさらに他の実施の形態に係る容量性負荷駆動回路の構成を示す回路図である。

図 7 8 は、本発明のさらに他の実施の形態に係る容量性負荷駆動回路の構成を示す回路図である。

図 7 9 は、本発明のさらに他の実施の形態に係る容量性負荷駆動回路の構成を示す回路図である。

図 8 0 (a) (b) は、図 7 9 の容量性負荷駆動回路に設けられている分圧器の動作を説明するための回路図である。

図 8 1 は、本発明の実施の一形態に係る容量性負荷駆動方法を示すフローチャートである。

図 8 2 は、図 3 0 に示す容量性負荷駆動回路において、時定数とスイッチ時間との比に対して、第 1 ～ 第 3 のステップの間に容量性負荷の電圧が到達電圧の 9 0 % 以上となる最大の負荷容量比を表すグラフである。

図 8 3 は、図 3 0 に示す 4 段の容量性負荷駆動回路における段数のみを 2 段に変更した容量性負荷駆動回路において、負荷容量比を 0 . 0 0 3 から 0 . 3 まで変化させたときの、時定数とスイッチ時間との比に対するスイッチング素子のエネルギー消費率の変化を表すグラフである。

図 8 4 は、図 3 0 に示す 4 段の容量性負荷駆動回路における段数のみを 3 段に変更した容量性負荷駆動回路において、負荷容量比を 0 . 0 0 3 から 0 . 3 まで変化させたときの、時定数とスイッチ時間との比に対するスイッチング素子のエネルギー消費率の変化を表すグラフである。

図 8 5 は、図 3 0 に示す 4 段の容量性負荷駆動回路において、負荷容量比を 0 . 0 0 3 から 0 . 3 まで変化させたときの、時定数とスイッチ

時間との比に対するスイッチング素子のエネルギー消費率の変化を表すグラフである。

図86は、図30に示す4段の容量性負荷駆動回路における段数のみを5段に変更した容量性負荷駆動回路において、負荷容量比を0.003から0.3まで変化させたときの、時定数とスイッチ時間との比に対するスイッチング素子のエネルギー消費率の変化を表すグラフである。

図87は、図30に示す4段の容量性負荷駆動回路における段数のみを6段に変更した容量性負荷駆動回路において、負荷容量比を0.003から0.3まで変化させたときの、時定数とスイッチ時間との比に対するスイッチング素子のエネルギー消費率の変化を表すグラフである。

図88は、図30に示す4段の容量性負荷駆動回路における段数のみを2段に変更した容量性負荷駆動回路において、負荷容量比Xを0.001から0.1まで変化させたときの、時定数とスイッチ時間との比に対するスルーレート（10%～90%）の変化を表すグラフである。

図89は、図30に示す4段の容量性負荷駆動回路における段数のみを3段に変更した容量性負荷駆動回路において、負荷容量比Xを0.001から0.1まで変化させたときの、時定数とスイッチ時間との比に対するスルーレート（10%～90%）の変化を表すグラフである。

図90は、図30に示す4段の容量性負荷駆動回路において、負荷容量比を0.001から0.3まで変化させたときの、時定数とスイッチ時間との比に対するスルーレート（10%～90%）の変化を表すグラフである。

図91は、図30に示す4段の容量性負荷駆動回路における段数のみを5段に変更した容量性負荷駆動回路において、負荷容量比Xを0.0

0.3から0.3まで変化させたときの、時定数とスイッチ時間との比に対するスルーレート（10%～90%）の変化を表すグラフである。

図92は、図30に示す4段の容量性負荷駆動回路における段数のみを6段に変更した容量性負荷駆動回路において、負荷容量比Xを0.003から0.3まで変化させたときの、時定数とスイッチ時間との比に対するスルーレート（10%～90%）の変化を表すグラフである。

発明を実施するための最良の形態

〔実施の形態1〕

10 本発明の実施の一形態を、図1、図2（a）～（c）、および図3（a）～（d）に基づいて以下に説明する。

図1に示すように、本実施形態の容量性負荷駆動回路1は、9個のコンデンサ（エネルギー蓄積素子）2からなる蓄電器3、10個の抵抗4からなる分圧器（分圧手段）5、トランジスタ（スイッチング部）6、
15 スイッチ（切り替え手段）7、抵抗8、および電源端子9を備えている。本実施形態の容量性負荷駆動回路1は、容量性負荷であるコンデンサ11に対して電圧Vを印加してコンデンサ11を充放電させるものである。

容量性負荷駆動回路1には、容量性負荷駆動回路1の外部に設けられた図示しない主電源より電源端子9を介して電源電圧V_Hが供給されている。そして、電源電圧V_Hは、電源端子9からトランジスタ6を介して分圧器5に印加されている。

トランジスタ6は、制御電圧Qに応じて、電源端子9と分圧器5との接続をON/OFFするスイッチの役割を持つものである。本実施形態では、トランジスタ6は、PNP型トランジスタであり、エミッタに電

源端子 9 が接続され、コレクタに分圧器 5 が接続され、ベースに制御電圧 Q が印加されている。トランジスタ 6 は、駆動時には常に導通状態 (ON) である。したがって、トランジスタ 6 を省き、電源端子 9 を直接、分圧器 5 に接続してもかまわない。

5 分圧器 5 は、外部の主電源から供給された電源電圧 V_H を 10 個の抵抗 4 で分圧するものである。分圧器 5 は、電源端子 9 とグラウンド (電源電圧の基準となる電位の点 ; 典型的には電位が 0 の点) との間に 10 個の抵抗 4 を直接に接続した構成であり、これら抵抗 4 により外部の主電源からの電源電圧 V_H を互いに異なる電圧 $V_1 \sim V_9$ に分圧するよう
10 になっている。すなわち、トランジスタ 6 が導通状態であり、分圧器 5 に正の電源電圧 V_H が供給されている時 (以下、「電力供給時」と称する) には、抵抗 4 間を接続する 9 つの接続点 $a \cdot b \cdot c \cdot d \cdot e \cdot f \cdot g \cdot h \cdot i$ に、電圧 $V_1, V_2, V_3, V_4, V_5, V_6, V_7, V_8, V_9$ (ただし $0 < V_1 < V_2 < V_3 < V_4 < V_5 < V_6 < V_7 < V_8 < V_9 < V_H$ を満たす) が発生する。より詳細には、電圧 $V_1 \sim V_9$ は、
15 接続点から電源端子 9 までの間に存在する抵抗 4 の抵抗値の総和を R_1 、接続点からグラウンドまでの間に存在する抵抗 4 の抵抗値の総和を R_2 とすると、 $V_H \cdot R_2 / (R_1 + R_2)$ で表される。本実施形態では、個々の抵抗 4 として、同一の抵抗値を持つ抵抗素子を用いている。した
20 がって、本実施形態において、電圧 $V_1 \sim V_9$ は、 $V_1 = V_H / 10$, $V_2 = 2 V_H / 10$, $V_3 = 3 V_H / 10$, $V_4 = 4 V_H / 10$, $V_5 = 5 V_H / 10$, $V_6 = 6 V_H / 10$, $V_7 = 7 V_H / 10$, $V_8 = 8 V_H / 10$, $V_9 = 9 V_H / 10$ となる。

蓄電器 3 は、グラウンドと分圧器 5 との間に並列に接続された 9 個の

コンデンサ 2 a ~ 2 i からなっている。また、コンデンサ 2 a ・ 2 b ・
2 c ・ 2 d ・ 2 e ・ 2 f ・ 2 g ・ 2 h ・ 2 i はそれぞれ、前記の接続点
a ・ b ・ c ・ d ・ e ・ f ・ g ・ h ・ i に接続されている。したがって、
電力供給時には、コンデンサ 2 a ・ 2 b ・ 2 c ・ 2 d ・ 2 e ・ 2 f ・ 2
5 g ・ 2 h ・ 2 i に対して、分圧器 5 で分圧された電圧 V 1 , V 2 , V 3 ,
V 4 , V 5 , V 6 , V 7 , V 8 , V 9 が端子電圧（スイッチ 7 と接続さ
れている端子の電圧）として印加される。

このようにして、分圧器 5 によって、蓄電器 3 のコンデンサ 2 a ~ 2
i の端子電圧が所定の電圧 V 1 ~ V 9 に調整され、各コンデンサ 2 a ~
10 2 i に異なる端子電圧 V 1 ~ V 9 が分配される。これにより、電力供給
時に、コンデンサ 2 a ・ 2 b ・ 2 c ・ 2 d ・ 2 e ・ 2 f ・ 2 g ・ 2 h ・
2 i にそれぞれ、電圧 V 1 , V 2 , V 3 , V 4 , V 5 , V 6 , V 7 , V
8 , V 9 に対応する電荷（静電エネルギー）が蓄積される。

本実施形態では、コンデンサ 2 a ~ 2 i として、コンデンサ 1 1 のキ
15 ャパシタンス C L より充分に大きい同一のキャパシタンス（静電容量）
C を持つコンデンサを用いている。したがって、コンデンサ 2 a ・ 2
b ・ 2 c ・ 2 d ・ 2 e ・ 2 f ・ 2 g ・ 2 h ・ 2 i に蓄積される電荷はそ
れぞれ、C ・ V 1 , C ・ V 2 , C ・ V 3 , C ・ V 4 , C ・ V 5 , C ・ V
6 , C ・ V 7 , C ・ V 8 , C ・ V 9 となる。

20 なお、コンデンサ 2 a ~ 2 i のキャパシタンス C は、コンデンサ 1 1
のキャパシタンス C L の 1 0 0 倍以上であることが好ましい。これによ
り、静電エネルギーの回収効率を向上させることができる。

蓄電器 3 および分圧器 5 は、スイッチ 7 および抵抗 8 を介してコンデ
ンサ 1 1 と接続されている。スイッチ 7 は、1 1 個の接点 T 0 ~ T 1 0

を持ち、これら接点 T 0 ~ T 1 0 のうちの 1 つを選択的に出力端（抵抗 8 と接続されている端）に接続するものである。11 個の接点 T 0 ~ T 1 0 のうち、接点 T 0 は接地されており、接点 T 1, T 2, T 3, T 4, T 5, T 6, T 7, T 8, T 9 は、コンデンサ 2 a · 2 b · 2 c · 2 d · 2 e · 2 f · 2 g · 2 h · 2 i にそれぞれ接続されており、T 1 0 は電源端子 9 に接続されている。したがって、コンデンサ 1 1 の駆動時には、接点 T 0, T 1, T 2, T 3, T 4, T 5, T 6, T 7, T 8, T 9, T 1 0 にそれぞれ、電圧 0、V 1、V 2、V 3、V 4、V 5、V 6、V 7、V 8、V 9、V H が印加されている。

スイッチ 7 は、初期状態（駆動動作開始前の状態）では接点 T 0 に接続されており、駆動動作を開始すると、接点 T 0 から接点 T 1 0 へ順に接点を切り替えた後、接点 T 1 0 から接点 T 0 へ順に接点を切り替える動作を繰り返し行う。また、スイッチ 7 には、コンデンサ 1 1 をパルス駆動するための同期信号 S Y N C が図示しない同期信号源から入力されており、同期信号 S Y N C に応じて接点 T 0 ~ T 1 0 の切り替え動作を行う。なお、同期信号 S Y N C および接点 T 0 ~ T 1 0 の切り替えタイミングの詳細については後述する。

抵抗 8 は、コンデンサ（容量性負荷）11 に対して流れる電流を制限するためのものである。スイッチ 7 に半導体スイッチを用いる場合、半導体スイッチの ON 抵抗として抵抗 8 は等価的に挿入される。

次に、容量性負荷駆動回路 1 の動作について、図 2 および図 3 に基づいて説明する。なお、ここでは、V H が正の電圧であるものとして説明する。

図 2 (a) ~ (c) は、容量性負荷駆動回路 1 の動作を示すタイミン

グチャートである。図 2 (a) は、スイッチ 7 に入力される同期信号 S Y N C の波形を示す波形図である。図 2 (b) は、トランジスタ 6 の動作を制御するトランジスタ 6 の制御電圧 Q の波形を示す波形図である。図 2 (c) は、コンデンサ 1 1 に印加されている電圧 V の波形を示す波形図である。

図 3 (a) ~ (d) は、図 2 (a) ~ (c) に示すタイミングチャートの一部を拡大して示すと共に、スイッチ 7 の動作状態を示すものである。図 3 (a) は、図 2 (a) に示す同期信号 S Y N C の波形の一部を拡大して示す波形図である。図 3 (b) は、図 1 のスイッチ 7 の動作状態、すなわち接点 T 0 ~ T 1 0 のうちのいずれが接続されているかを示すタイミングチャートである。図 3 (c) は、図 2 (b) に示す制御電圧 Q の波形の一部を拡大して示す波形図である。図 3 (d) は、図 2 (c) に示す電圧 V の波形の一部を拡大して示す波形図である。

まず、コンデンサ 1 1 の駆動動作を開始する前の準備動作として、図 2 (b) に示すように制御電圧 Q が高レベルとなり、トランジスタ 6 が導通状態 (O N) にされる。これにより、外部からの電源電圧 V H を分圧器 5 で分圧することによって得られた、互いに異なる所定の電圧 V 1 ~ V 9 が、蓄電器 3 のコンデンサ 2 a ~ 2 i に端子電圧として印加され、コンデンサ 2 a ~ 2 i が充電される。本実施形態では、トランジスタ 6 は、その後、コンデンサ 1 1 の駆動動作を終了するまで常に導通状態となっている。また、このとき、スイッチ 7 が接点 T 0 に接続されており、コンデンサ 1 1 は接地されている。

このコンデンサ 2 a ~ 2 i の端子電圧を所定の電圧 V 1 ~ V 9 に調整する準備の後、図 2 (a) に示すように同期信号 S Y N C がアクティブ

となり、駆動動作が開始される。このとき、トランジスタ 6 が導通状態となる時点（準備動作開始時点）から同期信号 SYNC がアクティブとなる時点（駆動動作開始時点）までの時間 t_0 は、コンデンサ 2 a ~ 2 i が十分に充電できるように充電の時定数の 2.5 倍以上に設定することが好ましい。

そして、同期信号 SYNC に応じてスイッチ 7 を接点 T 0 から接点 T 1 0 に順に切り替えることによって、異なる複数の電圧 $V_1 \sim V_9$ 、および V_H が、コンデンサ 1 1 に電圧 V として印加されることになる。これにより、図 2 (c) および図 3 (c) に示すように、コンデンサ 1 1 に、電圧 V としてほぼ台形の階段状パルス電圧が印加される。

次に、コンデンサ 1 1 の駆動動作について、詳細に説明する。ここで、同期信号 SYNC は、図 3 (a) に示すように、一定の周期 T を持ち、かつ、パルス幅が t のパルス信号である。例えば、周期 T は $8 \mu s$ 、パルス幅 t は $0.32 \mu s$ に設定される。

コンデンサ 1 1 の駆動時には、まず、同期信号 SYNC の立ち上がり
に同期して、スイッチ 7 が接点 T 0 から接点 T 1 へと切り替えられる。
スイッチ 7 が接点 T 1 へ切り替えられると、蓄電器 3 のコンデンサ 2 a
とコンデンサ 1 1 とが接続される。このとき、コンデンサ 2 a の端子電
圧は V_1 であり、コンデンサ 1 1 の端子電圧は接地電位であるので、
コンデンサ 2 a からコンデンサ 1 1 に静電エネルギー（電荷）が供給され、
コンデンサ 1 1 が充電される。

このときにコンデンサ 2 a に蓄積されている電荷は $C \cdot V_1$ であるので、コンデンサ 1 1 のキャパシタンスを C_L とし、コンデンサ 2 a のみからコンデンサ 1 1 に電荷が供給されるとすれば、コンデンサ 1 1 に印

加される電圧 V は、

$$V = C \cdot V_1 / (C + C_L)$$

である。そして、コンデンサ 2 a のキャパシタンス C はコンデンサ 1 1 のキャパシタンス C_L より充分に大きいので、電圧 V は、分圧器 5 によって生成された所定の電圧 V_1 にほぼ等しいとみなすことができる。したがって、スイッチ 7 の接点 T_0 から接点 T_1 への切り替えにより、電圧 V_1 がコンデンサ 2 a からコンデンサ 1 1 に印加される。

その後、スイッチ 7 の接続が、接点 T_1 から接点 T_2 、接点 T_2 から接点 T_3 、接点 T_3 から接点 T_4 、接点 T_4 から接点 T_5 、接点 T_5 から接点 T_6 、接点 T_6 から接点 T_7 、接点 T_7 から接点 T_8 、接点 T_8 から接点 T_9 へと切り替えられる。これらのスイッチ 7 の切り替えにより、コンデンサ 1 1 はコンデンサ 2 b ~ 2 i に対して端子電圧の低い順に接続される。これにしたがって、接点 T_0 から接点 T_1 への切り替えと同様にして、コンデンサ 2 b ~ 2 i より順次、コンデンサ 1 1 に静電エネルギーが供給され、コンデンサ 1 1 に電圧 $V_2 \sim V_9$ が低い順で印加される。その結果、コンデンサ 1 1 の電圧 V は電圧 V_9 まで上昇する。

次に、スイッチ 7 の接続が、接点 T_9 から接点 T_{10} へと切り替えられると、コンデンサ 1 1 が電源端子 9 に接続され、コンデンサ 1 1 に印加される電圧 V は、外部からの電源電圧 V_H と等しくなる。

以上のようにして、コンデンサ 1 1 の電圧 V は、図 3 (d) に示すように、ほぼ階段状に 0 から電源電圧 V_H まで上昇してゆく。

次に、スイッチ 7 の接点が接点 T_{10} に保持され、コンデンサ 1 1 の電圧 V が電源電圧 V_H に維持された後、スイッチ 7 の接点が接点 T_{10} から接点 T_9 に切り替えられる。これにより、蓄電器 3 のコンデンサ 2

i とコンデンサ 1 1 とが接続される。

このときにコンデンサ 2 i に蓄積されている電荷は $C \cdot V_9$ であるので、コンデンサ 2 i にコンデンサ 1 1 のみから電荷が供給されるとすれば、コンデンサ 1 1 に印加される電圧 V は、

$$V = (C_L \cdot V_H + C \cdot V_9) / (C + C_L)$$

である。そして、コンデンサ 2 i のキャパシタンス C はコンデンサ 1 1 のキャパシタンス C_L より充分に大きいので、電圧 V は、電圧 V_9 にほぼ等しくなる。したがって、スイッチ 7 の接点 T_{10} から接点 T_9 への切り替えにより、コンデンサ 1 1 がコンデンサ 2 i に接続され、コンデンサ 1 1 の電圧 V は、図 3 (d) に示すように、分圧器 5 によって調整された所定の電圧 V_9 に減少する。

このとき、コンデンサ 2 h にコンデンサ 1 1 を接続した後にコンデンサ 2 i に接続するステップにおいてコンデンサ 2 i からコンデンサ 1 1 にエネルギーが注入されるため、電圧パルスの立上げから立ち下げまでの間にコンデンサ 1 1 以外の回路から蓄電器 3 へのエネルギー供給が行われないとすれば、コンデンサ 1 1 を電源端子 9 に接続した後にコンデンサ 2 i に接続する直前におけるコンデンサ 2 i の端子電圧は、厳密には、 V_9 ではなく V_9 よりも若干小さい値になる。

しかしながら、次に V_9 よりも若干小さい端子電圧となったコンデンサ 2 i に対して電源電圧 V_H に充電されたコンデンサ 1 1 を接続すると、コンデンサ 1 1 の端子電圧が電源電圧 V_H でありコンデンサ 2 i の端子電圧より大きいので、コンデンサ 1 1 からコンデンサ 2 i に静電エネルギー（電荷）が回収され、コンデンサ 1 1 が放電される。このとき、コンデンサ 2 i の電圧は、コンデンサ 1 1 からエネルギーを回収すること

でほぼ V_9 に等しい値 (V_9 と見なせる値) まで復帰する (回生される)。

その後、スイッチ 7 の接続が、接点 T 9 から接点 T 8、接点 T 8 から接点 T 7、接点 T 7 から接点 T 6、接点 T 6 から接点 T 5、接点 T 5 から接点 T 4、接点 T 4 から接点 T 3、接点 T 3 から接点 T 2、接点 T 2 から接点 T 1 へと切り替えられる。これらのスイッチ 7 の切り替えにより、コンデンサ 1 1 はコンデンサ 2 a ~ 2 h に対して端子電圧の高い順に接続される。これにしたがって、接点 T 10 から接点 T 9 への切り替えと同様にして、コンデンサ 1 1 よりコンデンサ 2 a ~ 2 h に順次エネルギーが回収され、コンデンサ 1 1 に電圧 $V_1 \sim V_8$ が高い順で印加される。

最後に、スイッチ 7 の接続が、接点 T 1 から接点 T 0 へと切り替えられると、コンデンサ 1 1 が接地され、コンデンサ 1 1 に印加される電圧 V はグラウンドと同じ 0 となる。ここで電圧 V を 0 にするのは、コンデンサ 1 1 にたまる電荷を 0 にして、安定した繰り返し動作をさせるためである。

以上のようにして、コンデンサ 1 1 の電圧 V は、図 3 (d) に示すように、ほぼ階段状に電源電圧 V_H から 0 まで減少してゆく。

なお、スイッチ 7 のステップダウンの最後 (接点 T 1 から接点 T 0 への切り替え) においては、コンデンサ 1 1 に蓄えた電荷をコンデンサ 2 a ~ 2 i に戻さずに全てグラウンドに落とすので、コンデンサ 1 1 に蓄えていた静電エネルギーの一部を捨てることになる。本実施形態では、コンデンサ 1 1 に印加される電圧 V は、最大 V_H であり、スイッチ 7 のステップダウンの最後におけるコンデンサ 1 1 の電圧 V は、 V_1 、すな

わち $V_H / 10$ に等しい。したがって、コンデンサ 11 に蓄えられる電荷は $C_L \cdot V_H$ 、スイッチ 7 のステップダウンの最後にコンデンサ 11 から放電される電荷は $C_L \cdot V_H / 10$ である。したがって、電圧パルスの立上げから立ち下げまでの間にコンデンサ 11 以外の回路から蓄電
5 器 3 へのエネルギー供給が行われることがなく、スイッチ 7 のステップダウンの最後以外は、コンデンサ 11 から放電された電荷が全てコンデンサ 2 a ~ 2 i に回収されるとすれば、コンデンサ 11 からコンデンサ 2 a ~ 2 i に回収される電荷は $9 C_L \cdot V_H / 10$ である。それゆえ、静電エネルギーの回収効率は $9 / 10 = 90\%$ となる。

10 このようにして、スイッチ 7 を接点 T 0 から接点 T 10 へ順次切り替えてコンデンサ 11 の印加電圧 V をステップアップし、その後、逆にスイッチ 7 を接点 T 10 から接点 T 0 へ順次切り替えてコンデンサ 11 の印加電圧 V をステップダウンすることにより、蓄電器 3 のコンデンサ 2 a ~ 2 i からコンデンサ 11 に静電エネルギーを供給し、かつ、コンデ
15 ンサ 11 に蓄えた静電エネルギーをほぼ蓄電器 3 のコンデンサ 2 a ~ 2 i に回収することができる。

以上のように、本実施形態の容量性負荷駆動回路 1 は、主電源の電圧を n 分割に分配して蓄電器 3 に蓄え、蓄電器 3 とコンデンサ 11 との接続の切り替えを行うことで、蓄電器 3 からコンデンサ 11 へ静電エネルギーを供給し、コンデンサ 11 から放電された静電エネルギーを蓄電器
20 3 へ回収する構成であるので、高効率なエネルギー回収・再利用が可能となる。

なお、本実施形態の容量性負荷駆動回路 1 では、トランジスタ 6 が駆動時に常に導通状態 (ON) となるようにしていたが、後述する実施の

形態4のように、駆動期間と駆動期間の間の所定期間のみ、トランジスタ6を導通状態にして分圧器5に電源電圧を供給し、分圧器5への電力の供給が不要であるときには、トランジスタ6をOFF状態とし、分圧器5への主電源の接続を切断するようにしてもよい。これにより、分圧器5に常時電流が流れることによる消費電力の無駄を省くことができる。

また、本実施形態の容量性負荷駆動回路1では、スイッチ7の接点T10に対して電源端子9を直接的に接続していたが、スイッチ7の接点T10に対してトランジスタ6を介して電源端子9を接続してもよい。

〔実施の形態1A〕

10 本発明の他の実施の形態について図69、図70(a)～(c)、および図71(a)～(d)に基づいて説明すれば、以下の通りである。なお、説明の便宜上、前記実施の形態1にて示した各部材と同一の機能を有する部材には、同一の符号を付記し、その説明を省略する。

15 本実施形態の容量性負荷駆動回路は、以下の相違点以外は、実施の形態1の容量性負荷駆動回路1と同様の構成を備えている。

第1の相違点は、実施の形態1の容量性負荷駆動回路1では、分圧器5の9つの接続点(分圧点)a～iと、接点T1～T9に接続されたラインとを直接的に接続していたのに対し、図69に示すように、本実施形態の容量性負荷駆動回路1Aは、分圧器5の9つの接続点(分圧点)a～iと、接点T1～T9に接続されたラインとの間にそれぞれ、スイッチSW1～SW9が設けられている点である。スイッチSW1～SW9は、分圧器5から蓄電器3のコンデンサ2a～2iへの電圧の供給を制御するスイッチング部として設けられているものであり、コンデンサ11の充電前の所定期間のみ接続状態となるように制御されている。

第2の相違点は、実施の形態1の容量性負荷駆動回路1が、トランジスタ6を備え、図2(a)～(c)および図3(a)～(d)に示すタイミングチャートに従って動作するのに対し、容量性負荷駆動回路1Aは、トランジスタ6に代えて、図70(a)～(c)または図71(a)～(d)のタイミングチャートに示す制御電圧Qによって動作が制御されるスイッチ16Aを備える点である。

すなわち、スイッチ16Aは、実施の形態1のトランジスタ6とは異なり、図70(a)～(c)に示すように、コンデンサ11の充電が開始される前の期間（このとき、コンデンサ11はスイッチ7の接点T0に接続され接地されている）に、所定時間 t_0 、導通状態（ON）となるように制御されている。なお、前記のスイッチSW1～SW9も、スイッチ16Aの制御電圧Qと同様の制御電圧によって動作が制御される。

実施の形態1では、蓄電器3と分圧器5とが常時接続され、また、駆動時には分圧器5に対して電源電圧が常に供給されるようになっているので、電圧パルスの立上げから立ち下げまでの間に他の回路から蓄電器3にエネルギー供給が行われる。このようなエネルギー供給が行われると、コンデンサ11から蓄電器3へのエネルギー回収効率が悪くなる恐れがある。

これに対し、本実施形態では、前記の第1および第2の相違点により、電圧パルスの立上げから立ち下げまでの間に他の回路から蓄電器3にエネルギー供給が行われなくなっている。これにより、他の回路からのエネルギー供給によってコンデンサ11から蓄電器3へのエネルギー回収効率が悪くなることを回避できる。

次に、容量性負荷駆動回路1Aによるコンデンサ11の駆動動作につ

いて、図70(a)～(c)および図71(a)～(d)に基づいて説明する。ここで、同期信号SYNCは、図70(a)に示すように、一定の周期Tを持ち、かつ、パルス幅がtのパルス信号である。例えば、周期Tは $8\mu s$ 、パルス幅tは $0.32\mu s$ に設定される。なお、VHは正の電圧として説明を行う。

図70(a)～(c)は、容量性負荷駆動回路1Aの動作例を示すタイミングチャートである。図70(a)は、スイッチ7に入力される同期信号SYNCの波形を示す波形図である。図70(b)は、スイッチ16Aの動作を制御する制御電圧Qの波形を示す波形図である。図70(c)は、コンデンサ11に印加されている電圧Vの波形を示す波形図である。

図71(a)～(d)は、容量性負荷駆動回路1Aの他の動作例を示すものである。図71(a)は、図70(a)に示す同期信号SYNCの波形の一部を拡大して示す波形図である。図71(b)は、図1のスイッチ7の動作状態、すなわち接点T0～T10のうちのいずれが接続されているかを示すタイミングチャートである。図71(c)は、スイッチ16Aの動作を制御する制御電圧Qの波形の一部を拡大して示す波形図である。図71(d)は、図70(c)に示す電圧Vの波形の一部を拡大して示す波形図である。

図70(a)～(c)の動作例と図71(a)～(d)の動作例とは、コンデンサ11にパルスが印加される合間に制御電圧QがONされる点では共通しているが、制御電圧QがONされる周期が異なり、前者は数パルス周期毎、後者は1パルス周期毎である。電圧ドリフトの量が小さいときは、図70(a)～(c)に示すように数パルスに1回の割合で

スイッチ 16A を ON（接続状態）として正規化（コンデンサ 2a ～ 2i の端子電圧の是正）を行えばよい。電圧ドリフトの量が多い場合には、安定動作を確保するために、図 71（a）～（d）に示すように、1 パルス毎にスイッチ 16A を ON（接続状態）として正規化を行えば
5 よい。

コンデンサ 11 の駆動時には、まず、実施の形態 1 と同様に、スイッチ 7 の接続が、接点 T0 から接点 T1、接点 T1 から接点 T2、接点 T2 から接点 T3、接点 T3 から接点 T4、接点 T4 から接点 T5、接点 T5 から接点 T6、接点 T6 から接点 T7、接点 T7 から接点 T8、接点 T8 から接点 T9 へと切り替えられ、コンデンサ 2a ～ 2i からコン
10 デンサ 11 へ静電エネルギーが供給される。次に、スイッチ 7 の接続が接点 T9 から接点 T10 へと切り替えられ、コンデンサ 11 に印加される電圧 V は電源電圧 V_H と等しくなる。以上のようにして、コンデンサ 11 の電圧 V は、図 71（d）に示すように、ほぼ階段状に 0 から電源
15 電圧 V_H まで上昇してゆく。

次に、スイッチ 7 の接点が接点 T10 から接点 T9 に切り替えられる。これにより、蓄電器 3 のコンデンサ 2i とコンデンサ 11 とが接続される。

このときにコンデンサ 2i に蓄積されている電荷は $C \cdot V_9$ であり、コンデンサ 2i には、ほぼコンデンサ 11 のみから電荷が供給されるので、コンデンサ 11 に印加される電圧 V は、

$$V = (C_L \cdot V_H + C \cdot V_9) / (C + C_L)$$

である。そして、コンデンサ 2i のキャパシタンス C はコンデンサ 11 のキャパシタンス C_L より充分に大きいので、電圧 V は、ほぼ電圧 V₉

に等しくなる。

このとき、このとき、コンデンサ 2 h にコンデンサ 1 1 を接続した後
にコンデンサ 2 i に接続するステップにおいてコンデンサ 2 i からコン
デンサ 1 1 にエネルギーが注入され、電圧パルスの立上げから立ち下げ
5 までの間にコンデンサ 1 1 以外の回路から蓄電器 3 へのエネルギー供給
が行われないので、コンデンサ 1 1 を電源端子 9 に接続した後にコンデ
ンサ 2 i に接続する直前におけるコンデンサ 2 i の端子電圧は、厳密に
は、 V_9 ではなく V_9 よりも若干小さい値になる。

コンデンサ 1 1 接続前のコンデンサ 2 i の端子電圧はほぼ V_9 である
10 が、厳密にはコンデンサ 2 h にコンデンサ 1 1 を接続した後にコンデ
ンサ 2 i に接続するステップにおいてコンデンサ 2 i からコンデンサ 1 1
にエネルギーが注入されており、コンデンサ 2 i の電圧は V_9 よりも若
干小さい値になっている。

しかしながら、次に V_9 よりも若干小さい端子電圧となったコンデン
15 サ 2 i に対して電源電圧 V_H に充電されたコンデンサ 1 1 を接続すると、
コンデンサ 1 1 の端子電圧が電源電圧 V_H でありコンデンサ 2 i の端子
電圧より大きいので、コンデンサ 1 1 からコンデンサ 2 i に静電エネル
ギー（電荷）が回収され、コンデンサ 1 1 が放電される。このとき、コ
ンデンサ 2 i の電圧は、コンデンサ 1 1 からエネルギーを回収すること
20 でほぼ V_9 に等しい値（ V_9 と見なせる値）まで復帰する（回生され
る）。

その後、スイッチ 7 の接続が、接点 T 9 から接点 T 8、接点 T 8 から
接点 T 7、接点 T 7 から接点 T 6、接点 T 6 から接点 T 5、接点 T 5 か
ら接点 T 4、接点 T 4 から接点 T 3、接点 T 3 から接点 T 2、接点 T 2

から接点 T 1 へと切り替えられ、コンデンサ 1 1 からコンデンサ 2 a ~ 2 h にエネルギーが回収される。最後に、スイッチ 7 の接続が、接点 T 1 から接点 T 0 へと切り替えられると、コンデンサ 1 1 が接地され、コンデンサ 1 1 に印加される電圧 V はグラウンドと同じ 0 となる。

5 以上のようにして、コンデンサ 1 1 の電圧 V は、図 7 1 (d) に示すように、ほぼ階段状に電源電圧 V_H から 0 まで減少してゆく。

 なお、スイッチ 7 のステップダウンの最後（接点 T 1 から接点 T 0 への切り替え）においては、コンデンサ 1 1 に蓄えた電荷をコンデンサ 2 a ~ 2 i に戻さずに全てグラウンドに落とすので、コンデンサ 1 1 に蓄えていた静電エネルギーの一部を捨てることになる。本実施形態では、
10 コンデンサ 1 1 に印加される電圧 V は、最大 V_H であり、スイッチ 7 のステップダウンの最後におけるコンデンサ 1 1 の電圧 V は、 V_1 、すなわち $V_H / 10$ に等しい。本実施形態では電圧パルスの立上げから立ち下げまでの間にコンデンサ 1 1 以外の回路から蓄電器 3 へのエネルギー
15 供給が行われることがないので、スイッチ 7 のステップダウンの最後以外は、コンデンサ 1 1 から放電された電荷がほぼコンデンサ 2 a ~ 2 i に回収される。したがって、コンデンサ 1 1 に蓄えられる電荷は $C_L \cdot V_H$ 、スイッチ 7 のステップダウンの最後にコンデンサ 1 1 から放電される電荷は $C_L \cdot V_H / 10$ である。したがって、コンデンサ 1 1 から
20 コンデンサ 2 a ~ 2 i に回収される電荷は $9 C_L \cdot V_H / 10$ である。それゆえ、静電エネルギーの回収効率は $9 / 10 = 90\%$ となる。

 このようにして、スイッチ 7 を接点 T 0 から接点 T 1 0 へ順次切り替えてコンデンサ 1 1 の印加電圧 V をステップアップし、その後、逆にスイッチ 7 を接点 T 1 0 から接点 T 0 へ順次切り替えてコンデンサ 1 1 の

印加電圧 V をステップダウンすることにより、蓄電器 3 のコンデンサ $2a \sim 2i$ からコンデンサ 11 に静電エネルギーを供給し、かつ、コンデンサ 11 に蓄えた静電エネルギーをほぼ蓄電器 3 のコンデンサ $2a \sim 2i$ に回収することができる。

5 以上のように、本実施形態の容量性負荷駆動回路 1A は、主電源の電圧を n 分割に分配して蓄電器 3 に蓄え、蓄電器 3 とコンデンサ 11 との接続の切り替えを行うことで、蓄電器 3 からコンデンサ 11 へ静電エネルギーを供給し、コンデンサ 11 から放電された静電エネルギーを蓄電器 3 へ回収する構成であるので、高効率なエネルギー回収・再利用が可能となる。

10 また、蓄電器 3 のコンデンサ $2a \sim 2i$ を端子電圧の大きさの順に切り替えるので、コンデンサ $2a \sim 2i$ およびコンデンサ 11 の突入電流を小さく抑えることができ、エネルギー損失を低減できる。また、コンデンサ 11 をパルス駆動することができる。また、スイッチ 7 の切り替

15 え段数 n を大きく取ることにより、消費電力をより一層低減できる。

さらに、実施の形態 1 および 1A の容量性負荷駆動回路 1 および 1A は、直列接続された抵抗 4 による分圧器 5 を有する構成であるので、コンデンサ $2a \sim 2i$ の端子電圧が所定の電圧 $V_1 \sim V_9$ に調整され、安定した繰り返し動作ができる。

20 なお、実施の形態 1 および 1A では、出力電圧 V がとり得る電圧値 ($0, V_1 \sim V_9, V_H$) の間隔、すなわち $V_1 - 0, V_2 - V_1, V_3 - V_2, V_4 - V_3, V_5 - V_4, V_6 - V_5, V_7 - V_6, V_8 - V_7, V_9 - V_8, V_H - V_9$ が、等しい値 $V_H / 10$ になるようにしていた。しかしながら、必ずしもこの間隔を等しくする必要はない。た

だし、この間隔を等しくする方がエネルギー回収効率が高くなるという利点がある。また、この間隔を等しくする方がコンデンサ 2 a ~ 2 i およびコンデンサ 1 1 の突入電流をより一層小さく抑えることができる。

また、本実施形態 1 および 1 A では、蓄電器 3 のコンデンサ数を 1 0
5 個にしていたが、この数は 2 個以上であれば、特に限定されるものではない。なお、蓄電器 3 のコンデンサ数を n 個 (n は 2 以上の整数) とした場合、静電エネルギーの回収効率は $n / (n + 1)$ となる。

また、本実施形態 1 および 1 A の容量性負荷駆動回路 1 および 1 A では、一連のパルス発生の際にスイッチ 7 を T 0 から T 1 0 まで使用したが、必要とするパルス波高値が V_H より低い場合、スイッチ 7 の一部の接点を使用せず、コンデンサ 1 1 の電圧 V の上昇を任意の電圧 $m \cdot V_H / 10$ (m は 2 以上 9 以下の整数) で止めても、十分な駆動動作が可能
10 である。例えば、必要とするパルス波高値が $9 V_H / 10$ の場合、スイッチ 7 の接点 T 0 から T 9 までを使用するような形式であつてもかまわない。同様に、コンデンサ 1 1 の電圧 V の上昇を任意の電圧 $m \cdot V_H /$
15 10 (m は 2 以上 9 以下の整数) で止めても、十分な駆動動作が可能である。コンデンサ 1 1 の電圧 V の上昇を任意の電圧 $m \cdot V_H / 10$ (m は 2 以上 9 以下の整数) で止めた場合、静電エネルギーの回収効率は $(m - 1) / m$ となる。

これらスイッチ 7 の一部の接点を使用しない方式においては、蓄電器
20 3 について一部にコンデンサ 1 1 へのエネルギーの供給とコンデンサ 1 1 からのエネルギー回収とのアンバランスが生じるコンデンサ (2 a ~ i のいずれか) が存在するため、分圧器 5 からのエネルギー供給などにより生じたアンバランスを是正する必要がある。

実施の形態 1 A は、容量性負荷であるコンデンサ 11 への電圧パルス印加において、電圧波形の立上げの際に蓄電器 3 からコンデンサ 11 にエネルギーを逐次供給し、逆に電圧波形立ち下げの際にコンデンサ 11 から蓄電器 3 にエネルギーを回収することにより系としての消費電力を削減する手法であり、電圧パルスの立上げから立ち下げまでの間に他の回路から蓄電器 3 にエネルギー供給が行われると、コンデンサ 11 から蓄電器 3 へのエネルギー回収効率が悪くなる。

したがって、蓄電器 3 に生じたエネルギー供給とエネルギー回収とのアンバランスの是正はコンデンサ 11 への波形発生が行われていない期間に行うか、あるいはコンデンサ 11 への印加波形の時間に比べてゆっくりと行われる必要がある。

また、本実施形態 1 および 1 A の容量性負荷駆動回路 1 および 1 A では、ロータリー型のスイッチ 7 を用いていたが、切り替え手段として、並列に設けた 11 個の 1 接点スイッチを用いてもよい。あるいは、切り替え手段として、半導体スイッチを用いても良い。

〔実施の形態 2〕

本発明の他の実施の形態について図 4、図 5 (a) ~ (c)、および図 6 (a) ~ (d) に基づいて説明すれば、以下の通りである。なお、説明の便宜上、前記実施の形態 1 にて示した各部材と同一の機能を有する部材には、同一の符号を付記し、その説明を省略する。

図 4 に示すように、本実施形態の容量性負荷駆動回路 20 は、実施の形態 1 におけるスイッチ 7 に代えて、スイッチ（切り替え手段）17 を用いている点以外は、実施の形態 1 の容量性負荷駆動回路 1 と同様の構成を備えている。

スイッチ 17 は、接地された接点 T0 を省いた以外は、実施の形態 1 のロータリー型のスイッチ 7 と同様の構成を備えている。

すなわち、実施の形態 1 のスイッチ 7 は、コンデンサ 11 の電圧 V を降下させる時（放電時）に、接点 T1 に接続してコンデンサ 11 の電圧 V を電圧 V1 にした後、接点 T0 に接続してコンデンサ 11 の電圧 V をグラウンドと同じ電位（0 まで落としていた。

これに対し、本実施形態のスイッチ 17 は、コンデンサ 11 の電圧 V を降下させる時（放電時）に、接点 T1 に接続してコンデンサ 11 の電圧 V を電圧 V1 にした後、次にコンデンサ 11 の充電を開始するまでの間、この接続状態を維持し、最も端子電圧の小さいコンデンサ 2a とコンデンサ 11 との接続を維持するようになっている。

次に、容量性負荷駆動回路 20 の動作について図 5 および図 6 に基づいて説明する。

図 5 (a) ~ (c) は、容量性負荷駆動回路 20 の動作を示すタイミングチャートである。図 5 (a) は、スイッチ 17 に入力される同期信号 SYNC の波形を示す波形図である。図 5 (b) は、トランジスタ 6 の動作を制御するトランジスタ 6 の制御電圧 Q の波形を示す波形図である。図 5 (c) は、コンデンサ 11 に印加されている電圧 V の波形を示す波形図である。

図 6 (a) ~ (d) は、図 5 (a) ~ (c) に示すタイミングチャートの一部を拡大して示すと共に、スイッチ 17 の動作状態を示すものである。図 6 (a) は、図 5 (a) に示す同期信号 SYNC の波形の一部を拡大して示す波形図である。図 6 (b) は、図 4 のスイッチ 17 の動作状態、すなわち接点 T1 ~ T10 のうちのいずれが接続されているか

を示すタイミングチャートである。図 6 (c) は、図 5 (b) に示す制御電圧 Q の波形の一部を拡大して示す波形図である。図 6 (d) は、図 5 (c) に示す電圧 V の波形の一部を拡大して示す波形図である。

図 3 (a) ~ (d) と図 6 (a) ~ (d) との比較から分かるように、
5 本実施形態の容量性負荷駆動回路 20 は、実施の形態 1 の容量性負荷駆動回路 1 においてスイッチ 7 が接点 T0 に接続されていた期間に、スイッチ 17 を接点 T1 に接続し、コンデンサ 11 の電圧 V を V1 とした点以外は、実施の形態 1 の容量性負荷駆動回路 1 と同様に動作する。

すなわち、まず、コンデンサ 11 の駆動動作を開始する前の準備動作
10 として、図 5 (b) に示すように制御電圧 Q が高レベルとなり、トランジスタ 6 が導通状態 (ON) にされる。これにより、所定の電圧 V1 ~ V9 が、蓄電器 3 のコンデンサ 2a ~ 2i に端子電圧として印加され、コンデンサ 2a ~ 2i が充電される。このとき、スイッチ 17 は接点 T1 に接続されているので、コンデンサ 11 の電圧 V が電圧 V1 まで上昇
15 する。

次に、図 5 (a) に示すように同期信号 SYNC がアクティブとなり、駆動動作が開始される。そして、スイッチ 17 が接点 T1 から接点 T9 へと順に切り替えられることによって、コンデンサ 2b ~ 2i より順次、コンデンサ 11 に静電エネルギーが供給され、コンデンサ 11 の電圧 V
20 が電圧 V1 から電圧 V9 まで上昇する。次に、スイッチ 17 の接続が、接点 T9 から接点 T10 へと切り替えられると、コンデンサ 11 が電源端子 9 に接続され、コンデンサ 11 に印加される電圧 V は、外部からの電源電圧 VH と等しくなる。

次に、スイッチ 17 の接点が接点 T10 に保持され、コンデンサ 11

の電圧 V が電源電圧 V_H に維持された後、スイッチ 17 が接点 T10 から接点 T1 へと順に切り替えられることによって、コンデンサ 11 よりコンデンサ 2a ~ 2i に順次エネルギーが回収され、コンデンサ 11 の電圧 V が電圧 V_H から電圧 V_1 まで下降する。

5 そして、上述したように、その後、次にコンデンサ 11 の電圧 V を上昇させるまでは 0 でない電圧 V_1 をコンデンサ 11 に印加し続ける。これにより、コンデンサ 11 に蓄えた静電エネルギーを捨てることなく保持することができる。

10 上述のように、順次スイッチ 17 を切り替えて出力電圧 V をステップアップし、その後に逆にスイッチ 17 を切り替えて出力電圧 V を 0 でない電圧 V_1 までステップダウンし、その後、次のステップアップまでの電圧を維持すると、コンデンサ 11 に蓄えた静電エネルギーを捨てることなく保持することができる。その結果、コンデンサ 11 に蓄えた静電エネルギーをほぼ全て蓄電器 3 のコンデンサ 2a ~ 2i に回収することが
15 できる。したがって、静電エネルギーの回収効率をさらに向上させることができる。

20 本実施形態の容量性負荷駆動回路 20 では、ステップダウンの最後、すなわち、スイッチ 17 を接点 T1 に接続している時には、コンデンサ 11 に、電圧 V_1 に対する静電エネルギーが蓄積されたまま残ることになる。そのため、スイッチ 17 を接点 T1 に接続している時に、コンデンサ 11 に蓄積された静電エネルギーを他の容量性負荷や回路に供給することができる。すなわち、図 4 に示すように、最も端子電圧の低いコンデンサ 2a に接続されたエネルギー出力経路 15 を介して、コンデンサ 11 からコンデンサ 2a に回収した静電エネルギーを、コンデンサ 1

1とは異なる外部の素子に供給することができる。これによって、容量性負荷駆動回路20と外部の素子とを含む装置全体としてのエネルギー消費を削減できる。また、コンデンサ2aにおけるエネルギー供給とエネルギー回収とのアンバランスの是正を行うことができる。

- 5 その結果、コンデンサ11に蓄積された静電エネルギーをほぼ全部再利用することができる。したがって、静電エネルギーの再利用効率をさらに向上させることができる。なお、コンデンサ11と異なる外部の素子としては、例えば電力を消費するメモリ回路などがある。

〔実施の形態2A〕

- 10 本発明のさらに他の実施の形態について図72、図73(a)～(c)、および図74(a)～(d)に基づいて説明すれば、以下の通りである。なお、説明の便宜上、前記実施の形態1、1A、または2にて示した各部材と同一の機能を有する部材には、同一の符号を付記し、その説明を省略する。

- 15 本実施形態の容量性負荷駆動回路20Aは、以下の相違点以外は、実施の形態2の容量性負荷駆動回路20と同様の構成を備えている。

- 20 第1の相違点は、実施の形態2の容量性負荷駆動回路20では、分圧器5の9つの接続点(分圧点)a～iと、接点T1～T9に接続されたラインとを直接的に接続していたのに対し、本実施形態の容量性負荷駆動回路20Aは、図72に示すように、分圧器5の9つの接続点(分圧点)a～iと、接点T1～T9に接続されたラインとの間にそれぞれ、実施の形態1Aと同様のスイッチSW1～SW9が設けられている点である。

第2の相違点は、実施の形態2の容量性負荷駆動回路20が、トラン

ジスタ 6 を備え、図 5 および図 6 に示すタイミングチャートに従って動作するのに対し、容量性負荷駆動回路 20A は、トランジスタ 6 に代えて実施の形態 1A と同様のスイッチ 16A を備え、図 73 (a) ~ (c) または図 74 (a) ~ (d) に示すタイミングチャートに従って動作する点である。

図 73 (a) ~ (c) は、容量性負荷駆動回路 20A の動作を示すタイミングチャートである。図 73 (a) は、スイッチ 7 に入力される同期信号 SYNC の波形を示す波形図である。図 73 (b) は、スイッチ 16A の動作を制御する制御電圧 Q の波形を示す波形図である。図 73 (c) は、コンデンサ 11 に印加されている電圧 V の波形を示す波形図である。

図 74 (a) ~ (d) は、容量性負荷駆動回路 20A の他の動作例を示すものである。図 74 (a) は、図 73 (a) に示す同期信号 SYNC の波形の一部を拡大して示す波形図である。図 74 (b) は、図 1 のスイッチ 7 の動作状態、すなわち接点 T0 ~ T10 のうちのいずれが接続されているかを示すタイミングチャートである。図 74 (c) は、スイッチ 16A の動作を制御する制御電圧 Q の波形の一部を拡大して示す波形図である。図 74 (d) は、図 73 (c) に示す電圧 V の波形の一部を拡大して示す波形図である。

なお、図 73 (a) ~ (c) の動作例と図 74 (a) ~ (d) の動作例との違いは、前述した図 70 (a) ~ (c) の動作例と図 71 (a) ~ (d) の動作例との違いと同様である。

本実施形態の容量性負荷駆動回路 20A では、ステップダウンの最後、すなわち、スイッチ 17 を接点 T1 に接続している時には、コンデンサ

1 1 に、電圧 V_1 に対する静電エネルギーが蓄積されたまま残ることになる。そのため、スイッチ 17 を接点 T_1 に接続している時に、コンデンサ 11 に蓄積された静電エネルギーを他の容量性負荷や回路に供給することができる。すなわち、図 72 に示すように、最も端子電圧の低い
5 コンデンサ 2a に接続されたエネルギー出力経路 15 を介して、コンデンサ 11 からコンデンサ 2a に回収した静電エネルギーを、コンデンサ 11 とは異なる外部の素子に供給することができる。これによって、容量性負荷駆動回路 20 と外部の素子とを含む装置全体としてのエネルギー消費を削減できる。また、コンデンサ 2a におけるエネルギー供給と
10 エネルギー回収とのアンバランスの是正を行うことができる。

その結果、コンデンサ 11 に蓄積された静電エネルギーをほぼ全部再利用することができる。したがって、静電エネルギーの再利用効率をさらに向上させることができる。なお、コンデンサ 11 と異なる外部の素子としては、例えば電力を消費するメモリ回路などがある。

15 また、本実施形態では、前記の第 1 および第 2 の相違点により、電圧パルスの立上げから立ち下げまでの間に他の回路から蓄電器 3 にエネルギー供給が行われなくなっている。これにより、他の回路からのエネルギー供給によってコンデンサ 11 から蓄電器 3 へのエネルギー回収効率が悪くなることを回避できる。

20 [実施の形態 3]

次に、本発明のさらに他の実施形態を図 7 に基づいて以下に説明する。なお、説明の便宜上、前記実施の形態 1 にて示した各部材と同一の機能を有する部材には、同一の符号を付記し、その説明を省略する。

本実施形態の容量性負荷駆動回路は、図 7 に示すように、実施の形態

1 と同一の容量性負荷駆動回路 1、あるいは図 7 5 に示す実施の形態 1 A と同一の容量性負荷駆動回路 1 A である。

本実施形態では、容量性負荷駆動回路 1 または 1 A の駆動対象となる容量性負荷の構成のみが実施の形態 1 および 1 A と異なる。言い換えると、本実施形態は、容量性負荷駆動回路 1 または 1 A の使用方法のみが実施の形態 1 および 1 A と異なる。

実施の形態 1 または 1 A では、駆動対象の容量性負荷がコンデンサ 1 1 であったのに対し、本実施形態では、駆動対象である容量性負荷を、図 7 および図 7 5 に示すように、インクジェットヘッド 2 3 に備えられた複数の圧電素子 2 1 としたものである。また、インクジェットヘッド 2 3 には、圧電素子 2 1 に加えて、容量性負荷駆動回路 1 または 1 A と圧電素子 2 1 との接続を ON/OFF するアナログスイッチ 2 2 が備えられている。

上記の使用方法によれば、誘電率が大きく、かつ、キャパシタンスが大きい圧電素子 2 1 への充放電により、高い繰り返し周波数で駆動され、かつ、消費電力が大きいインクジェットヘッド 2 3 の駆動において、高効率なエネルギー回収・再利用が可能となる。

本実施形態の容量性負荷駆動回路 1 A と、静電エネルギー回収を行わない従来の容量性負荷駆動回路とにおいて、インクジェットヘッド 2 3 を駆動したときの消費電力を見積もってみる。

まず、インクジェットヘッド 2 3 が、Y M C K の 4 色のヘッドを持ち、各色のヘッド毎に 6 4 個の圧電素子 2 1 およびインク吐出ノズルが設けられ、各色のヘッドのうち最大 3 色のヘッドが同時に ON されるものと仮定する。すると、容量性負荷駆動回路に接続される圧電素子 2 1 の数

は、最高で 64×3 個となる。したがって、個々の圧電素子 21 のキャパシタンスが 80 pF である場合、容量性負荷駆動回路に接続される圧電素子 21 のキャパシタンスの合計は、最大で、

$$80 \times 64 \times 3 = 0.0153 \mu\text{F}$$

5 となる。

そして、従来の容量性負荷駆動回路において、駆動電圧として、波高値 20 V 、パルス幅が $8 \mu\text{s}$ の矩形波を圧電素子 21 に印加した場合、容量性負荷駆動回路から圧電素子 21 に流れる電流 I は、

$$I = 0.0153 \mu\text{F} \times 20 \text{ V} \div 8 \mu\text{s} = 0.0384 \text{ A}$$

10 となる。したがって、従来の容量性負荷駆動回路は、1 パルスあたりの消費電力 E が、

$$E = 0.0384 \text{ A} \times 20 \text{ V} = 0.768 \text{ W}$$

となる。

これに対し、本実施形態の容量性負荷駆動回路 1 A を用い、 $V1 = 2$
15 (V) 、 $V2 = 4 (\text{V})$ 、 $V3 = 6 (\text{V})$ 、 $V4 = 8 (\text{V})$ 、 $V5 = 10 (\text{V})$ 、 $V6 = 12 (\text{V})$ 、 $V7 = 14 (\text{V})$ 、 $V8 = 16 (\text{V})$ 、 $V9 = 18 (\text{V})$ 、 $VH = 20 (\text{V})$ とし、インクジェットヘッド 23 に従来の容量性負荷駆動回路を用いた場合と同様の動作を行わせた場合、1 パルスあたりの消費電力が、 0.077 W となる。

20 したがって、本実施形態の容量性負荷駆動回路 1 A では、消費電力が、従来の容量性負荷駆動回路の $1/10$ でよい。この $1/10$ は、最後にエネルギーを蓄電器 3 のコンデンサに戻さずにグラウンドに放出する分によるものであり、それ以外はコンデンサに戻されるために消費されない。

本実施例の場合、十分な電力回収を行うためには、蓄電器 3 を構成す

るコンデンサ 2 のそれぞれの静電容量はインクジェットヘッド 23 の圧電素子 21 を最大数駆動したときの負荷容量（上記例では $80 \times 64 \times 3 = 0.0153 \mu\text{F}$ ）よりも大きい必要がある。

5 なお、本実施形態の装置では、コンデンサを用いて電力を回収しているため、LC 共振を用いて電力を回収する回路と異なり、多数の容量性負荷（圧電素子 21）を同時に駆動しても、1 つの容量性負荷を駆動する場合と同等の動作特性（回生効率等）を得ることができる。

〔実施の形態 4〕

10 次に、本発明のさらに他の実施の形態を図 8、図 9（a）～（c）、図 10（a）～（d）、図 11、および図 12 に基づいて以下に説明する。なお、説明の便宜上、前記実施の形態 1 にて示した各部材と同一の機能を有する部材には、同一の符号を付記し、その説明を省略する。

15 図 8 に示すように、本実施形態の容量性負荷駆動回路 30 は、蓄電器 3 と分圧器 5 との間にバッファ回路（緩衝増幅手段）31 が介在している点、およびトランジスタ 6 に代えてトランジスタ 16 を備えている点以外は、上述の実施の形態 1 の容量性負荷駆動回路 1 と同様である。

20 また、容量性負荷駆動回路 30 によって駆動される容量性負荷は、上記の実施の形態 3 と同様に、インクジェットヘッド 23 に備えられた圧電素子 21 である。また、インクジェットヘッド 23 には、上記の実施の形態 3 と同様に、圧電素子 21 に加えてアナログスイッチ 22 が備えられている。

分圧器 5 は、10 個の抵抗により抵抗 4 外部からの電源電圧 V_H を電圧 $V_1 \sim V_9$ に分配し、電圧 $V_1 \sim V_9$ を抵抗 4 間の接続点 a ～ i から出力する。

バッファ回路 31 は、9 個のエミッタフォロア 32 で構成されており、各エミッタフォロア 32 は、分圧器 5 の抵抗 4 間の接続点 a ~ i とコンデンサ 2a ~ 2i との間のそれぞれに挿入されている。

5 バッファ回路 31 は、分圧器 5 の電圧 $V_1 \sim V_9$ を調整し、調整した電圧 $V_1' \sim V_9$ を端子電圧としてコンデンサ 2a ~ 2i に与えるものである。エミッタフォロア 32 は、NPN 型のトランジスタ 32a を用いて出力電圧 $V_1 \sim V_9$ を入力電圧 $V_1' \sim V_9'$ より上昇させる NPN 型のエミッタフォロアである。これにより、電圧 $V_1 \sim V_9$ 、 V_H が正の電圧であり、圧電素子 21 を駆動し圧電素子 21 から電荷を回収した後における蓄電器 3 のコンデンサ 2a ~ 2i の電荷量が初期の電荷量より少なくなってしまう場合に、蓄電器 3 のコンデンサ 2a ~ 2i の端子電圧が所定の電圧 $V_1' \sim V_9'$ より低くなることを回避でき、蓄電器 3 のコンデンサ 2a ~ 2i の端子電圧を所定の電圧 $V_1' \sim V_9'$ に正確に調整することができる。

15 また、バッファ回路 31 は、分圧器 5 内に流れる電流を増幅してコンデンサ 2a ~ 2i に出力するようになっている。これにより、分圧器 5 の抵抗 4 に流れる電流量を低減でき、分圧器 5 で消費される電力を低減できる。その結果、消費電力をより一層低減できる。

また、トランジスタ 16 は、蓄電器 3 および分圧器 5 への電力供給を ON/OFF するためのスイッチとして用いられているものであり、実施の形態 1 ~ 3 のトランジスタ 6 とは異なり、一定の期間（静電エネルギーの補給期間）のみ導通されている。

20 次に、容量性負荷駆動回路 30 の動作について図 9 (a) ~ (c) および図 10 (a) ~ (d) に基づいて説明する。

図9 (a) ~ (c) は、容量性負荷駆動回路30の動作を示すタイミングチャートである。図9 (a) は、スイッチ17に入力される同期信号SYNCの波形を示す波形図である。図9 (b) は、トランジスタ16の動作を制御するトランジスタ16の制御電圧Qの波形を示す波形図である。図9 (c) は、コンデンサ11に印加されている電圧Vの波形を示す波形図である。

図10 (a) ~ (d) は、図9 (a) ~ (c) に示すタイミングチャートの一部を拡大して示すと共に、スイッチ7の動作状態を示すものである。図10 (a) は、図9 (a) に示す同期信号SYNCの波形の一部を拡大して示す波形図である。図10 (b) は、図8のスイッチ7の動作状態、すなわち接点T1 ~ T10のうちのいずれが接続されているかを示すタイミングチャートである。図10 (c) は、図9 (b) に示す制御電圧Qの波形の一部を拡大して示す波形図である。図10 (d) は、図9 (c) に示す電圧Vの波形の一部を拡大して示す波形図である。

まず、コンデンサ11の駆動動作を開始する前の準備動作として、図9 (b) に示すように制御電圧Qが高レベルとなり、トランジスタ16が導通状態 (ON) にされる。これにより、バッファ回路31の出力電圧V1' ~ V9' が、蓄電器3のコンデンサ2a ~ 2iに端子電圧として印加される。その後、所定時間が経過すると、制御電圧Qが図9 (b) に示すように低レベルとなり、トランジスタ16が切断状態 (OFF) にされる。この所定期間は、コンデンサ2a ~ 2iの充電が十分に行える時間に設定される。

トランジスタ16が切断状態 (OFF) にされた後、図9 (a) に示すように同期信号SYNCがアクティブとなり、駆動動作が開始される。

駆動動作は、実施の形態1と同様である。すなわち、まず、スイッチ17が接点T0から接点T9へと順に切り替えられることによって、コンデンサ2a～2iより順次、コンデンサ11に静電エネルギーが供給され、コンデンサ11の電圧Vが0から電圧V9'まで上昇する。次に、
5 スイッチ17の接続が、接点T9から接点T10へと切り替えられると、コンデンサ11が電源端子9に接続され、コンデンサ11に印加される電圧Vは、外部からの電源電圧VHと等しくなる。

次に、同期信号SYNCのパルス幅tより長い期間、スイッチ17の接点が接点T10に保持され、コンデンサ11の電圧Vが電源電圧VH
10 に維持された後、スイッチ17が接点T10から接点T1へと順に切り替えられることによって、コンデンサ11よりコンデンサ2a～2iに順次エネルギーが回収され、コンデンサ11の電圧Vが電源電圧VHから電圧V1'まで下降する。

その後、スイッチ7の接続が接点T1から接点T0へと切り替えられることにより、コンデンサ11が接地され、コンデンサ11に印加される電圧Vはグラウンドと同じ0となる。
15

その後、トランジスタ16が所定期間のみ導通状態(ON)にされた後、次のコンデンサ11の駆動動作に移行する。

以上のようにして、トランジスタ16は、コンデンサ11に駆動電圧が印加されていない期間、すなわちコンデンサ11が接地されている期間に、所定の時間だけ導通状態(ON)となる。これにより、所定の時間だけ電源電圧VHを分圧器5に印加することになるので、消費電力をさらに低減できる。
20

なお、上述の実施形態における容量性負荷駆動回路30では、正の電

圧の降下に対応すべく、NPN型のトランジスタ32aを用いて入力電圧 $V_1 \sim V_9$ より出力電圧 $V_1' \sim V_9'$ を上昇させるNPN型のエミッタフォロア32を備えていた。

しかしながら、負の電圧の降下（絶対値の減少）が起こる場合、NPN型
5 N型のエミッタフォロア32に代えて、図11に示すように、PNP型のトランジスタ33aを用いて出力電圧を入力電圧より下降させるPNP型のエミッタフォロア33を用いることが好ましい。これにより、電圧 $V_1 \sim V_9$ 、 V_H が負の電圧であり、圧電素子21を駆動し圧電素子21から電荷を回収した後における蓄電器3のコンデンサ2a～2iの
10 電荷量が初期の電荷量より少なくなってしまう場合に、蓄電器3のコンデンサ2a～2iの端子電圧の大きさが所定の電圧 $V_1' \sim V_9'$ の大きさより小さくなることを回避でき、蓄電器3のコンデンサ2a～2iの端子電圧を所定の電圧 $V_1' \sim V_9'$ に正確に調整することができる。

また、正の電圧 V を圧電素子21に出力する場合であっても、機械の
15 振動による圧電効果や、負荷の誘導成分の影響等によってコンデンサ2a～2iの電荷量が初期の電荷量より多くなってしまう場合にも、蓄電器3のコンデンサ2a～2iの端子電圧が所定の電圧 $V_1' \sim V_9'$ より高くなることを回避するために、NPN型のエミッタフォロア32に代えて、図11に示すPNP型のエミッタフォロア33を用いるとよい。

20 また、回路を動作させたときに、コンデンサ2a～2iの端子電圧が所定の電圧 $V_1' \sim V_9'$ より高めになるか低めになるか分からないときには、NPN型のエミッタフォロア32に代えて、図12に示すトータムポール型のエミッタフォロア34を用いることが好ましい。この構成では、各チャンネルの入力側にスイッチ16Bを設けることにより、

予期しない迷路が構成され、ベース電流が流れ回路が誤動作すること確実に防止することができる。

本実施形態の容量性負荷駆動回路 30 は、上述のように、電圧調整機能を有する緩衝増幅手段（バッファ手段）であるエミッタフォロア 32 を備えているので、分圧器 5 において調整される端子電圧（ $V_{1'}$ ～ $V_{9'}$ ）をより正確に得ることができるとともに、分圧器 5 において消費される消費電力を低減できる。

また、本実施形態の容量性負荷駆動回路 30 は、スイッチング部であるトランジスタ 16 が所定の期間のみ電源電圧 V_H を分圧器 5 に印加するようにになっているので、消費電力をさらに低減できる。

〔実施の形態 4 A〕

次に、本発明のさらに他の実施の形態を図 76（a）（b）に基づいて以下に説明する。なお、説明の便宜上、前記実施の形態 1、1 A または 3 にて示した各部材と同一の機能を有する部材には、同一の符号を付記し、その説明を省略する。

図 76（a）に示すように、本実施形態の容量性負荷駆動回路 30 A は、蓄電器 3 と分圧器 5 との間にバッファ回路（緩衝増幅手段）31 が介在している点以外は、上述の実施の形態 1 A の容量性負荷駆動回路 1 A と同様である。

また、容量性負荷駆動回路 30 A によって駆動される容量性負荷は、上記の実施の形態 3・4 と同様に、インクジェットヘッド 23 に備えられた圧電素子 21 である。また、インクジェットヘッド 23 には、上記の実施の形態 3・4 と同様に、圧電素子 21 に加えてアナログスイッチ 22 が備えられている。

分圧器 5 は、10 個の抵抗により抵抗 4 外部からの電源電圧 V_H を電圧 $V_1 \sim V_9$ に分配し、電圧 $V_1 \sim V_9$ を抵抗 4 間の接続点 $a \sim i$ から出力する。

バッファ回路 31 は、9 個のプッシュプル 35 で構成されており、各
5 プッシュプル 35 は、分圧器 5 の抵抗 4 間の接続点 $a \sim i$ とコンデンサ $2a \sim 2i$ との間のそれぞれに挿入されている。

バッファ回路 31 は、分圧器 5 の電圧 $V_1 \sim V_9$ を調整し、調整した電圧 $V_1' \sim V_9$ を端子電圧としてコンデンサ $2a \sim 2i$ に与えるものである。プッシュプル 35 は、図 76 (b) に示すように、NPN 型の
10 トランジスタ 35a、PNP 型のトランジスタ 35b を用いて出力電圧 $V_1 \sim V_9$ を入力電圧 $V_1' \sim V_9'$ に合わせるエミッタフォロアである。これにより、電圧 $V_1 \sim V_9$ 、 V_H が正の電圧であり、圧電素子 21 を駆動し圧電素子 21 から電荷を回収した後における蓄電器 3 のコンデンサ $2a \sim 2i$ の電荷量が初期の電荷量より少なくなってしまう場合に、
15 蓄電器 3 のコンデンサ $2a \sim 2i$ の端子電圧が所定の電圧 $V_1' \sim V_9'$ より低くなることを回避でき、蓄電器 3 のコンデンサ $2a \sim 2i$ の端子電圧を所定の電圧 $V_1' \sim V_9'$ に正確に調整することができる。逆に圧電素子 21 を駆動し圧電素子 21 から電荷を回収した後における蓄電器 3 のコンデンサ $2a \sim 2i$ の電荷量が初期の電荷量より多くなっ
20 てしまう場合に、蓄電器 3 のコンデンサ $2a \sim 2i$ の端子電圧が所定の電圧 $V_1' \sim V_9'$ より高くなることを回避でき、蓄電器 3 のコンデンサ $2a \sim 2i$ の端子電圧を所定の電圧 $V_1' \sim V_9'$ に正確に調整することができる。

また、バッファ回路 31 は、分圧器 5 内に流れる電流を増幅してコン

デンサ 2 a ~ 2 i に出力するようになっている。これにより、分圧器 5 の抵抗 4 に流れる電流量を低減でき、分圧器 5 で消費される電力を低減できる。その結果、消費電力をより一層低減できる。

5 スイッチ 1 6 A は、図 9 (b) および図 1 0 (b) に波形を示す制御電圧 Q によって動作が制御される。

駆動動作は、実施の形態 1 A と同様である。すなわち、まず、スイッチ 1 7 が接点 T 0 から接点 T 9 へと順に切り替えられることによって、コンデンサ 2 a ~ 2 i より順次、コンデンサ 1 1 に静電エネルギーが供給され、コンデンサ 1 1 の電圧 V が 0 から電圧 V 9' まで上昇する。次に、スイッチ 1 7 の接続が、接点 T 9 から接点 T 1 0 へと切り替えられ
10 ると、コンデンサ 1 1 が電源端子 9 に接続され、コンデンサ 1 1 に印加される電圧 V は、外部からの電源電圧 V H と等しくなる。

次に、同期信号 S Y N C のパルス幅 t より長い期間、スイッチ 1 7 の接点が接点 T 1 0 に保持され、コンデンサ 1 1 の電圧 V が電源電圧 V H
15 に維持された後、スイッチ 1 7 が接点 T 1 0 から接点 T 1 へと順に切り替えられることによって、コンデンサ 1 1 よりコンデンサ 2 a ~ 2 i に順次エネルギーが回収され、コンデンサ 1 1 の電圧 V が電源電圧 V H から電圧 V 1' まで下降する。

その後、スイッチ 7 の接続が接点 T 1 から接点 T 0 へと切り替えられ
20 ることにより、コンデンサ 1 1 が接地され、コンデンサ 1 1 に印加される電圧 V はグラウンドと同じ 0 となる。

本実施形態の容量性負荷駆動回路 3 0 A は、上述のように、電圧調整機能を有する緩衝増幅手段（バッファ手段）であるプッシュプル 3 5 を備えているので、分圧器 5 において調整される端子電圧（V 1' ~ V

9') をより正確に得ることができるとともに、分圧器 5 において消費される消費電力を低減できる。

〔実施の形態 5〕

次に、本発明のさらに他の実施形態について図 1 3 および図 1 4 (a) ~ (c) に基づいて説明する。なお、説明の便宜上、前記実施の形態 1 にて示した各部材と同一の機能を有する部材には、同一の符号を付記し、その説明を省略する。

図 1 3 に示すように、本実施形態の容量性負荷駆動回路 4 0 には、実施の形態 1 の容量性負荷駆動回路 1 と同様に、コンデンサ 2 a ~ 2 i からなる蓄電器 3 と、例えば 1 k Ω の抵抗 4 からなる分圧器 5 とが備えられている。

本実施形態の容量性負荷駆動回路 4 0 は、容量性負荷であるコンデンサ 1 1 A ・ 1 1 B ・ 1 1 C に対して互いに異なる位相の電圧 V_A ・ V_B ・ V_C をそれぞれ印加してコンデンサ 1 1 A ・ 1 1 B ・ 1 1 C を充放電させるものである。すなわち、駆動対象の容量性負荷は、3 つの相に分けられており、A 相の電圧 V_A が印加されるコンデンサ 1 1 A と、B 相の電圧 V_B が印加されるコンデンサ 1 1 B と、C 相の電圧 V_C が印加されるコンデンサ 1 1 C とからなっている。

本実施形態においては、上述の実施形態とは異なり、蓄電器 3 および分圧器 5 からコンデンサ 1 1 A ・ 1 1 B ・ 1 1 C に電圧 V_A ・ V_B ・ V_C をそれぞれ出力する出力線 3 7 ・ 3 8 ・ 3 9 は、その途中で、互いに異なる 2 種類の経路、すなわち、蓄電器 3 よりコンデンサ 1 1 A ・ 1 1 B ・ 1 1 C へ静電エネルギーを供給する経路である充電経路（エネルギー供給経路） 3 7 a ・ 3 8 a ・ 3 9 a と、コンデンサ 1 1 A ・ 1 1 B ・

1 1 C より蓄電器 3 へ静電エネルギーを回収する経路である放電経路
(エネルギー回収経路) 3 7 b ・ 3 8 b ・ 3 9 b とに分離されている。

充電経路 3 7 a ・ 3 8 a ・ 3 9 a には、蓄電器 3 からコンデンサ 1 1
A ・ 1 1 B ・ 1 1 C へ向かう方向に電流の方向を規制する整流ダイオー
5 ド (整流手段) 6 5 が設けられ、放電経路 3 7 b ・ 3 8 b ・ 3 9 b には、
コンデンサ 1 1 A ・ 1 1 B ・ 1 1 C から蓄電器 3 へ向かう方向に電流の
方向を規制する整流ダイオード (整流手段) 6 6 が設けられている。こ
れらにより、蓄電器 3 からの電圧は、充電経路 3 7 a ・ 3 8 a ・ 3 9 a
を介して容量性負荷に印加され、コンデンサ 1 1 A ・ 1 1 B ・ 1 1 C か
10 ら放電された静電エネルギーは放電経路 3 7 b ・ 3 8 b ・ 3 9 b を介し
て蓄電器 3 へと戻される。

そして、本実施形態の容量性負荷駆動回路 4 0 には、実施の形態 1 に
おけるロータリー型のスイッチ 7 の代わりに、スイッチとして用いるト
ランジスタ 6 7 A ・ 6 7 B ・ 6 7 C ・ 6 8 A ・ 6 8 B ・ 6 8 C と、それ
15 ぞれ 9 個のトランジスタ 4 1 ～ 4 9 および 9 個のトランジスタ 5 1 ～ 5
9 からなるスイッチング回路 (切り替え手段) 5 0 ・ 6 0 と、トランジ
スタ 6 1 A ・ 6 1 B ・ 6 1 C からなる選択回路 (選択手段) 6 2 と、ト
ランジスタ 6 3 A ・ 6 3 B ・ 6 3 C からなる選択回路 (選択手段) 6 4
とが備えられている。

20 トランジスタ 6 7 A ・ 6 7 B ・ 6 7 C は、実施の形態 1 におけるスイ
ッチ 7 の接点 T 1 0 に相当するものである。トランジスタ 6 7 A ・ 6 7
B ・ 6 7 C は、電源端子 9 からの電源電圧 V_H を出力線 3 7 ・ 3 8 ・ 3
9 を介してコンデンサ 1 1 A ・ 1 1 B ・ 1 1 C に供給するものであり、
実施の形態 1 におけるスイッチ 7 の接点 T 1 0 が接続されている期間に

相当する期間のみ導通状態となる。なお、トランジスタ 67A・67B・67Cには、トランジスタ 67A・67B・67Cを保護するためのダイオード 69が設けられている。

トランジスタ 68A・68B・68Cは、実施の形態1におけるスイッチ7の接点T0に相当する。トランジスタ 68A・68B・68Cは、
5 出力線 37・38・39を介してコンデンサ 11A・11B・11Cを
接地するものであり、実施の形態1におけるスイッチ7の接点T0が接
続されている期間に相当する期間のみ導通状態となる。なお、トランジ
スタ 68A・68B・68Cには、トランジスタ 68A・68B・68
10 Cを保護するためのダイオード 73が設けられている。

スイッチング回路 50の9個のトランジスタ 41・42・43・4
4・45・46・47・48・49およびスイッチング回路 60の9個
のトランジスタ 51・52・53・54・55・56・57・58・5
9はそれぞれ、実施の形態1におけるスイッチ7の接点T1・T2・T
15 3・T4・T5・T6・T7・T8・T9に相当するものである。

スイッチング回路 50は、充電経路 37a・38a・39aに設けら
れている。また、トランジスタ 41・42・43・44・45・46・
47・48・49は、一端が分圧器 5を介してコンデンサ 2a・2b・
2c・2d・2e・2f・2g・2h・2iにそれぞれ接続されている
20 一方、他端が後述するトランジスタ 61A・61B・61Cに共通に接
続されている。トランジスタ 41・42・43・44・45・46・4
7・48・49はそれぞれ、実施の形態1におけるスイッチ7の接点T
1・T2・T3・T4・T5・T6・T7・T8・T9が接続されてい
る期間のうちの昇圧期間（充電期間）に相当する期間のみ導通状態とな

る。

スイッチング回路 60 は、放電経路 37b・38b・39b に設けられている。また、トランジスタ 51・52・53・54・55・56・57・58・59 は、一端が分圧器 5 を介してコンデンサ 2a・2b・2c・2d・2e・2f・2g・2h・2i にそれぞれ接続されている一方、他端が後述するトランジスタ 63A・63B・63C に共通に接続されている。トランジスタ 51・52・53・54・55・56・57・58・59 はそれぞれ、実施の形態 1 におけるスイッチ 7 の接点 T1・T2・T3・T4・T5・T6・T7・T8・T9 が接続されている期間のうちの降圧期間（放電期間）に相当する期間のみ導通状態となる。

したがって、トランジスタ 68A（または 68B または 68C）、トランジスタ 67A（または 67B または 67C）、トランジスタ 41・42・43・44・45・46・47・48・49、およびトランジスタ 51・52・53・54・55・56・57・58・59 は、1 つのみが選択的に導通状態となる。そして、これらは、トランジスタ 68A（または 68B または 68C）、41、42、43、44、45、46、47、48、49、67A（または 67B または 67C）、59、58、57、56、55、54、53、52、51、68A（または 68B または 68C）という順序で選択される。これにより、実施の形態 1 と同様に、図 14（a）～（c）に示すようなほぼ台形の階段状パルス電圧が電圧 VA・VB・VC としてコンデンサ 11A・11B・11C に印加される。また、実施の形態 1 と同様に、電圧 VA・VB・VC の上昇時には、コンデンサ 2a・2b・2c・2d・2e・2f・2

$g \cdot 2h \cdot 2i$ からコンデンサ $11A \cdot 11B \cdot 11C$ へ静電エネルギーが供給され、電圧 $V_A \cdot V_B \cdot V_C$ の降下時には、コンデンサ $11A \cdot 11B \cdot 11C$ からコンデンサ $2a \cdot 2b \cdot 2c \cdot 2d \cdot 2e \cdot 2f \cdot 2g \cdot 2h \cdot 2i$ へ静電エネルギーが回収される。

5 選択回路 62 は、内部のトランジスタ $61A \cdot 61B \cdot 61C$ の接続状態を切り替えることによりコンデンサ $11A \sim 11C$ のうちの 1 つに対して選択的に充電を行うためのものであり、充電経路 $37a \cdot 38a \cdot 39a$ に備えられている。充電経路 $37a \cdot 38a \cdot 39a$ に備えられたトランジスタ $61A \cdot 61B \cdot 61C$ をスイッチとして用いること
10 によって、スイッチング回路 50 の出力電圧をコンデンサ $11A \sim 11C$ のいずれに印加するか選択することができ、そのことにより、各コンデンサ $11A \sim 11C$ を異なるタイミングで充電することができる。

 選択回路 64 は、内部のトランジスタ $63A \cdot 63B \cdot 63C$ の接続状態を切り替えることによりコンデンサ $11A \sim 11C$ のうちの 1 つに
15 対して選択的に充電を行わせるためのものであり、放電経路 $37b \cdot 38b \cdot 39b$ に備えられている。放電経路 $37b \cdot 38b \cdot 39b$ に備えられたトランジスタ $63A \cdot 63B \cdot 63C$ をスイッチとして用いること
 によって、スイッチング回路 60 の出力電圧をコンデンサ $11A \sim 11C$ のいずれに印加するか選択することができ、そのことにより、各
20 コンデンサ $11A \sim 11C$ を異なるタイミングで放電させることができる。

 このような動作の例を示したのが図 14 (a) (b) (c) のタイミングチャートである。それぞれの図は、それぞれのコンデンサ $11A \cdot 11B \cdot 11C$ に印加される電圧 $V_A \cdot V_B \cdot V_C$ の時間変化を表して

いる。充電経路 37 a・38 a・39 a に備えられたトランジスタ 61 A・61 B・61 C と、放電経路 37 b・38 b・39 b に備えられたトランジスタ 63 A・63 B・63 C とをスイッチとして用いて ON-OFF タイミングを調整することにより、図 14 (a) ~ (c) に示されているようなタイミングでコンデンサ 11 A ~ 11 C を駆動することができる。

本実施形態の容量性負荷駆動回路 40 は、以上のように、実施の形態 1 と同様にして、コンデンサ 11 A・11 B・11 C に蓄積した静電エネルギーの大部分をコンデンサ 2 a・2 b・2 c・2 d・2 e・2 f・2 g・2 h・2 i に回収・再利用できる。

また、本実施形態の容量性負荷駆動回路 40 は、複数のコンデンサ 11 A ~ 11 C を選択する選択回路 62・64 を有しているので、複数のコンデンサ 11 A ~ 11 C に異なるタイミングで電圧を印加することができる。

また、本実施形態の容量性負荷駆動回路 40 は、さらに充電経路 37 a・38 a・39 a と放電経路 37 b・38 b・39 b とが分離された構成である。

これにより、充電とのタイミングと放電のタイミングとを独立して制御でき、図 14 (a) ~ (c) に示すように、あるコンデンサ 11 A の放電期間中に他のコンデンサ 11 B の充電を行うことが可能となる。また、充電経路 37 a・38 a・39 a と放電経路 37 b・38 b・39 b とを分離することにより、充電特性と放電特性とを個別に最適化することができる。

[実施の形態 5 A]

本発明のさらに他の実施の形態について図 77 に基づいて説明すれば、以下の通りである。なお、説明の便宜上、前記実施の形態 1、1A、または 5 にて示した各部材と同一の機能を有する部材には、同一の符号を付記し、その説明を省略する。

5 本実施形態の容量性負荷駆動回路 40A は、以下の相違点以外は、実施の形態 2 の容量性負荷駆動回路 40 と同様の構成を備えている。

 第 1 の相違点は、実施の形態 5 の容量性負荷駆動回路 40 では、分圧器 5 の 9 つの接続点（分圧点）a ～ i と、接点 T1 ～ T9 に接続されたラインとを直接的に接続していたのに対し、本実施形態の容量性負荷駆
10 動回路 40A は、図 77 に示すように、分圧器 5 の 9 つの接続点（分圧点）a ～ i と、接点 T1 ～ T9 に接続されたラインとの間にそれぞれ、実施の形態 1A と同様のスイッチ SW1 ～ SW9 が設けられている点である。

 第 2 の相違点は、容量性負荷駆動回路 40A は、実施の形態 1A と同
15 様のスイッチ 16A を備える点である。

 本実施形態では、これら第 1 および第 2 の相違点により、電圧パルスの立上げから立ち下げまでの間に他の回路から蓄電器 3 にエネルギー供給が行われなくなっている。これにより、他の回路からのエネルギー供給によってコンデンサ 11 から蓄電器 3 へのエネルギー回収効率が悪くなることを回避できる。
20

〔実施の形態 6〕

次に、本発明のさらに他の実施形態について図 15 および図 16 (a) ～ (c) に基づいて以下に説明する。なお、説明の便宜上、前記実施の形態 1 または 5 にて示した各部材と同一の機能を有する部材には、

同一の符号を付記し、その説明を省略する。

本実施形態の容量性負荷駆動回路 70 は、実施の形態 5 の容量性負荷駆動回路 40 に対し、スイッチング回路 50・60 における選択回路 62・64 側に、整流ダイオード（整流手段）71・72 を設けた点のみ
5 が実施の形態 5 の容量性負荷駆動回路 40 と異なっている。

整流ダイオード 71 は、スイッチング回路 50 のトランジスタ 41～49 の各々における選択回路 62 側に設けられている。また、整流ダイオード 72 は、スイッチング回路 60 のトランジスタ 51～59 の各々における選択回路 64 側に設けられている。

10 このように整流ダイオード 71・72 を設けたことで、スイッチング回路 50・60 の ON/OFF 動作の遅延などにより、スイッチング回路 50 またはスイッチング回路 60 において複数のトランジスタ（41～49、51～59）が導通状態になってしまった場合でも、短絡電流が流れることがなく、回路を破損することを防止できる。

15 本実施形態においても、上述の実施の形態 5 と同様に、駆動対象の容量性負荷は、3つの相に分けられており、A相の電圧 V_A が印加されるコンデンサ 11A と、B相の電圧 V_B が印加されるコンデンサ 11B と、C相の電圧 V_C が印加されるコンデンサ 11C とからなっている。

また、本実施形態においても、上述の実施の形態 5 と同様に、充電経
20 路 37a・38a・39a に備えられたトランジスタ 61A・61B・61C と、放電経路 37b・38b・39b に備えられたトランジスタ 63A・63B・63C とをスイッチとして用いることによって、スイッチング回路 60 の出力電圧をコンデンサ 11A～11C のいずれに印加するか選択することができる。そのことにより、各コンデンサ 11A

～11Cを異なるタイミングで充電および放電させることができる。

このような動作の例を示したのが図16(a)(b)(c)のタイミングチャートである。それぞれの図は、それぞれのコンデンサ11A・11B・11Cに印加される電圧 V_A ・ V_B ・ V_C の時間変化を表している。充電経路37a・38a・39aに備えられたトランジスタ61A・61B・61Cと、放電経路37b・38b・39bに備えられたトランジスタ63A・63B・63Cとをスイッチとして用いてON-OFFタイミングを調整することにより、図16(a)～(c)に示されているようなタイミングでコンデンサ11A～11Cを駆動することができる。

〔実施の形態6A〕

本発明のさらに他の実施の形態について図78に基づいて説明すれば、以下の通りである。なお、説明の便宜上、前記実施の形態1、1A、または6にて示した各部材と同一の機能を有する部材には、同一の符号を付記し、その説明を省略する。

本実施形態の容量性負荷駆動回路70Aは、以下の相違点以外は、実施の形態2の容量性負荷駆動回路70と同様の構成を備えている。

第1の相違点は、実施の形態6の容量性負荷駆動回路70では、分圧器5の9つの接続点（分圧点）a～iと、接点T1～T9に接続されたラインとを直接的に接続していたのに対し、本実施形態の容量性負荷駆動回路70Aは、図78に示すように、分圧器5の9つの接続点（分圧点）a～iと、接点T1～T9に接続されたラインとの間にそれぞれ、実施の形態1Aと同様のスイッチSW1～SW9が設けられている点である。

第2の相違点は、容量性負荷駆動回路70Aは、実施の形態1Aと同様のスイッチ16Aを備える点である。

本実施形態では、これら第1および第2の相違点により、電圧パルスの立上げから立ち下げまでの間に他の回路から蓄電器3にエネルギー供給が行われないようになっている。これにより、他の回路からのエネルギー供給によってコンデンサ11から蓄電器3へのエネルギー回収効率が悪くなることを回避できる。

〔実施の形態7〕

次に、本発明のさらに他の実施形態について図17、図18(a)(b)、および図19に基づいて以下に説明する。なお、説明の便宜上、前記実施の形態1にて示した各部材と同一の機能を有する部材には、同一の符号を付記し、その説明を省略する。

実施の形態1の容量性負荷駆動回路1が、抵抗4を用いて電圧を分割して設定する分圧器5を備える構成であったのに対して、図17に示すように、本実施形態の容量性負荷駆動回路81は、分圧された電圧を安定化させるための定電圧手段（定電圧素子）としてのツェナーダイオード84A～84Eを用いて電圧を分割して設定する分圧器85を備えている点が実施の形態1の容量性負荷駆動回路1と異なっている。

また、本実施形態の容量性負荷駆動回路81は、コンデンサ2a～2iを並列接続した構成の蓄電器3に代えて、コンデンサ（エネルギー蓄積素子）82A～82Eを直列接続した構成の蓄電器83を備えている点も、実施の形態1の容量性負荷駆動回路1と異なる。

また、本実施形態の容量性負荷駆動回路81は、ロータリー型のスイッチ7に代えて、複数のスイッチ91～96からなるスイッチング回路

(切り替え手段) 87を備えている点も実施の形態1の容量性負荷駆動回路1と異なっている。

分圧器85は、電源端子9とグラウンドの間に直列接続された複数の定電圧素子としてのツェナーダイオード84A・84B・84C・84D・84Eにより、電源電圧V_Hを所定の電圧V₁～V₄に分圧し、ツェナーダイオード84A・84B・84C・84D・84E間の接続点から蓄電器83に出力するものである。

蓄電器83は、グラウンドと電源端子9との間にコンデンサ82A・82B・82C・82D・82Eをグラウンド側からこの順で直列接続した構成となっている。そして、コンデンサ82Aの一端は接地され、コンデンサ82Aの他端には分圧器85から電圧V₁が印加されている。また、コンデンサ82Bの両端には電圧V₁および電圧V₂が、コンデンサ82Cの両端には電圧V₂および電圧V₃が、コンデンサ82Dの両端には電圧V₃および電圧V₄がそれぞれ印加されている。また、コンデンサ82Eの一端には電源端子9から電源電圧V_Hが供給され、コンデンサ82Eの他端には分圧器85から電圧V₄が印加されている。

スイッチング回路87の6個のスイッチ91～96は、基本的には、スイッチ7の接点T₀～T₁₀に相当するものである。すなわち、スイッチング回路87は、接地されたスイッチ91、蓄電器83および分圧器85から電圧V₁・V₂・V₃・V₄がそれぞれ印加されるスイッチ92～95、および電源端子9に接続されたスイッチ96のうちの1つを選択してON状態にするものである。そして、初期状態ではスイッチ91が選択されている。そして、次に、スイッチ92・9S(4)・95がこの順で選択されることによって、コンデンサ82A～82Eより

順次、コンデンサ 11 に静電エネルギーが供給され、コンデンサ 11 の電圧 V が 0 から電圧 V_4 まで上昇する。次に、スイッチ 96 が選択されると、コンデンサ 11 が電源端子 9 に接続され、コンデンサ 11 に印加される電圧 V は、外部からの電源電圧 V_H と等しくなる。

5 次に、所定期間、スイッチ 96 の ON 状態が維持され、コンデンサ 11 の電圧 V が電源電圧 V_H に維持された後、スイッチ 95・94・9S (2) がこの順で選択されることによって、コンデンサ 11 よりコンデンサ 82A～82E に順次エネルギーが回収され、コンデンサ 11 の電圧 V が電源電圧 V_H から電圧 V_1 まで下降する。

10 その後、スイッチ 91 が選択されることにより、コンデンサ 11 が接地され、コンデンサ 11 に印加される電圧 V はグラウンドと同じ 0 となる。

次に、分圧器 85 の動作原理を、図 18 (a) (b) を用いて説明する。

15 図 18 (a) に示すように、ツェナーダイオード 84B のカソード側の端子電圧 V_2 に対して出力端子電圧 (スイッチ 93 の電位) P_2 を上昇させる方向に、コンデンサ 11 からの電流の流入が起きると、コンデンサ 11 からの電流の流出入に応じてコンデンサ 82A・82B へ負荷電流が流入し吸収を図る。それと並行して、ツェナーダイオード 84A・84B の動作点が深くなり、インピーダンスが低下し、コンデンサ
20 11 よりツェナーダイオード 84A・84B を介して接地線へ電流が流入し出力端子電圧 P_2 はツェナー電圧 V_2 を維持する。

また、図 18 (b) に示すように、ツェナーダイオード 84C のアノード側の端子電圧 V_2 に対して出力端子電圧 P_2 を降下させる方向のコ

ンデンサ 11 からの電流の流出入が起きると、コンデンサ 11 からの電流の流出入に応じてコンデンサ 82C・82D・82E からコンデンサ 11 へ電流が流れ、吸収を図る。それと並行して、ツェナーダイオード 84C・84D・84E の動作点が深くなり、インピーダンスが低下し、
5 電源線よりツェナーダイオード 84C・84D・84E を介してコンデンサ 11 へ電流が流入し、出力端子電圧 P2 はツェナー電圧 V2 を維持する。

このように出力端子電圧 P2 を上昇もしくは降下させようとするコンデンサ 11 からの電流の流出入をツェナーダイオード 84A・84B・
10 84C・84D・84E が吸収する。厳密に言えば動作点の移動に伴いツェナーダイオード 84A・84B・84C・84D・84E のツェナー電圧は変化する。しかしながら、その変化量は僅かであり、実用上無視できる。したがって、出力端子電圧 P1～P4、すなわちコンデンサ 82A～82E の端子電圧を一定に維持することができる。

15 なお、本実施形態の容量性負荷駆動回路 81 に対し、図 19 に示す容量性負荷駆動回路 100 のように、グラウンドと電源端子 9 との間にコンデンサ 101A・101B・101C・101D・101E をグラウンド側からこの順で直列接続した構成の緩衝回路 102 を設けてもよい。これにより、コンデンサ 11 から分圧器 85 への流入電流、あるいは分
20 圧器 85 からコンデンサ 11 への流出電流をバッファして吸収することができる。その結果、ツェナーダイオード 84A・84B・84C・84D・84E の負担を低減できる。

さらに、図 19 に示す容量性負荷駆動回路 100 のように、ツェナーダイオード 84A・84B・84C・84D・84E 間の接続点とコン

デンサ 8 2 A ・ 8 2 B ・ 8 2 C ・ 8 2 D ・ 8 2 E 間の接続点との間に、電流制限用抵抗 1 0 3 ・ 1 0 4 ・ 1 0 5 ・ 1 0 6 を挿入し、変動調整部 1 0 7 を構成してもよい。これにより、ツェナーダイオード 8 4 A ・ 8 4 B ・ 8 4 C ・ 8 4 D ・ 8 4 E に作用する負荷をさらに低減できる。

5 〔実施の形態 7 A〕

本発明のさらに他の実施の形態について図 7 9 および図 8 0 に基づいて説明すれば、以下の通りである。なお、説明の便宜上、前記実施の形態 1 または 7 にて示した各部材と同一の機能を有する部材には、同一の符号を付記し、その説明を省略する。

10 本実施形態の容量性負荷駆動回路 8 1 A は、以下の相違点以外は、実施の形態 2 の容量性負荷駆動回路 8 1 と同様の構成を備えている。

相違点は、実施の形態 6 の容量性負荷駆動回路 7 0 では、分圧器 5 の 6 つの接続点とスイッチ 9 1 ～ 9 6 とを直接的に接続していたのに対し、本実施形態の容量性負荷駆動回路 7 0 A は、図 7 9 および図 8 0 に示す
15 ように、分圧器 5 の 6 つの接続点のうち接地されているものを除く 5 つの接続点とスイッチ 9 2 ～ 9 6 との間にそれぞれ、実施の形態 1 A のスイッチ S W 1 ～ S W 9 と同様のスイッチ S W 1 2 ～ S W 1 6 が設けられている点である。

本実施形態では、これら第 1 および第 2 の相違点により、電圧パルス
20 の立上げから立ち下げまでの間に他の回路から蓄電器 3 にエネルギー供給が行われなくなっている。これにより、他の回路からのエネルギー供給によってコンデンサ 1 1 から蓄電器 3 へのエネルギー回収効率が悪くなることを回避できる。

〔実施の形態 8〕

次に、本発明のさらに他の実施形態について図20に基づいて以下に説明する。なお、説明の便宜上、前記実施の形態1または7にて示した各部材と同一の機能を有する部材には、同一の符号を付記し、その説明を省略する。

5 上述の実施の形態7の構成では、電源電圧やツェナーダイオード84 A・84 B・84 C・84 D・84 Eのツェナー電圧のバラツキ、経時変化、温度変動などにより、ツェナーダイオード84 A・84 B・84 C・84 D・84 Eのツェナー電圧の合計に対して電源電圧V_Hが大きくなると、ツェナーダイオード84 A・84 B・84 C・84 D・84 Eを焼損する恐れがある。また、上述の実施の形態7の構成では、ツェ
10 ナーダイオード84 A・84 B・84 C・84 D・84 Eのツェナー電圧の合計に対して電源電圧V_Hが小さくなると各コンデンサ82 A・82 B・82 C・82 D・82 Eの端子電圧が不確定となる恐れがある。

 本実施形態では、このような問題を解決する容量性負荷駆動回路につ
15 いて説明する。

 図20に示すように、本実施形態の容量性負荷駆動回路110は、実施の形態7の容量性負荷駆動回路81におけるツェナーダイオード84 Eに代えて、プルアップ抵抗108を用い、ツェナーダイオード84 Dの端子をプルアップ抵抗108で電源線97にプルアップしたものである。すなわち、容量性負荷駆動回路110は、ツェナーダイオード84 A・84 B・84 C・84 D・84 Eのツェナー電圧の合計と電源電圧V_Hとの差を、最も電源線97に近い段（最上段）で吸収させたものである。この構成では、電源線97よりプルアップ抵抗108を介してツ
20 ェナーダイオード84 A・84 B・84 C・84 Dにバイアス電流が与

えられ、コンデンサ 82A・82B・82C・82D・82E の端子電圧が安定化する。ツェナーダイオード 84A・84B・84C・84D のツェナー電圧の合計は、電源電圧 V_H より小さくなるように設定されている。

5 また、本実施形態の容量性負荷駆動回路 110 においても、図 19 の容量性負荷駆動回路 100 と同様に、ツェナーダイオード 84A・84B・84C・84D、プルアップ抵抗 108 間の接続点と、コンデンサ 82A・82B・82C・82D・82E 間の接続点との間に、電流制限用抵抗 103・104・105・106 を挿入し、変動調整部 107
10 を構成している。これにより、ツェナーダイオード 84A・84B・84C・84D に作用する負荷をさらに低減できる。

 なお、プルアップ抵抗 108 を設ける代わりに、実施の形態 7 の容量性負荷駆動回路 81 におけるツェナーダイオード 84A に代えて、プル
15 ダウン抵抗を用い、ツェナーダイオード 84D の端子をプルダウン抵抗で接地線 98 にプルダウンしてもよい。これによっても、プルアップした場合と同様の効果が得られ、コンデンサ 82A・82B・82C・82D・82E の端子電圧が安定化する。

〔実施の形態 9〕

 次に、本発明のさらに他の実施形態について図 21 に基づいて以下に
20 説明する。なお、説明の便宜上、前記実施の形態 1 または 7 にて示した各部材と同一の機能を有する部材には、同一の符号を付記し、その説明を省略する。

 本実施形態では、実施の形態 8 で述べたツェナーダイオード 84A・84B・84C・84D・84E のツェナー電圧の合計と電源電圧 V_H

との差に関わる問題を解決する容量性負荷駆動回路について説明する。

本実施形態の容量性負荷駆動回路120は、図21に示すように、電源電圧 V_H とツェナーダイオード84A・84B・84C・84Dのツェナー電圧の合計との差を中間段で吸収するように、ツェナーダイオード(84A・84B・84D・84E)を電源線97側(84D・84E)と接地線98側(84A・84B)とに分割し、電源線97側のツェナーダイオード84D・84Eをプルアップ抵抗111で電源線97にプルアップし、接地線98側のツェナーダイオード84A・84Bをプルダウン抵抗112で接地線98にプルダウンし、バイアス電流を与えている。ツェナーダイオード84A・84B・84D・84Eのツェナー電圧の合計は、電源電圧 V_H より小さくなるように設定されている。

容量性負荷駆動回路120は、電源線97と接地線98との間に並列接続された第1の分圧器113Aおよび第2の分圧器113Bからなる分圧器113を備えている。第1の分圧器113Aは、電源線97と接地線98との間に直列接続されたツェナーダイオード84A・84Bを含んでおり、電源線97との間にプルアップ抵抗111が挿入されている。第2の分圧器113Bは、電源線97と接地線98との間に直列接続されたツェナーダイオード84D・84Eを含んでおり、ツェナーダイオード84D・84Eと接地線98との間にプルダウン抵抗112が挿入されている。

このようにして、電源電圧 V_H とツェナーダイオード84A・84B・84C・84Dのツェナー電圧の合計との差を中間段で吸収することにより、電源線97近傍及び接地線98近傍の端子の電圧の安定性を保つことができる。

また、本実施形態の容量性負荷駆動回路120においても、図19の容量性負荷駆動回路100と同様に、ツェナーダイオード84A・84B・84C・84D、プルアップ抵抗111、プルダウン抵抗112間の接続点と、コンデンサ82A・82B・82C・82D・82E間の接続点との間に、電流制限用抵抗103・104・105・106を挿入し、変動調整部107を構成している。これにより、ツェナーダイオード84A・84B・84D・84Eに作用する負荷をさらに低減できる。

〔実施の形態10〕

次に、本発明のさらに他の実施形態について図22に基づいて以下に説明する。なお、説明の便宜上、前記実施の形態1、7、または9にて示した各部材と同一の機能を有する部材には、同一の符号を付記し、その説明を省略する。

実施の形態7～9のように、コンデンサ82A～82Eを直列接続した構成の蓄電器83では、スイッチ91～96のいずれが導通されたときにも、コンデンサ11からの電流の流出入は全てのコンデンサ82A～82Eに影響してしまうという問題がある。

そこで、本実施形態では、この問題を解決する容量性負荷駆動回路について図22に基づいて説明する。

図22に示すように、本実施形態の容量性負荷駆動回路130は、蓄電器83に代えて蓄電器125を備えている点以外は、実施の形態9の容量性負荷駆動回路120と同様の構成を備えている。

蓄電器125では、コンデンサ（エネルギー蓄積素子）121～124の一方の端子を電源線97または接地線98に接続し、コンデンサ1

21～124の他方の端子を、電源電圧V_Hを分圧した電圧V₁～V₄が印加されるスイッチ92～95に接続している。より詳細には、コンデンサ121は、接地線98とスイッチ92との間に介在しており、コンデンサ122は、接地線98とスイッチ93との間に介在しており、
5 コンデンサ123は、電源線97とスイッチ94との間に介在しており、コンデンサ124は、電源線97とスイッチ95との間に介在している。

これにより、スイッチ92～95の1つが選択されると、コンデンサ121～124のうちの1つのコンデンサのみがコンデンサ11に接続される。これにより、コンデンサ121～124を個々に分離し、コン
10 デンサ121～124同士の干渉を防止できる。すなわち、スイッチ92～95のいずれが導通されたときにも、コンデンサ11からの電流の流出入はコンデンサ121～124のうちの1つにしか影響しない。

実施の形態9および実施の形態10のように、電源電圧V_Hとツェナー電圧との差を中間段で吸収させる構成とした場合、吸収させる段数、
15 すなわちプルアップされたラインとプルダウンされたラインとの間に介在するコンデンサ82A・82B・82C・82D・82Eの数は、任意であるが、1段とすることが好ましい。

また、実施の形態9および実施の形態10のように、電源電圧V_Hとツェナー電圧との差を中間段で吸収させる構成とした場合、接地線98
20 側のツェナーダイオードの数、すなわち第1の分圧器113Aに含まれるツェナーダイオードの数と、電源線97側のツェナーダイオードの数、すなわち第2の分圧器113Bに含まれるツェナーダイオードの数との差を1個以内とすることが、電圧の安定性の点で望ましい。

なお、実施の形態7～10においては、分圧された電圧を安定化させ

るための定電圧手段（定電圧素子）としてツェナーダイオードを用いた場合について説明したが、ツェナーダイオードに代えて他の定電圧手段（定電圧素子）、例えばシャントレギュレータを用いてもよい。

〔実施の形態 1 1〕

5 本発明を適用したインクジェットプリンタ（画像形成装置）の実施の一形態を、図 7、図 2 3、および図 2 4 に基づいて説明する。

図 2 3 は、インクジェットプリンタ（画像形成装置）の要部を示す斜視図である。

図 2 3 に示すように、本実施形態のインクジェットプリンタ（画像形成装置） 2 1 0 では、キャリッジ 2 1 1 がタイミングベルト 2 1 2 を介してパルスモータ 2 1 3 に接続され、ガイド部材 2 1 4 に案内されて記録用紙 2 1 5 の紙幅方向に往復動するように構成されている。

インクジェットヘッド 2 3 は、キャリッジ 2 1 1 の上部に載置されているインクカートリッジ 2 1 7 からインクの補給を受けてキャリッジ 2 1 1 の移動に合わせて記録用紙 2 1 5 にインク滴を吐出してドットを形成し、記録用紙 2 1 5 に画像や文字を印刷する。

図 2 4 は、インクジェットヘッド 2 3 の構成を示す断面図である。

図 2 4 に示すように、インクジェットヘッド 2 3 では、ノズルプレート 2 2 0 にノズル開口 2 2 1 が形成され、流路形成板 2 2 2 には、圧力発生室 2 2 3 を区画する通孔、圧力発生室 2 2 3 に両側で連通する 2 つのインク供給口 2 2 4 を区画する通孔または溝、およびこれらのインク供給口 2 2 4 にそれぞれ連通する 2 つの共通のインク室 2 2 5 を区画する通孔が形成されている。振動板 2 2 6 は、弾性変形可能な薄板から構成され、 piezo 素子などの圧電素子 2 1 の先端に当接し、流路形成板 2

101

22を挟んでノズルプレート220と液密に一体に固定され、流路ユニット228を構成している。圧電素子21は、固定基板232に固定されている。

5 このような構成により、圧電素子21が収縮して圧力発生室223が膨張すると、共通のインク室225のインクがインク供給口224を経由して圧力発生室223に流れ込む。所定時間の経過後に圧電素子21が伸長して圧力発生室223が収縮すると、圧力発生室223のインクが圧縮されてノズル開口221からインク滴が吐出する。

10 インクジェットヘッド23の圧電素子21には、図7に示すように、容量性負荷駆動回路1がアナログスイッチ22を介して接続されている。容量性負荷駆動回路1は、ノズル開口221からインク滴を吐出させるのに必要な電圧値の台形波を発生させるように構成されている。また、アナログスイッチ22は、容量性負荷駆動回路1の出力電圧Vを、印刷データに対応する圧電素子21に対して選択的に印加する。

15 以上のようにして、本発明にかかる容量性負荷駆動回路1をインクジェットプリンタ（画像形成装置）210の圧電素子の駆動に用いることで、インクジェットプリンタ（画像形成装置）210の消費電力を低く抑えることができる。

20 なお、以上、インクを加圧することによりインクを液滴状に吐出させるインク吐出手段として圧電素子を用いたインクジェットプリンタ（画像形成装置）210において、本発明にかかる容量性負荷駆動回路を圧電素子（容量性負荷）の駆動に用いた例について説明した。しかしながら、本発明にかかる容量性負荷駆動回路は、インク吐出手段として静電駆動電極を用いた静電方式（2つの電極（静電駆動電極）間に電圧を印

加することによる電極間の静電吸引力を用いてインクを吐出する方式など)のインクジェットプリンタにおける静電駆動電極の駆動にも用いることができ、その場合にも同様の消費電力抑制効果を得ることができる。

また、本発明にかかるインクジェットプリンタあるいは画像形成装置は、当然ながら、印刷専用の装置でなくともよく、複写機やファクシミリ装置等の機能を兼ね備える複合機であってもよい。

〔実施の形態 12〕

ここで、本発明の原理について説明する。

図 50 (a) に示す回路において、図 50 (a) に示すように、エネルギー蓄積素子 $Cs1$ の初期電位を V_0 、容量性負荷 Cd の初期電位を 0 とする。 $t = 0$ でスイッチ $SW1$ を ON にすると、図 50 (b) に示すように、エネルギー蓄積素子 $Cs1$ と容量性負荷 Cd との電位差により、エネルギー蓄積素子 $Cs1$ から容量性負荷 Cd へ電流 I が流れ、容量性負荷 Cd が充電される。この時の容量性負荷 Cd の両端電圧は、以

$$V = \frac{Cs1}{Cd + Cs1} \cdot V_0 \cdot \left\{ 1 - \text{Exp} \left(-\frac{t}{\tau 1} \right) \right\}$$

$$\tau 1 = \frac{Cd \cdot Cs1}{Cd + Cs1} \cdot R$$

下の式で表される。

スイッチ $SW1$ の ON 後、十分に時間が経過すると、エネルギー蓄積素子 $Cs1$ の電圧 V_s と容量性負荷 Cd の電圧 V_d との差 (エネルギー蓄積素子 $Cs1$ と容量性負荷 Cd との電位差) がなくなり、電流 I は 0 になる。この電圧 $V_s \cdot V_d$ および電流 I の時間変化を図 51 (a)

(b) に示す。この飽和電圧を、 V_1 とする。

$$V_1 = \frac{Cs1}{Cd + Cs1} \cdot V_0$$

次に、スイッチ S W 1 を O F F とし、初期電位 $V_0 + \Delta V$ のエネルギー蓄積素子 C s 2 に容量性負荷 C d を接続する（図 5 2 参照）。容量性負荷 C d は、容量性負荷 C d とエネルギー蓄積素子 C s 2 との電位差によって充電される。このときの容量性負荷 C d の両端電圧は、以下の式
5 で表される。

$$V = \frac{Cs2}{Cd + Cs2} \cdot (V_0 + \Delta V - V_1) \cdot \left\{ 1 - \text{Exp} \left(-\frac{t}{\tau 2} \right) \right\} + V_1$$

$$\tau 2 = \frac{Cd \cdot Cs2}{Cd + Cs2} \cdot R$$

スイッチ S W 2 の O N 後、十分に時間が経過すると、エネルギー蓄積素子 C s 1 と容量性負荷 C d との電位差がなくなり、電流 I は 0 になる
10 （図 5 2 参照）。この飽和電圧を V 2 とする。

$$V_2 = \frac{Cs2}{Cd + Cs2} \cdot (V_0 + \Delta V - V_1) + V_1$$

さらに、スイッチ S W 2 を O F F にし、スイッチ S W 1 を O N にする（図 5 3 参照）。容量性負荷 C d とエネルギー蓄積素子 C s 2 との電位差によって、容量性負荷 C d が放電される。この時の容量性負荷 C d の
15 両端電圧は、以下の式で表される。

$$V = \frac{Cs1}{Cd + Cs1} \cdot (V_1 - V_2) \cdot \left\{ 1 - \text{Exp} \left(-\frac{t}{\tau 1} \right) \right\} + V_2$$

スイッチ S W 1 の O N 後、十分に時間が経過すると、エネルギー蓄積素子 C s 1 と容量性負荷 C d との電位差がなくなり、電流 I は 0 になる。
20 この飽和電圧を V 3 とする。

$$V_3 = \frac{Cs1}{Cd + Cs1} \cdot (V_1 - V_2) + V_2$$

いま容量性負荷 C d の静電容量 C d に比べてエネルギー蓄積素子 C s 1 の静電容量 C s 1 およびエネルギー蓄積素子 C s 2 の静電容量 C s 2 が十分に大きい場合を考えると、以下の式が成立する。

$$\frac{Cs1}{Cd + Cs1} \doteq 1 \quad \frac{Cs2}{Cd + Cs2} \doteq 1$$

$$V_3 = V_1 = V_0$$

従って、エネルギー蓄積素子 C s 1 については、初期電位 V 0 と、容量性負荷 C d を充電した後の電位 V 1 と、容量性負荷 C d から回生を受けた後の電位 V 3 とがほぼ等しくなり、エネルギー蓄積素子 C s 1 と容量性負荷 C d との間ではエネルギーロスが見かけ上 0 になる。

次に、動作原理説明のための実施形態として、図 3 0 に示す 4 段の容量性負荷駆動回路 3 0 1 を例に挙げて説明する。

容量性負荷駆動回路 3 0 1 は、圧電素子等の容量性負荷 3 1 1 を充放電することで容量性負荷 3 1 1 を駆動するものであり、容量性負荷 3 1 1 とグラウンドとの間に並列に接続されたエネルギー蓄積素子としてのコンデンサ C (1)、C (2)、および C (3) を備えている。また、電源電圧 V H を供給するための直流電源 (電源) である電力源 3 0 9 が設けられている。

図示しないが、これらコンデンサ C (1) ~ C (3) に初期電位 (初期電荷) を付与する初期電位付与手段が設けられている。この初期電位付与手段は、電力源 3 0 9 から供給されている電源電圧 V H と接地電位 (= 0) との間の電位差 (電圧) を 4 等分に分割 (分圧) し、分圧によって生成された 3 つの電位 V 1 (= 1 / 4 ・ V H)、V 2 (= 2 / 4 ・ V H)、および V 3 (= 3 / 4 ・ V H) をそれぞれコンデンサ C (1) ~ C (3) に初期電位として付与するものである。この初期電位付与手段は、例えば、グラウンド (接地点) と電力源 3 0 9 との間に接続され、接地電位と電源電圧 V H との間の電位差を分圧し、分圧された電圧をコンデンサ C (1) ~ C (3) が接続されている分圧点に供給する分圧手

段である。上記分圧手段としては、例えば、前述した分圧器 5 と同様、電源電圧 V が供給されている電力供給点 VH （電源端子）とグラウンド（接地端子）との間に直列に接続された 4 つの抵抗を備える抵抗分圧回路を用いることができる。

- 5 さらに、容量性負荷 311 とコンデンサ $C(1)$ 、 $C(2)$ 、および $C(3)$ との間にはそれぞれ、スイッチング素子 $S(1)$ 、 $S(2)$ 、および $S(3)$ が接続され、電力源 309 と容量性負荷 311 との間にはスイッチング素子 $S(4)$ が接続され、接地電位 G と容量性負荷 311 との間にはスイッチング素子 $S(0)$ が接続されている。この形態では、スイッチング素子 $S(0) \sim S(4)$ によって切り替え手段が構成
- 10 されている。一方、容量性負荷 311 の他端はグラウンドに接続されている。また、コンデンサ $C(1)$ 、 $C(2)$ 、 $C(3)$ の他端は接地点（基準電位端子、接地端子） $C(0)$ を介してグラウンドに接続されている。
- 15 以上の構成を備える容量性負荷駆動回路 301 の動作について、以下、図 31(a) ~ (e)、図 32(a) ~ (d)、および図 33 に基づいて説明する。なお、以下、説明の都合上、電源電圧 VH が正電位である場合について説明する。電源電圧 VH が負電位である場合の動作も、電位の極性および電荷移動方向が逆になる以外は同様である。
- 20 初期的に、図 31(a) に示すように、スイッチング素子 $S(0) \sim S(4)$ のうちスイッチング素子 $S(0)$ のみを接続状態（ON 状態）とし、容量性負荷 311 には電荷が蓄積されていない状態（初期状態）とする（図 81 の $S0$ ）。

第 1 のステップとして、図 31(b) に示すように、スイッチング素

子 $S(0)$ を切断状態 (OFF 状態) とし、次いで、スイッチング素子 $S(1)$ を接続状態とする。このとき、コンデンサ $C(1)$ には電位 $V_1 (= 1/4 \cdot V_H)$ のエネルギーが蓄積されており、容量性負荷 311 には電荷が蓄積されていないため、コンデンサ $C(1)$ と容量性負荷 311 との間には、 $V_H/4$ の電位差がある。この電位差 $V_H/4$ により、コンデンサ $C(1)$ の静電容量 C_1 と容量性負荷 311 の静電容量 C_d との比率に応じた電荷がコンデンサ $C(1)$ から容量性負荷 311 へ移動する。すなわち、コンデンサ $C(1)$ から容量性負荷 311 への静電エネルギー (以下、適宜、単に「エネルギー」と呼ぶ) の注入が行われ、容量性負荷 311 が充電される (図 81 の $S1$)。コンデンサ $C(1)$ の電位は容量性負荷 311 に流れ込んだ電荷分低くなり、逆に容量性負荷 311 の電位はコンデンサ $C(1)$ から流れ込んだ電荷分高くなる。コンデンサ $C(1)$ の静電容量 C_1 が容量性負荷 311 の静電容量 C_d より十分に大きい ($C_1 > C_d$) 場合、コンデンサ $C(1)$ の電位変化は小さい。スイッチング素子 $S(1)$ が接続状態とされている時間が十分に長い場合、エネルギーの移動によりコンデンサ $C(1)$ と容量性負荷 311 の電位はほぼ等しくなる。したがって、充電後のコンデンサ $C(1)$ および容量性負荷 311 の電位は、コンデンサ $C(1)$ の初期電位 $V_H/4 (= V_1)$ より若干低い電位となる (図 33 参照)。この電位を V_1' とする。

第 2 のステップとして、図 31 (c) に示すように、スイッチング素子 $S(1)$ を切断状態とし、次いでスイッチング素子 $S(2)$ を接続状態とする。このときコンデンサ $C(2)$ には電位 V_1' よりも高い電位である電位 V_2 のエネルギーが蓄積されているため、コンデンサ C

(2) の静電容量 C_2 と容量性負荷 311 の静電容量 C_d との比率に応じた電荷がコンデンサ $C(2)$ から容量性負荷 311 へ移動する。すなわち、電位差 $V_2 - V_1'$ ($= V_H / 4 + \alpha$; α は V_H と比較して非常に小さい正の値) によって、コンデンサ $C(2)$ から容量性負荷 311 にエネルギーの注入が行われ、容量性負荷 311 がさらに充電される (図 81 の S2)。コンデンサ $C(2)$ の電位は容量性負荷 311 に流れ込んだ電荷分低くなり、逆に容量性負荷 311 の電位はコンデンサ $C(2)$ から流れ込んだ電荷分高くなる。コンデンサ $C(2)$ の静電容量 C_2 が容量性負荷 311 の静電容量 C_d より十分に大きい ($C_2 > C_d$) 場合、コンデンサ $C(2)$ の電位変化は小さい。スイッチング素子 $S(2)$ が接続されている時間が十分に長い場合、エネルギーの移動によりコンデンサ $C(2)$ と容量性負荷 311 の電位はほぼ等しくなる。したがって、充電後のコンデンサ $C(2)$ および容量性負荷 311 の電位は、コンデンサ $C(2)$ の初期電位 $2V_H / 4 (= V_2)$ より若干低い電位となる (図 33 参照)。この電位を V_2' とする。

第 3 のステップとして、図 31 (d) に示すように、スイッチング素子 $S(2)$ を切断状態とし、次いでスイッチング素子 $S(3)$ を接続状態とする。このときコンデンサ $C(3)$ には電位 V_2' よりも高い電位である電位 V_3 のエネルギーが蓄積されているため、コンデンサ $C(3)$ の静電容量 C_3 と容量性負荷 311 の静電容量 C_d との比率に応じた電荷がコンデンサ $C(3)$ から容量性負荷 311 へ移動する。すなわち、電位差 $V_3 - V_2'$ ($= V_H / 4 + \alpha$) によって、コンデンサ $C(3)$ から容量性負荷 311 にエネルギーの注入が行われ、容量性負荷 311 がさらに充電される (図 81 の S3)。コンデンサ $C(3)$ の電

位は容量性負荷 3 1 1 に流れ込んだ電荷分低くなり、逆に容量性負荷 3 1 1 の電位はコンデンサ C (3) から流れ込んだ電荷分高くなる。コンデンサ C (3) の静電容量 C 3 が容量性負荷 3 1 1 の静電容量 C d より十分に大きい ($C 3 > C d$) 場合、コンデンサ C (3) の電位変化は小さい。スイッチング素子 S (3) が接続されている時間が十分に長い場合、エネルギーの移動によりコンデンサ C (3) と容量性負荷 3 1 1 の電位はほぼ等しくなる。したがって、充電後のコンデンサ C (3) および容量性負荷 3 1 1 の電位は、コンデンサ C (3) の初期電位 $3 V H / 4 (= V 3)$ より若干低い電位となる (図 3 3 参照)。この電位を $V 3'$ とする。

第 4 のステップとして、図 3 1 (e) に示すように、スイッチング素子 S (3) を切断状態とし、次いでスイッチング素子 S (4) を接続状態とする。このとき、電源電圧 (電源電位) $V H$ は電位 $V 3'$ よりも高いため、これらの電位差 $V H - V 3' (= V H / 4 + \alpha)$ によって電力源 3 0 9 から容量性負荷 3 1 1 にエネルギーの注入が行われ、容量性負荷 3 1 1 がさらに充電される (図 8 1 の S 4)。スイッチング素子 S (4) が接続されている時間が十分に長い場合、充電後の容量性負荷 3 1 1 の電位は、電源電圧 $V H$ まで吊上げられる。

第 5 のステップとして、図 3 2 (a) に示すように、スイッチング素子 S (4) を切断状態とし、次いでスイッチング素子 S (3) を接続状態とする (図 8 1 の S 5)。このとき容量性負荷 3 1 1 には、コンデンサ C (3) の電位 $V 3'$ よりも高い電位である電位 $V H$ のエネルギーが蓄積されているため、 $V H / 4 + \alpha$ である電位差 $V H - V 3'$ によって、コンデンサ C (3) の静電容量 C 3 と容量性負荷の静電容量 C d との比

率に応じた電荷がコンデンサC (3) に移動し、容量性負荷3 1 1 からコンデンサC (3) へ充電される。これにより、コンデンサC (3) の電位は容量性負荷3 1 1 から流れ込んだ電荷分高くなり、逆に容量性負荷3 1 1 の電位はコンデンサC (3) へ流れ込んだ電荷分低くなる。スイッチング素子S (3) が接続されている時間が十分に長い場合、エネルギーの移動によりコンデンサC (3) と容量性負荷3 1 1 の電位は等しくなる。充電の結果としてコンデンサC (3) の電位はほぼ元の $V_3 = 3V_H/4$ に戻り、容量性負荷3 1 1 からコンデンサC (3) へエネルギーの回生が行われたことになる (図8 1のS 5)。

第6のステップとして、図3 2 (b) に示すように、スイッチング素子S (3) を切断状態とし、次いでスイッチング素子S (2) を接続状態とする (図8 1のS 6)。このとき容量性負荷3 1 1 には電位 V_2' よりも高い電位である電位 V_3 のエネルギーが蓄積されているため、 $V_H/4 + \alpha$ である電位差 $V_3 - V_2'$ によって、コンデンサC (2) の静電容量C 2 と容量性負荷の静電容量C d との比率に応じた電荷がコンデンサC (2) に移動し、容量性負荷3 1 1 からコンデンサC (2) へ充電される。これにより、コンデンサC (2) の電位は容量性負荷3 1 1 から流れ込んだ電荷分高くなり、逆に容量性負荷3 1 1 の電位はコンデンサC (2) へ流れ込んだ電荷分低くなる。スイッチング素子S (2) が接続されている時間が十分に長い場合、エネルギーの移動によりコンデンサC (2) と容量性負荷3 1 1 の電位は等しくなる。充電の結果としてコンデンサC (2) の電位はほぼ元の $V_2 = 2V_H/4$ に戻り、容量性負荷3 1 1 からコンデンサC (2) にエネルギーの回生が行われたことになる (図8 1のS 6)。

第7のステップとして、図32(c)に示すように、スイッチング素子S(2)を切断状態とし、次いでスイッチング素子S(1)を接続状態とする(図81のS7)。このとき容量性負荷311には、電位 V_1' よりも高い電位である電位 V_2 のエネルギーが蓄積されているため、
5 $VH/4 + \alpha$ である電位差 $V_2 - V_1'$ によって、コンデンサC(1)の静電容量 C_1 と容量性負荷の静電容量 C_d との比率に応じた電荷がコンデンサC(1)に移動し、容量性負荷311からコンデンサC(1)へ充電される。これにより、コンデンサC(1)の電位は容量性負荷311から流れ込んだ電荷分高くなり、逆に容量性負荷311の電位はコン
10 デンサC(1)へ流れ込んだ電荷分低くなる。スイッチング素子S(1)が接続されている時間が十分に長い場合、エネルギーの移動によりコンデンサC(1)と容量性負荷311の電位は等しくなる。充電の結果としてコンデンサC(1)の電位はほぼ元の $V_1 = VH/4$ に戻り、容量性負荷311からコンデンサC(1)にエネルギーの回生が行われたことになる(図81のS7)。
15

第8のステップとして、図32(d)に示すように、スイッチング素子S(1)を切断状態とし、次いでスイッチング素子S(0)を接続状態とする。このとき容量性負荷311には接地電位よりも高い電位である電位 V_1' のエネルギーが蓄積されているため、電位差 $VH/4 + \alpha$ である電位差 V_1' によって容量性負荷311の電荷が接地電位に流出(放電)、つまり消費(破棄)される(図81のS8)。その後、S
20 1に戻る。

以上、第1～第8のステップS1～S8において、エネルギー的に見ると、第1のステップS1で容量性負荷311に注入されたコンデンサ

C (1) の蓄積エネルギーは、第 7 のステップ S 7 で容量性負荷 3 1 1 からコンデンサ C (1) に戻されるエネルギーによって回生される。第 2 のステップ S 2 で容量性負荷 3 1 1 に注入されたエネルギーは、第 6 のステップ S 6 で容量性負荷 3 1 1 からコンデンサ C (1) に戻されるエネルギーによって回生される。第 3 のステップ S 3 で容量性負荷 3 1 1 に注入されたエネルギーは、第 5 のステップ S 5 で容量性負荷 3 1 1 からコンデンサ C (1) に戻されるエネルギーによって回生される。つまり、第 1 ～第 8 のステップ S 1 ～ S 8 を総合すると、第 1 ～第 8 のステップ S 1 ～ S 8 において、容量性負荷 3 1 1 へのエネルギー注入は第 4 のステップ S 4 で行われ、エネルギー消費は第 8 のステップ S 8 で行われ、その他のステップにおけるエネルギーの輸送は、相対するステップによりキャンセルされる (図 3 3 参照) ため、エネルギー注入・消費は見かけ上行われないことになる。結果的に、同じ $1/4 \cdot V_H$ に相当するエネルギーだけが消費されることになる。つまり電圧 V_H を充電し、そのまま放電する $P u s h - P u l l$ などの方式に比べ 2 5 % のエネルギー消費で充放電ができる。

さらに具体的な例として、上記 4 段の容量性負荷駆動回路 3 0 1 を用いて波高値 $10 V_{p p}$ のパルスを作成する際に場合の電圧変化について記述する。 $10 V$ を 4 分割すると 1 段当りの電位差は $2.5 V$ になり、コンデンサ C (1) ～ C (3) のそれぞれの電位 $2.5 V$ 、 $5.0 V$ 、 $7.5 V$ と、接地電位 $0 V$ および電源電位 $10 V$ との 5 つの電位に分割される。また、コンデンサ C (1) ～ C (3) の静電容量は、容量性負荷 3 1 1 の静電容量に比べて大きい方が好ましいが、動作を判りやすくするために、容量性負荷 3 1 1 の 4 倍とする。また、系に用いるスイッ

チング素子 $S(0) \sim S(4)$ には、通常半 FET（電界効果トランジスタ）や GTO サイリスタなどの半導体スイッチを用いるが、半導体スイッチの場合、ON 抵抗が無視できないため、容量性負荷 311 への充放電は特定の時定数を持つ指数関数的に行われる。従って、波形形成の場合にはスイッチング素子 $S(0) \sim S(4)$ の ON 時間と容量性負荷 311 への充放電時定数との関係が重要になるが、簡単化のためにスイッチング素子の ON 抵抗は非常に小さく、スイッチング素子 $S(0) \sim S(4)$ の ON 抵抗による系の影響は無視できる程度の十分長いスイッチング時間で次段へ切り替えるとの前提で計算を行う。計算結果を表 1 に示す。表 1 において、 V_d は容量性負荷 311 の電位、 V_{s_0} は接地電位、 V_{s_n} (n は 1 ～ 3) は各段のコンデンサ $C(n)$ の電位、 V_{s_4} は電源電位を表す。

表 1

| V_{s_4} | V_{s_3} | V_{s_2} | V_{s_1} | V_{s_0} | V_d | |
|------------|------------|------------|------------|------------|-------|------------------------|
| 10.0 | 7.5 | 5.0 | 2.5 | 0.0 | 0.0 | 初期状態 (S_0) |
| 10.0 | 7.5 | 5.0 | 2.0 | 0.0 | 2.0 | 第 1 のステップ S_1 完了後の状態 |
| 10.0 | 7.5 | 4.4 | 2.0 | 0.0 | 4.4 | 第 2 のステップ S_2 完了後の状態 |
| 10.0 | 6.9 | 4.4 | 2.0 | 0.0 | 6.9 | 第 3 のステップ S_3 完了後の状態 |
| 10.0 | 6.9 | 4.4 | 2.0 | 0.0 | 10.0 | 第 4 のステップ S_4 完了後の状態 |
| 10.0 | 7.5 | 4.4 | 2.0 | 0.0 | 7.5 | 第 5 のステップ S_5 完了後の状態 |
| 10.0 | 7.5 | 5.0 | 2.0 | 0.0 | 5.0 | 第 6 のステップ S_6 完了後の状態 |
| 10.0 | 7.5 | 5.0 | 2.5 | 0.0 | 2.5 | 第 7 のステップ S_7 完了後の状態 |
| 10.0 | 7.5 | 5.0 | 2.5 | 0.5 | 0.0 | 第 8 のステップ S_8 完了後の状態 |

この結果から明らかなように、各コンデンサから容量性負荷へエネルギーが注入されると、それに伴い各コンデンサの電位も減少する。しかし、逆に容量性負荷から各コンデンサへエネルギーが注入されると各コンデンサの電位は元に戻り、結果として電力が回生される。

5 以上のように、本実施形態に係る容量性負荷駆動回路 3 0 1 は、電力源 3 0 9 から電源電位 V_H が付与された電源端子 3 0 9 a と、接地電位（基準電位）が付与された接地端子 C（0）（基準電位端子）と、接地電位と電源電位 V_H との間で、かつ互いに異なる初期電位 $V（1） \sim V（3）$ が付与された 3 個のコンデンサ C（1） \sim C（3）と、接地端子
10 C（0）、コンデンサ C（1） \sim C（3）、および電源端子 3 0 9 a を選択的に容量性負荷 3 1 1 と接続するためのスイッチング素子 S（0） \sim S（4）とを備え、上記スイッチング素子 S（0） \sim S（4）は、接地端子 C（0）を容量性負荷 3 1 1 に接続した後に各コンデンサ C（1） \sim C（3）をその初期電位が接地電位に近い方から順に容量性負荷 3 1 1 に接続することで容量性負荷 3 1 1 の端子電圧を電源電位 V_H に近づくように変化させる第 1 のステップ（S 1 \sim S 3）と、その後
15 容量性負荷 3 1 1 を電源端子 3 0 9 a と選択的に接続することで容量性負荷 3 1 1 の端子電圧の絶対値を増大させる第 2 のステップ（S 4）と、その後各コンデンサ C（1） \sim C（3）をその初期電位が電源電位 V_H に近い方から順に容量性負荷 3 1 1 に接続することで容量性負荷 3 1 1 の端子電圧の絶対値を減少させると共に、コンデンサ C（1） \sim C（3）の蓄積静電エネルギーを第 1 のステップの前とほぼ等しくなるように回生する第 3 のステップ（S 5 \sim S 7）とを実行するようになっている構成である。

20

なお、ここでは、接地電位と電源電位 V_H との間で、かつ互いに異なる初期電位が付与されたコンデンサの数が 3 個であり、容量性負荷 3 1 1 を充電（または放電）するステップの数（スイッチング素子 $S(0) \sim S(4)$ の電位の種類の数より 1 つ小さく、コンデンサの数より 1 つ多い；以下、「段数」と呼ぶ）が 4 段である場合について説明した。

しかしながら、段数は 2 段以上であれば特に限定されるものではない。理想的には、2 段の場合には回生効率 50%、3 段には回生効率 66.7%、4 段の場合には回生効率 75%、5 段の場合には回生効率 80%、と段数を増加させるほど回生効率は高くなる。しかしながら、段数を増加させるほど電圧立上げに必要な時間は長くなり、かつ必要な回路数も増加する。従って、段数は、必要な駆動波形や回路のサイズ、コストなどにより決定すればよい。一般には、高速立上げが必要な場合には 3 ～ 4 段の回路構成が好ましく、電力消費を抑制したい場合には 4 ～ 5 段の回路構成が好ましい。

また、上記の説明では、電源電圧 V_H を 4 段で均等分割した場合を用いて説明したが、必ずしも均等に分割する必要は無い。しかしながら、本実施形態の容量性負荷駆動回路 3 0 1 は、コンデンサ $C(I)$ ($I = 1, 2, 3$) から $V(I-1)$ (ただし $V(0) = 0$) の電位を持つ容量性負荷 3 1 1 へのエネルギー注入 ($S1 \sim S3$) によるコンデンサ $C(I)$ のエネルギー減少分を、 $V(I)$ (ただし $V(4) = V_H$) の電位を持つ容量性負荷 3 1 1 から $C(I)$ へエネルギー注入することにより回生する ($S5 \sim S8$) 原理で電力回生を行うことから、理想的な電力回生を行うためには均等分割が最も好ましい。

ここで、容量性負荷 3 1 1 の時定数とコンデンサ $C(I)$ のスイッチ

ング時間について考察する。

図54に示す回路において、コンデンサ C_s に初期電位が付与され、容量性負荷 C_d が放電されている状態を考えると、スイッチ SW の On 後、容量性負荷 C_d の電圧は、図55に示すように時間の経過に従って上昇する。十分に時間が経過すると、容量性負荷 C_d は、コンデンサ C_s と電位差がなくなり、電流 I は0になる。本願明細書では、この飽和電圧を「到達電圧」と呼ぶ。

図54に示す回路において、ある時間（スイッチング時間（ T_s ））が経過した時点でスイッチを切るとすると、スイッチング時間（ T_s ）が時定数（ $\tau_o = R \cdot C_d$ ； R はエネルギー蓄積素子と容量性負荷とを含む充電経路もしくは放電経路の直流抵抗成分、 C_d は容量性負荷の静電容量）より短い場合、容量性負荷 C_d の電圧は、図56（a）に示すように変化する。したがって、本発明に係る3段の容量性負荷駆動回路においては、容量性負荷 C_d の電圧は、図56（b）に示すように変化する。

スイッチング時間（ T_s ）が時定数（ $\tau_o = R \cdot C_d$ ）と等しい場合、容量性負荷 C_d の電圧は、図57（a）に示すように変化する。したがって、本発明に係る3段の容量性負荷駆動回路においては、容量性負荷 C_d の電圧は、図57（b）に示すように変化する。

スイッチング時間（ T_s ）が時定数（ $\tau_o = R \cdot C_d$ ）より長い場合、容量性負荷 C_d の電圧は、図58（a）に示すように変化する。したがって、本発明に係る3段の容量性負荷駆動回路においては、容量性負荷 C_d の電圧は、図58（b）に示すように変化する。

本発明の容量性負荷駆動回路において、エネルギー蓄積素子の静電容

量成分を C_s 、容量性負荷の静電容量を C_d 、エネルギー蓄積素子と容量性負荷とを含む充電経路もしくは放電経路の直流抵抗成分を R 、エネルギー蓄積素子のスイッチング時間（切り替え時間；容量性負荷への接続が継続される時間）を T_s とすると、

$$5 \quad \tau_o \leq T_s \leq 2.5 \cdot \tau_o$$

（但し、 $\tau_o = R \cdot C_d$ ）

であることが好ましい。 $T_s < \tau_o$ であると、得られるパルスの波高値が到達電圧の 63% 以下になり、容量性負荷へのエネルギー供給効率が低下する。また、 $T_s > 2.5 \cdot \tau_o$ とすると、スイッチング時間が極
10 端に長くなってしまう。

〔実施の形態 13〕

次に、本発明のさらに他の実施形態について図 34、図 35（a）～（f）、図 36、および図 37 に基づいて以下に説明する。なお、説明の便宜上、前記実施の形態 12 にて示した各部材と同一の機能を有する
15 部材には、同一の符号を付記し、その説明を省略する。

本実施形態に係る容量性負荷駆動回路 302 は、実施の形態 12 の容量性負荷駆動回路 301 における電力源 309 とそれに接続されたスイッチング素子 $S(4)$ との間にエネルギー蓄積素子としてのコンデンサ $C(N)$ を追加し、段数（コンデンサ数）を一般化したものである。

20 本実施形態に係る容量性負荷駆動回路 302 は、図 34 および図 35 に示すように、接地電位（基準電位） $V(0)$ （ $=0$ ）を有する接地端子 $C(0)$ と、0 でない初期電位 $V(1) \cdots V(N)$ （ N は 2 以上の自然数）を持つ N 個のコンデンサ $C(1) \cdots C(N)$ （エネルギー蓄積素子）と、接地端子 $C(0)$ （基準電位端子）と容量性負荷 311 とを接

続するスイッチング素子 $S(0)$ （切り替え手段）と、コンデンサ $C(1) \dots C(N)$ （切り替え手段）と容量性負荷 311 を選択的に接続する N 個のスイッチング素子 $S(1) \dots S(N)$ とを有し、コンデンサ $C(N)$ が電力発生源に（直接、若しくは何らかの回路を介して）接続されているパルス発生回路であって、上記 N 個のコンデンサ $C(1) \dots C(N)$ は、0 でない第 1 の初期電位 $V(I)$ を持つコンデンサ $C(I)$ （第 1 のエネルギー蓄積素子）と、初期電位 $V(I)$ と同極性でかつ初期電位 $V(I)$ より絶対値の大きい第 2 の初期電位 $V(I+1)$ を持つコンデンサ $C(I+1)$ （第 2 のエネルギー蓄積素子）とを含み、スイッチング素子 $S(0) \sim S(N)$ （切り替え手段）が、容量性負荷 311 を接地端子またはコンデンサ $C(I-1)$ （接地端子または第 3 のエネルギー蓄積素子）と選択的に接続した後に容量性負荷 311 をコンデンサ $C(I)$ と選択的に接続することで容量性負荷 311 の電位（端子電圧）をコンデンサ $C(I)$ の初期電位に近づくように変化させる第 1 の充電ステップと、その後に容量性負荷 311 をコンデンサ $C(I+1)$ と選択的に接続することで容量性負荷 311 の電位（端子電圧）の絶対値を増大させる第 2 の充電ステップと、その後に容量性負荷 311 をコンデンサ $C(I)$ と選択的に接続することで容量性負荷 311 の電位（端子電圧）の絶対値を減少させると共にコンデンサ $C(I)$ の蓄積静電エネルギーを第 1 の充電ステップの前とほぼ等しくなるように回生する放電ステップとを実行するようになっている。なお、図 34 においても、初期電荷を与える回路は省略している。

上記構成の動作を図 35（a）～（f）に基づいて説明する。

パルス発生のエネルギー消費は、コンデンサ $C(N)$ からコンデンサ

C (N - 1) への電荷移動分が接地電位に向かって輸送され、接地端子 C (0) で消費される。図 3 5 (a) から図 3 5 (f) のサイクルは、実施の形態 1 2 におけるステップ S 1 ~ S 8 のサイクルと同様の効果を奏する。すなわち、図 3 5 (a) から図 3 5 (b) への移行の際にコン
5 デンサ C (1) から流出した電荷と、図 3 5 (d) から図 3 5 (e) への移行の際にコンデンサ C (1) へ流入する電荷とをほぼ等しくすることで、図 3 5 (a) から図 3 5 (f) のサイクルにおいてコンデンサ C (1) は見かけ上エネルギー消費をしなくなる。

したがって、少なくとも図 3 5 (a) から図 3 5 (f) のサイクルを
10 実行するようになっていればよく、N 個のコンデンサ C (1) ... C (N) の全てを使用しても一部を使用してもよい。使用するコンデンサは、発生しようとするパルスに応じて適宜設定すればよい。例えば、ベース電位が接地電位で、パルス振幅の大きいパルスを発生したい場合には、全てのコンデンサ C (1) ... C (N) を使用すればよい。また、発
15 生しようとするパルスの波高値が電源電圧 V_H より低い場合や、ベース電位が接地電位でないパルスを発生したい場合には、一部のコンデンサのみを使用すればよい。

したがって、本実施形態に係る容量性負荷駆動回路 3 0 2 は、異なる複数の初期電位 V (1) ... V (N) (N は 2 以上の自然数) が付与され
20 た複数のコンデンサ C (1) ... C (N) と、上記コンデンサ C (1) ... C (N) を選択的に容量性負荷 3 1 1 と接続するためのスイッチング素子 S (1) ... S (N) とを備え、上記複数のコンデンサ C (1) ... C (N) は、0 でない第 1 の初期電位 V (1) を持つコンデンサ C (1) と、第 1 の初期電位 V (1) より絶対値の大きい第 2 の初期電位 V (I

+ 1) を持つコンデンサ $C(I+1)$ と、第 1 の初期電位 $V(I)$ と同極性でかつ第 1 の初期電位 $V(I)$ より絶対値の小さい電位である第 3 の初期電位 $V(I-1)$ を持つコンデンサ $C(I-1)$ とを含み、スイッチング素子 $S(1) \cdots S(N)$ は、容量性負荷 311 をコンデンサ $C(I-1)$ と選択的に接続した後にコンデンサ $C(I)$ と選択的に接続することで容量性負荷の端子電圧 311 を第 1 の初期電位に近づくように変化させる第 1 の充電ステップと、その後に容量性負荷 311 を第 2 の初期電位 $V(I+1)$ とエネルギー蓄積素子に選択的に接続することで容量性負荷 311 の端子電圧の絶対値を増大させる第 2 の充電ステップと、その後に容量性負荷 311 をコンデンサ $C(I)$ と選択的に接続することで容量性負荷 311 の端子電圧の絶対値を減少させると共に、第 1 のコンデンサ $C(I)$ の蓄積静電エネルギーを第 1 の充電ステップの前とほぼ等しくなるように回生する放電ステップとを実行するようになっている構成であってもよい。

また、初期電位 $V(1) \cdots V(N)$ は、正であってもよく、負であってもよいが、初期電位 $V(1) \cdots V(N)$ が正の場合、例えば図 36 に示すパルスが発生できる。また、初期電位 $V(1) \cdots V(N)$ が負の場合、例えば図 37 に示すパルスが発生できる。

なお、本実施形態において、電力源 309 に接続されているコンデンサ $C(N)$ は無くても動作する（通常は電力源 309 に内蔵される）。

それゆえ、本実施形態に係る容量性負荷駆動回路 302 は、電力源 309 から電源電位 V_H が付与された電源端子 (V_H) と、異なる複数の初期電位 $V(1) \cdots V(N)$ (N は 2 以上の自然数) が付与された N 個のコンデンサ $C(1) \cdots C(N)$ と、上記コンデンサ $C(1) \cdots C$

(N) および電源端子 (VH) を選択的に容量性負荷 311 と接続するためのスイッチング素子 $S(1) \cdots S(N)$ とを備え、上記コンデンサ $C(1) \cdots C(N)$ は、電源電位 VH と同極性でかつ電源電位 VH より絶対値の小さい第 1 の初期電位 $V(I)$ を持つコンデンサ $C(I)$ と、
5 第 1 の初期電位 $V(I)$ と同極性でかつ第 1 の初期電位 $V(I)$ より絶対値の小さい電位である第 3 の初期電位 $V(I-1)$ を持つコンデンサ $C(I-1)$ とを含み、上記スイッチング素子 $S(1) \cdots S(N)$ が、容量性負荷 311 をコンデンサ $C(I-1)$ と選択的に接続した後にコンデンサ $C(I)$ と選択的に接続することで容量性負荷 311 の端子電
10 圧を第 1 の初期電位 $V(I)$ に近づくように変化させる第 1 の充電ステップと、その後に容量性負荷 311 を電源端子 (VH) と選択的に接続することで容量性負荷 311 の端子電圧の絶対値を増大させる第 2 の充電ステップと、その後に容量性負荷 311 をコンデンサ $C(I)$ と選択的に接続することで容量性負荷 311 の端子電圧の絶対値を減少させると共に、コンデンサ $C(I)$ の蓄積静電エネルギーを第 1 の充電ステップの前とほぼ等しくなるように回生する放電ステップとを実行するようになっている構成であってもよい。

次に、図 30 に示す 4 段の容量性負荷駆動回路 301 において、コンデンサ $C(1) \sim C(3)$ の静電容量成分、容量性負荷 311 の静電容量、スイッチング素子 $S(1) \sim S(3)$ のスイッチング時間、および
20 充放電経路の抵抗値の設定について考察する。容量性負荷 311 の電圧は、第 1 ～ 第 3 のステップの間に到達電圧 (第 1 ～ 第 3 のステップを無限時間継続したときに容量性負荷 311 の電圧が到達する最終の電圧) の 90% に到達することが望ましいと考えられる。そこで、そのための

条件を求める。

まず、スイッチング素子 $S(1)$ のスイッチング時間は第 1 のステップの時間、スイッチング素子 $S(2)$ のスイッチング時間は第 2 のステップの時間、スイッチング素子 $S(3)$ のスイッチング時間は第 3 のステップの時間であり、これらは互いに等しいものとする。

ここで、容量性負荷 311 の静電容量を C_d (単位 F)、容量性負荷 311 に対するコンデンサ $C(1) \sim C(3)$ の充放電経路の抵抗値の各々を R (単位 Ω) とすると、コンデンサ $C(1) \sim C(3)$ の各々の充放電の時定数 τ_0 (単位 sec) は、次式

$$\tau_0 = R \cdot C_d$$

で表される。コンデンサ $C(1) \sim C(3)$ の静電容量成分を C_s (単位 F)、負荷容量比 C_d / C_s を X 、スイッチング素子 $S(1) \sim S(3)$ のスイッチング時間を T_s (単位 sec) とすると、第 1 ～ 第 3 のステップの間に容量性負荷 311 の電圧が到達電圧の 90% に到達する条件は、理論計算により求めることができ、図 82 の実線に示すようになる。図 82 は、時定数 τ_0 とスイッチ時間 T_s との比 T_s / τ_0 に対して、第 1 ～ 第 3 のステップの間に容量性負荷 311 の電圧が到達電圧の 90% 以上となる最大の負荷容量比 $X (= C_d / C_s)$ を表す。

図 82 に示すように、 $T_s / \tau_0 < 2.5$ の場合、第 1 ～ 第 3 のステップの間に容量性負荷 311 の電圧が到達電圧の 90% に到達する条件は、近似曲線

$$X = 0.164 (T_s / \tau_0)^{0.2198}$$

にほぼ等しい。一方、 $T_s / \tau_0 \geq 2.5$ の場合、第 1 ～ 第 3 のステップの間に容量性負荷 311 の電圧が到達電圧の 90% に到達する条件は、

直線

$$X = 0.2$$

にほぼ等しい。

したがって、第 1 ～ 第 3 のステップの間に容量性負荷 3 1 1 の電圧が
5 到達電圧の 9 0 % 以上となる条件は、近似的に、

$$T_s / (R \cdot C_d) < 2.5 \text{ の場合}$$

$$C_d / C_s \leq 0.164 \{ T_s / (R \cdot C_d) \}^{0.2198}$$

$$T_s / (R \cdot C_d) \geq 2.5 \text{ の場合}$$

$$C_d / C_s \leq 0.2$$

10 で表される。

それゆえ、上記条件を満たせば、第 1 ～ 第 3 のステップの間に容量性
負荷 3 1 1 の電圧が到達電圧の 9 0 % 以上を得ることが可能となる。好
ましい。上の式が成立しない場合、コンデンサ C (1) ～ (3) から容
量性負荷 3 1 1 への電荷の流出によるコンデンサ C (1) ～ (3) の電
15 圧変化が大きくなり、第 1 ～ 第 3 のステップの間に容量性負荷 3 1 1 の
電圧が到達電圧の 9 0 % に達成しない。この結果、パルス発生時の電力
回生率が悪化し、容量性負荷駆動回路の省エネ駆動を害する。また、上
の式が成立しない場合、1 回のパルス発生による C (1) ～ (3) の電
圧変化が大きく、次のパルス発生までにその電圧変化を補正する必要が
20 生じる。

以上の説明では、第 1 ～ 第 3 のステップの間に容量性負荷 3 1 1 の電
圧が到達電圧の 9 0 % 以上となる条件について考察したが、エネルギー
回生率を向上させることも重要である。

図 3 0 に示す 4 段の容量性負荷駆動回路 3 0 1 において、容量性負荷

3 1 1 の静電容量を C_d (単位 F)、容量性負荷 3 1 1 に対するコンデンサ $C(1) \sim C(3)$ の充放電経路の抵抗値の各々を R (単位 Ω) とすると、コンデンサ $C(1) \sim C(3)$ の各々の充放電の時定数 τ_0 (単位 s e c) は、次式

5
$$\tau_0 = R \cdot C_d$$

で表される。コンデンサ $C(1) \sim C(3)$ の静電容量成分を C_s (単位 F)、負荷容量比 C_d / C_s を X 、スイッチング素子 $S(1) \sim S(3)$ のスイッチング時間を T_s (単位 s e c) とすると、負荷容量比 X を 0. 0 0 3 から 0. 3 まで変化させたときの、時定数 τ_0 とスイッチ時間 T_s との比 T_s / τ_0 に対するエネルギー消費率 (1 からエネルギー回生率を引いた値に等しい) の変化は、理論計算により、図 8 5 に示すように求めることができる。

また、図 3 0 に示す 4 段の容量性負荷駆動回路 3 0 1 における段数のみを 2 段に変更した容量性負荷駆動回路において、負荷容量比 X を 0. 0 0 3 から 0. 3 まで変化させたときの、時定数 τ_0 とスイッチ時間 T_s との比 T_s / τ_0 に対するエネルギー消費率の変化は、図 8 3 に示すようになる。

また、図 3 0 に示す 4 段の容量性負荷駆動回路 3 0 1 における段数のみを 3 段に変更した容量性負荷駆動回路において、負荷容量比 X を 0. 0 0 3 から 0. 3 まで変化させたときの、時定数 τ_0 とスイッチ時間 T_s との比 T_s / τ_0 に対するエネルギー消費率の変化は、図 8 4 に示すようになる。

また、図 3 0 に示す 4 段の容量性負荷駆動回路 3 0 1 における段数のみを 5 段に変更した容量性負荷駆動回路において、負荷容量比 X を 0.

0.03 から 0.3 まで変化させたときの、時定数 τ_0 とスイッチ時間 T_s との比 T_s / τ_0 に対するエネルギー消費率の変化は、図 8.6 に示すようになる。

また、図 3.0 に示す 4 段の容量性負荷駆動回路 3.0.1 における段数のみを 6 段に変更した容量性負荷駆動回路において、負荷容量比 X を 0.03 から 0.3 まで変化させたときの、時定数 τ_0 とスイッチ時間 T_s との比 T_s / τ_0 に対するエネルギー消費率の変化は、図 8.7 に示すようになる。なお、図 8.3 ~ 図 8.7 には示していないが、負荷容量比 X が 0.001 の場合も、負荷容量比 X が 0.003 の場合とほぼ同様であった。

これらの結果から、エネルギー消費率は T_s / τ_0 に大きく依存するものの、負荷容量比 X が

$$X \leq 0.01$$

を満たす場合に、容量性負荷の静電容量 C_d が増大してもエネルギー消費率を十分に低下できることが分かった。上の式が成立する場合、コンデンサの出力電圧を減じること無く有効に容量性負荷 3.1.1 に与えることが可能となる。また、 $X \leq 0.01$ である場合、コンデンサあるいは容量性負荷の静電容量のバラツキや変動（温度変化など）により駆動電圧が変動することが抑制され、信頼性の高い吐出動作が可能となり、容量性負荷 3.1.1 を含む駆動系（容量性負荷駆動回路によって駆動される系）を安定動作させることができる。一方、上の式が成立しない場合、容量性負荷の静電容量 C_d の増大時にエネルギー回生率が悪化する。

次に、容量性負荷に印加されるパルスの波形のスルーレート（10% ~ 90%）（パルスが波高値の 10% から 90% まで立ち上がるのに必

要な時間に対する、パルスが波高値の 10% から 90% まで立ち上がる
ときの電圧変化量) が良好となる条件について考察する。

図 30 に示す 4 段の容量性負荷駆動回路 301 において、容量性負荷
311 の静電容量を C_d (単位 F)、容量性負荷 311 に対するコンデ
ンサ $C(1) \sim C(3)$ の充放電経路の抵抗値の各々を R (単位 Ω) と
すると、コンデンサ $C(1) \sim C(3)$ の各々の充放電の時定数 τ_0
(単位 S e c) は、次式

$$\tau_0 = R \cdot C_d$$

で表される。コンデンサ $C(1) \sim C(3)$ の静電容量成分を C_s (単
位 F)、スイッチング素子 $S(1) \sim S(3)$ のスイッチング時間を T_s
(単位 s e c)、最終到達電圧 (コンデンサ $C(1) \sim C(3)$ によ
る充電を無限時間かけて行った場合に容量性負荷 311 が到達する電
圧) を $V (= 3V_H / 4)$ 、容量性負荷 311 に印加されるパルスの波
形のスルーレート (10% - 90%) SR (単位 $V / \mu s e c$) とし、

$$x = T_s / \tau_0$$

とすると、負荷容量比 X を 0.001 から 0.3 まで変化させたときの、
時定数 τ_0 とスイッチ時間 T_s との比 $x = T_s / \tau_0$ に対するスルーレ
ート (10% - 90%) SR の変化は、理論計算により、図 90 に示す
ように求めることができる。なお、図 90 には示していないが、負荷容
量比 X が 0.003 ~ 0.03 の場合も、負荷容量比 X が 0.001 の
場合とほぼ同様であった。

また、図 30 に示す 4 段の容量性負荷駆動回路 301 における段数の
みを 2 段に変更した容量性負荷駆動回路において、負荷容量比 X を 0.
001 から 0.1 まで変化させたときの、時定数 τ_0 とスイッチ時間 T

s との比 $x = T_s / \tau_0$ に対するスルーレート (10% - 90%) SR の変化の変化は、図 8 8 に示すようになる。なお、図 8 8 には示していないが、負荷容量比 X が 0.003 の場合も、負荷容量比 X が 0.001 の場合とほぼ同様であった。

5 また、図 3 0 に示す 4 段の容量性負荷駆動回路 3 0 1 における段数のみを 3 段に変更した容量性負荷駆動回路において、負荷容量比 X を 0.001 から 0.1 まで変化させたときの、時定数 τ_0 とスイッチ時間 T_s との比 $x = T_s / \tau_0$ に対するスルーレート (10% - 90%) SR の変化の変化は、図 8 9 に示すようになる。なお、図 8 9 には示していないが、負荷容量比 X が 0.003 ~ 0.01 の場合も、負荷容量比 X が 0.001 の場合とほぼ同様であった。

10 また、図 3 0 に示す 4 段の容量性負荷駆動回路 3 0 1 における段数のみを 5 段に変更した容量性負荷駆動回路において、負荷容量比 X を 0.003 から 0.3 まで変化させたときの、時定数 τ_0 とスイッチ時間 T_s との比 $x = T_s / \tau_0$ に対するスルーレート (10% - 90%) SR の変化の変化は、図 9 1 に示すようになる。なお、図 9 1 には示していないが、負荷容量比 X が 0.003 ~ 0.03 の場合も、負荷容量比 X が 0.001 の場合とほぼ同様であった。

15 また、図 3 0 に示す 4 段の容量性負荷駆動回路 3 0 1 における段数のみを 6 段に変更した容量性負荷駆動回路において、負荷容量比 X を 0.003 から 0.3 まで変化させたときの、時定数 τ_0 とスイッチ時間 T_s との比 $x = T_s / \tau_0$ に対するスルーレート (10% - 90%) SR の変化の変化は、図 9 2 に示すようになる。なお、図 9 2 には示していないが、負荷容量比 X が 0.003 ~ 0.1 の場合も、負荷容量比 X が

0. 0 0 1 の場合とほぼ同様であった。

以上の結果から、駆動パルスの 1 周期の間における個々のコンデンサによる充電ステップの実行回数（段数）を N とすると、スルーレート（10% - 90%） SR の限界値は、

5 $N = 2$ （2 段）の場合、

$$SR = V / (R \cdot Cd) * (-0.0002y^4 + 0.001y^3 + 0.009y^2 - 0.100y + 0.386)$$

$N = 3$ （3 段）の場合、

$$SR = V / (R \cdot Cd) * (0.0008y^4 - 0.012y^3 + 0.071y^2 - 0.229y + 0.414)$$

$N = 4$ （4 段）の場合、

10 $SR = V / (R \cdot Cd) * (0.0023y^4 - 0.028y^3 + 0.138y^2 - 0.336y + 0.434)$

$N \geq 5$ （5 段以上）の場合、

$$SR = V / (R \cdot Cd) * (0.0026y^4 - 0.032y^3 + 0.153y^2 - 0.356y + 0.413)$$

で表されることが分かった。したがって、スルーレート設計の上で、上の式を基準にスイッチング時間および段数を設定することができる。

15 従って、装置に要求されるスルーレート SR を満たすために回路パラメータ、スイッチ時間は、

$N = 2$ （2 段）の場合、

$$SR \leq V / (R \cdot Cd) * (-0.0002y^4 + 0.001y^3 + 0.009y^2 - 0.100y + 0.386)$$

$N = 3$ （3 段）の場合、

20 $SR \leq V / (R \cdot Cd) * (0.0008y^4 - 0.012y^3 + 0.071y^2 - 0.229y + 0.414)$

$N = 4$ （4 段）の場合、

$$SR \leq V / (R \cdot Cd) * (0.0023y^4 - 0.028y^3 + 0.138y^2 - 0.336y + 0.434)$$

$N \geq 5$ （5 段以上）の場合、

$$SR \leq V / (R \cdot Cd) * (0.0026y^4 - 0.032y^3 + 0.153y^2 - 0.356y + 0.413)$$

であればよい。

さらに、インクジェット方式などの $50 (V/\mu sec)$ 以上の高スルーレートが必要な装置においては下記の条件を満たす必要がある。

$N = 2$ (2 段) の場合、

$$50 (V/\mu sec) \leq V/(R \cdot Cd) * (-0.0002y^4 + 0.001y^3 + 0.009y^2 - 0.100y + 0.386)$$

$N = 3$ (3 段) の場合、

$$50 (V/\mu sec) \leq V/(R \cdot Cd) * (0.0008y^4 - 0.012y^3 + 0.071y^2 - 0.229y + 0.414)$$

$N = 4$ (4 段) の場合、

$$50 (V/\mu sec) \leq V/(R \cdot Cd) * (0.0023y^4 - 0.028y^3 + 0.138y^2 - 0.336y + 0.434)$$

$N \geq 5$ (5 段以上) の場合、

$$50 (V/\mu sec) \leq V/(R \cdot Cd) * (0.0026y^4 - 0.032y^3 + 0.153y^2 - 0.356y + 0.413)$$

である。

また、図 8 8 ～ 図 9 2 の結果から、回路の段数を増加させると波形のスルーレートは減少することが分かる。

〔実施の形態 1 4〕

次に、本発明のさらに他の実施形態について図 3 8 および図 3 9 に基づいて以下に説明する。なお、説明の便宜上、前記各実施の形態のいずれかにて示した各部材と同一の機能を有する部材には、同一の符号を付記し、その説明を省略する。

図 3 8 に示すように、本実施形態の容量性負荷駆動回路 3 0 3 は、接地端子 C (0) に代えて、電力源 3 0 9 と同極性の第 2 の電力源 (基準電源、基準電位端子、直流電源) 3 1 9 およびコンデンサ C (0) を備える以外は、実施の形態 1 3 の容量性負荷駆動回路 3 0 2 と同様の構成を備えている。すなわち、本実施形態の容量性負荷駆動回路 3 0 3 は、

同極性の電源である第 1 の電力源 3 0 9 および第 2 の電力源 3 1 9 を備え、第 1 の電力源の電位 V_{H1} と第 2 の電力源の電位 V_{H2} との間の電圧のパルスが発生するものである。ここで、第 1 の電力源 3 0 9 の電位 V_{H1} の絶対値は、第 2 の電力源 3 1 9 の電位 V_{H2} の絶対値に比べて
5 大きい。ここでも、初期電荷を与える回路は省略している。

上記構成も、実施の形態 1 3 と同様に、図 3 5 (a) ~ (f) に示す動作を行う。それゆえ、図 3 5 (a) から図 3 5 (b) への移行の際にコンデンサ $C(I)$ から流出した電荷と、図 3 5 (d) から図 3 5 (e) への移行の際にコンデンサ $C(I)$ へ流入する電荷とをほぼ等しくすることで、図 3 5 (a) から図 3 5 (f) のサイクルにおいてコン
10 デンサ $C(I)$ は見かけ上エネルギー消費をしなくなる。

パルス発生 of エネルギー消費は、コンデンサ $C(N)$ からコンデンサ $C(N-1)$ への電荷移動分が第 2 の電力源 3 1 9 に向かって輸送され、第 2 の電力源 3 1 9 で消費される。

15 なお、第 1 の電力源 3 0 9 の電位 V_{H1} の絶対値が第 2 の電力源 3 1 9 の電位 V_{H2} の絶対値に比べて小さくてもよい。この場合、前記構成とは逆に、パルス発生 of エネルギー消費はコンデンサ $C(0)$ からコンデンサ $C(1)$ への電荷移動分が第 1 の電力源 3 0 9 に向かって輸送され、第 1 の電力源 3 0 9 で消費される。

20 また、第 1 の電力源 3 0 9 に接続されているコンデンサ $C(N)$ 、第 2 の電力源 3 1 9 に接続されているコンデンサ $C(0)$ は無くても動作する（通常は電力源に内蔵される）。

この場合、第 1 の電力源 3 0 9 および第 2 の電力源 3 1 9 が正極性の電源であれば、例えば図 3 9 に示す正極性のパルスが発生できる。また、

1 3 0

第 1 の電力源 3 0 9 および第 2 の電力源 3 1 9 が正極性の電源であれば、例えば図 3 9 に示す正極性のパルスの極性を反転させた負極性のパルスを発生できる。

〔実施の形態 1 5〕

5 次、本発明のさらに他の実施形態について図 4 0 および図 4 1 に基づいて以下に説明する。なお、説明の便宜上、前記各実施の形態のいずれかにて示した各部材と同一の機能を有する部材には、同一の符号を付記し、その説明を省略する。

図 4 0 に示すように、本実施形態の容量性負荷駆動回路 3 0 4 は、接
10 地端子 C (0) に代えて、電力源 3 0 9 と逆極性の第 2 の電力源 (基準電源、基準電位端子) 3 1 9 およびコンデンサ C (0) を備える以外は、実施の形態 1 3 の容量性負荷駆動回路 3 0 2 と同様の構成を備えている。すなわち、本実施形態の容量性負荷駆動回路 3 0 4 は、相対する極性の電源である第 1 の電力源 (電源または基準電源) 3 0 9 および第 2 の電力源 (基準電源または電源) 3 2 9 を備え、第 1 の電力源の電位 V H 1
15 と第 2 の電力源の電位 V H 2 との間の電圧のパルスを発生するものである。この場合、第 1 の電力源 3 0 9 の電位が正 (+) 極性、第 2 の電力源 3 2 9 の電位が負 (-) 極性である。ここでも、初期電荷を与える回路は省略している。

20 本実施形態の容量性負荷駆動回路 3 0 4 も、実施の形態 1 3 と同様に、図 3 5 (a) ~ (f) に示す動作を行う。それゆえ、図 3 5 (a) から図 3 5 (b) への移行の際にコンデンサ C (I) から流出した電荷と、図 3 5 (d) から図 3 5 (e) への移行の際にコンデンサ C (I) へ流入する電荷とをほぼ等しくすることで、図 3 5 (a) から図 3 5 (f)

のサイクルにおいてコンデンサ $C(I)$ は見かけ上エネルギー消費をしなくなる。

正方向パルス発生時にはパルス発生のエネルギー消費はコンデンサ $C(N)$ からコンデンサ $C(N-1)$ への電荷移動分が第2の電力源 329 5 9 に向かって輸送され、最も接地電位に近い正のコンデンサで消費される。逆に負方向パルス発生時にはパルス発生のエネルギー消費はコンデンサ $C(0)$ からコンデンサ $C(1)$ への電荷移動分が第1の電力源 309 10 9 に向かって輸送され、最も接地電位に近い負のコンデンサで消費される。特に第1の電力源 309 と第2の電力源 329 の絶対値が等しい場合、正側からのエネルギーの接地電位に最も近いコンデンサでの電力消費と負側からのエネルギーの接地電位に最も近いコンデンサでの電力消費が相殺されるため、電力消費のための外部回路は不必要になる。

本実施形態の容量性負荷駆動回路 304 では、例えば図 4 1 に示す正弦波に近いパルスを発生できる。

15 [実施の形態 16]

本実施形態の容量性負荷駆動回路は、図 4 2 に示すように、正極性の電力源 309P (電源電位 V_{H1}) を含む、正のパルスを発生する実施の形態 13 の容量性負荷駆動回路 302 と、負極性の第2の電力源 319 (電源電位 V_{H2}) および第1の電力源 309M (電源電位 V_{H3}) 20 を含む、負のパルスを発生する実施の形態 14 の容量性負荷駆動回路 303 とを並列接続してなる。ここでも、初期電荷を与える回路は省略している。

ここで、容量性負荷駆動回路 303 のコンデンサ $C(I-1)$ - の初期電位を $V(I-1)$ -、容量性負荷駆動回路 303 のコンデンサ C

1 3 2

(I) - の初期電位を $V (I) -$ 、容量性負荷駆動回路 3 0 3 のコンデンサ $C (I + 1) -$ の初期電位を $V (I + 1) -$ とし、容量性負荷駆動回路 3 0 2 のコンデンサ $C (I - 1) +$ の初期電位を $V (I - 1) +$ 、容量性負荷駆動回路 3 0 2 のコンデンサ $C (I) +$ の初期電位を $V (I) +$ 、容量性負荷駆動回路 3 0 2 のコンデンサ $C (I + 1) +$ の初期電位を $V (I + 1) +$ とすると、

$$V_{H3} < \dots < V (I - 1) - < V (I) - < V (I + 1) - \dots < V_{H2} < 0$$

$$0 < \dots < V (I - 1) + < V (I) + < V (I + 1) + < \dots < V_{H1}$$

である。

この場合、例えば図 4 3 に示すパルスを発生できる。

〔実施の形態 1 7〕

本実施形態の容量性負荷駆動回路は、図 4 4 に示すように、正極性の第 1 の電力源 3 0 9 P (電源電位 V_{H1}) および第 2 の電力源 3 1 9 (電源電位 V_{H2}) を含む、正のパルスを発生する実施の形態 1 4 の容量性負荷駆動回路 3 0 3 と、負極性の第 1 の電力源 3 0 9 M (電源電位 V_{H3}) を含む、負のパルスを発生する実施の形態 1 5 の容量性負荷駆動回路 3 0 4 とを並列接続してなる。電力源 3 1 9 (電源電位 V_{H2}) は、容量性負荷駆動回路 3 0 4 における第 2 の電力源 3 2 9 としても使用される。ここでも、各コンデンサに初期電荷を与える回路は省略している。

ここで、容量性負荷駆動回路 3 0 3 のコンデンサ $C (I - 1) -$ の初期電位を $V (I - 1) -$ 、容量性負荷駆動回路 3 0 3 のコンデンサ $C (I) -$ の初期電位を $V (I) -$ 、容量性負荷駆動回路 3 0 3 のコンデン

サ C (I + 1) - の初期電位を V (I + 1) - とし、容量性負荷駆動回路
 3 0 4 のコンデンサ C (I - 1) + の初期電位を V (I - 1) +、容量性
 負荷駆動回路 3 0 4 のコンデンサ C (I) + の初期電位を V (I) +、容
 量性負荷駆動回路 3 0 4 のコンデンサ C (I + 1) + の初期電位を V
 5 (I + 1) + とすると、

$$V_{H3} < \dots < V(I-1)^- < V(I)^- < V(I+1)^- \dots < 0$$

$$0 < V_{H2} < V(0)^+ < \dots < V(I-1)^+ < V(I)^+ < V(I+1)^+ < \dots < V_{H1}$$

である。

10 電力源 3 1 9 は、接地電位に一番近いところに設けられており、電力
 を吸い込むことによって電圧のドリフトを防止する機能を有する。電力
 源 3 1 9 の電源電位 V_{H2} は、コンデンサの初期電位の設定に応じて決
 定すればよい。この場合、例えば図 4 5 に示すパルスを発生できる。

〔実施の形態 1 8〕

15 本発明の容量性負荷駆動回路は、複数のエネルギー蓄積素子に蓄積し
 た静電エネルギーを容量性負荷に供給することによって容量性負荷を充
 電した後、容量性負荷の放電によるエネルギーをエネルギー蓄積素子に
 回収することによってエネルギー蓄積素子の蓄積静電エネルギーを容量
 性負荷への供給前とほぼ同じ電位まで回生するようになっているが、こ
 20 の回生は限られた時間の間に行われるため、完全に元の電位に戻るわけ
 ではない。そのため、初期電位を付与した後、エネルギーを注入するこ
 となく繰り返し充放電を行った場合、図 6 8 に示すように、各エネルギ
 ー蓄積素子の電圧のドリフト（最高電位と最低電位との中間値に近づく
 現象）が起こる。すなわち、最高電位と最低電位との中間値より高い初

1 3 4

期電位を持つエネルギー蓄積素子は、容量性負荷からのエネルギーの回収が不足し、電位が下降していく。一方、最高電位と最低電位との中間値より低い初期電位を持つエネルギー蓄積素子は、容量性負荷からのエネルギーの回収が過剰になり、電位が上昇していく。

5 なお、図 6 8 は、図 3 0 の容量性負荷駆動回路 3 0 1 の段数を 6 段に変更した構成の、コンデンサ $C(1) \sim C(5)$ を備える容量性負荷駆動回路において、電源電圧を 6 等分に分割した初期電位をコンデンサ $C(1) \sim C(5)$ に付与した後にエネルギーを注入することなく繰り返
し容量性負荷 3 1 1 の充放電を行ったときのコンデンサ $C(1) \sim C$
10 (5) の電圧変化を示す図である。

そこで、実施の形態 1 3 の容量性負荷駆動回路 3 0 2 に対して、接地端子 $C(0)$ と、電力源 3 0 9 に接続されたコンデンサ $C(N)$ とを除くコンデンサ $C(1) \sim C(N-1)$ に対応する電力源 3 3 9 (1) ~
3 3 9 (N-1) (直流電源) を有し、電力源 3 3 9 (1) ~ 3 3 9
15 (N-1) とコンデンサ $C(1) \sim C(N-1)$ とを抵抗回路 $R(1) \sim R(N-1)$ で接続し、電力源 3 3 9 (1) ~ 3 3 9 (N-1) からエネルギーを注入することによって、上述した電圧のドリフトを防止するようにしている。

図 4 7 に示すように、実施の形態 1 3 の容量性負荷駆動回路 3 0 2 に対して、コンデンサ $C(1) \sim C(N-1)$ にそれぞれ接続された電力
20 源 3 3 9 (1) ~ 3 3 9 (N-1) およびそれに付随する抵抗 $R(1) \sim R(N-1)$ を追加した構成でもよく、図 4 6 に示すように、実施の形態 1 4 の容量性負荷駆動回路 3 0 3 に対して、それぞれコンデンサ $C(1) \sim C(N-1)$ に接続された電力源 3 3 9 (1) ~ 3 3 9 (N-

1) およびそれに付随する抵抗 $R(1) \sim R(N-1)$ を追加した構成でもよい。図 4 7 に示す構成の場合、例えば図 4 8 に示すパルスが発生できる。

ここで、電力源 3 3 9 (1) \sim 3 3 9 (N-1) とコンデンサ C (1) \sim C (N-1) との間に設けられる抵抗 $R(1) \cdots R(N-1)$ について、抵抗 $R(1) \cdots R(N-1)$ とコンデンサ C (1) \sim C (N-1) の容量成分と定まる時定数が、容量性負荷 3 1 1 に印加される駆動パルスの周期の 5 0 倍以上あることが好ましい。

すなわち、容量性負荷 3 1 1 に印加される駆動パルスの周期 (図 4 8 参照) を発生パルス周期 T_p 、コンデンサ C (i) ($i = 1, \dots, I-1, I, I+1, \dots, N-1$) の静電容量を $C(i)$ 、電力源 3 3 9 (I) とコンデンサ C (I) との間に設けられる抵抗 $R(i)$ の抵抗値を $R(i)$ とすると、コンデンサ C (i) の時定数 $\tau(i)$ は、

$$\tau(i) = C(i) \times R(i)$$

となる。ここで、

$$T_p \times 10 \leq \tau(i) = C(i) \times R(i)$$

であることが好ましく、

$$T_p \times 50 \leq \tau(i) = C(i) \times R(i)$$

であることがより好ましい。

その理由を以下に説明する。

電力源 3 3 9 (1) \sim 3 3 9 (N-1) からの電力供給速度が速すぎると、本発明回路による回生が行われる前に電力源 3 3 9 (1) \sim 3 3 9 (N-1) から電力供給が行われてしまい、系全体の電力回生効率の悪化を招く。

容量性負荷 311 へのエネルギー注入と回生の時間間隔中の電力源 339 (1) ~ 339 (N-1) からの電力供給を 5 % 以内に抑えるために、電力源 339 (1) ~ 339 (N-1) からの電力供給の時定数は 311 へのエネルギー注入から回生までの時間間隔の 20 倍以上あればよい。また、容量性負荷 311 へのエネルギー注入と回生の時間間隔中の電力源 339 (1) ~ 339 (N-1) からの電力供給を 1 % 以内に抑えるために、電力源 339 (1) ~ 339 (N-1) からの電力供給の時定数は容量性負荷 311 へのエネルギー注入から回生までの時間間隔の 100 倍以上あればよい。

一方、エネルギーの注入から回生までの時間間隔の最大は、発生パルス周期 T_p の $1/2$ と考えられる。従って、電力源 339 (1) ~ 339 (N-1) からの電力供給の時定数 $\tau(i)$ は、発生パルス周期 T_p の 10 倍以上あれば、容量性負荷 311 へのエネルギー注入と回生の時間間隔中の電力源 339 (1) ~ 339 (N-1) からの電力供給を 5 % 以内に抑えることができる。電力源 339 (1) ~ 339 (N-1) からの電力供給の時定数 $\tau(i)$ は、発生パルス周期 T_p の 50 倍以上あれば、311 へのエネルギー注入と回生の時間間隔中の電力源 339 (1) ~ 339 (N-1) からの電力供給を 1 % 以内に抑えることができ、電力回生への影響はほぼ無視できる。

$\tau(i) / T_p$ の上限についての明確な制限は存在しないが、 $\tau(i) / T_p$ が大きすぎると電力源 339 (1) ~ 339 (N-1) からの供給が行われないことになり、なんらかの理由でエネルギーの供給と回生の間にアンバランスが生じた場合、系の安定化が図れなくなる。つまり電力源 339 (1) ~ 339 (N-1) からの電力供給の時定数

$\tau(i)$ はエネルギー回生率への影響が少ない範囲でできる限り小さい値が好ましい。

この点について、さらに説明する。

本実施形態の容量性負荷駆動回路は、前述した通り、複数のコンデンサ $C(1) \sim C(N-1)$ を選択的に接続することにより容量性負荷 311 に印加する電圧を制御する容量性負荷駆動回路において、コンデンサ $C(1) \sim C(N-1)$ の容量性負荷 311 への充放電による電圧のドリフトを防止するため、コンデンサ $C(1) \sim C(N-1)$ に対し電力源 339(1) \sim 339(N-1) からのエネルギー注入を行う容量性負荷駆動回路である。

ここで、容量性負荷駆動回路から容量性負荷 311 に所定周期の駆動パルスが印加されるようになっており、また、駆動パルスの 1 周期の間に、容量性負荷 311 の接続先を切り替えてコンデンサ $C(1) \sim C(N)$ から容量性負荷 311 に静電エネルギーを供給する充電ステップを複数回実行するようになっており、コンデンサ $C(1) \sim C(N)$ の静電容量成分を C_s (単位 F)、容量性負荷 311 に印加される駆動パルスの周期を T_p (単位 Sec)、電力源 339(1) \sim 339(N-1) からコンデンサ $C(1) \sim C(N-1)$ (第 1 のエネルギー蓄積素子) に至るエネルギー注入経路の抵抗値を R_s 、駆動パルスの 1 周期の間における充電ステップの実行回数 (段数) を N としたとき、以下の関係

$$N = 2 \text{ の場合 } \quad 3 \times T_p \leq R_s \cdot C_s \leq 6 \times T_p$$

$$N = 3 \text{ の場合 } \quad 3 \times T_p \leq R_s \cdot C_s \leq 7 \times T_p$$

$$N = 4 \text{ の場合 } \quad 3 \times T_p \leq R_s \cdot C_s \leq 8 \times T_p$$

$N \geq 5$ の場合 $3 \times T_p \leq R_s \cdot C_s \leq 10 \times T_p$

を満たすことが好ましい。

上記関係式を満たすことにより、次の効果が得られる。すなわち、上の関係を満たすとき本発明の特徴である容量性負荷 311 に対する充放電時の電力回収に影響を及ぼさずにコンデンサ (1) ~ C (N-1) の電圧を保つことができる。逆に $R_s \cdot C_s$ が上記下限値未満である場合、電力回生が十分に行われないうちに電力源 339 (1) ~ 339 (N-1) からエネルギーが注入され、電力回生効率が低下する。逆に $R_s \cdot C_s$ が上記下限よりも大幅に大きい場合、コンデンサ (1) ~ C (N-1) の電圧ドリフトが大きくなってしまうため、電力回生効率が低下する。 $R_s \cdot C_s$ の上限は容量性負荷 311 側でのエネルギー消費によって異なる。設計上 $R_s \cdot C_s$ は、上記関係が成り立つ可能な限り小さい値が好ましい。

次に、本実施形態に係る容量性負荷駆動回路において、上記関係を満たすように設計した例を図 49 に示す。この例は、図 46 に示す容量性負荷駆動回路において、電圧ドリフト防止用の電力源 339 (1) ~ C (N-1) に接続されたコンデンサ C (1) ~ C (N-1) の段数 (= N-1) を 3 段 (N=4) としたものである。また、ここでは、スイッチング素子 S (N) の等価 ON 抵抗を R として図示している。

また、ここでは、容量性負荷 311 の静電容量 (インクジェットプリンタのインク吐出素子 (PZT) の等価容量) C_d を 1 nF、コンデンサ C (1) ~ C (3) の静電容量 $C (1) \sim C (3)$ を 10 nF (C_d の 10 倍に設定)、スイッチング素子 S (N) の等価 ON 抵抗 R を 10 Ω 、電力源 309 の電源電圧 V_H を 10 V、電力源 339 (3) の電源

電圧 $V(3)$ を 7.5 V 、電力源 339 (2) の電源電圧 $V(2)$ を 5.0 V 、電力源 339 (1) の電源電圧 $V(1)$ を 2.5 V 、パルス発生周期 T_p を 1 msec

$R(1) = R(2) = R(3) = 400\text{ k}\Omega$ とする。そうすると、

5 容量性負荷 311 の充放電の時定数は、

$$R \times C_d = 10\text{ nsec}$$

と、パルス発生周期 T_p に比べて十分に短くなる。この場合、前記 4 段の場合の関係式 $R_s \cdot C_s \leq 8 \times T_p$ の右辺は、

$$8 \times T_p = 8\text{ msec}$$

10 前記 4 段の場合の関係式 $R_s \cdot C_s \leq 8 \times T_p$ の左辺は、

$$C_s \times R_s = 400\text{ k}\Omega \times 10\text{ nF} = 4\text{ msec}$$

である。したがって、前記 4 段の場合の関係式 $R_s \cdot C_s \leq 8 \times T_p$ は、

$$4\text{ msec} \leq 8\text{ msec}$$

となり、満たされる。したがって、この場合、容量性負荷 311 への電
 15 圧パルス印加によるエネルギー蓄積素子 C_s の電圧ドリフトが、電力源からのエネルギー注入により防止できる。一方、前記の関係式 $3 \times T_p \leq R_s \cdot C_s$ について考察した結果、この関係式を満たす、すなわち時定数がパルス周期の 3 倍以上にすることによって、指数的な電圧のドリフトを 5% 以内に抑えることが可能となる。よって、回路の安定性およ
 20 び回生効率を十分に高くする点で上記関係式を満たすことが必要である。

〔実施の形態 19〕

マトリクス型表示装置は、表示素子アレイ（表示素子）340、列選択ドライブ回路 341、行選択ドライブ回路 342、および行選択ドラ

イブ回路 342 に電力を供給するための電力源 349 を備える。表示素子アレー 340 は、行選択ドライブ回路（駆動回路） 342 と列選択ドライブ回路（駆動回路） 341 とより選択され、特定パルスが印加される。ここで言う表示素子アレイとは、液晶表示素子アレイ、放電ディスプレイ（プラズマディスプレイ）、EL 素子アレイなどを示す。このとき、列選択ドライブ回路 341 に列パルスを供給するための列パルス発生回路として本発明の容量性負荷駆動回路を用いることで列パルスの発生と表示素子アレイからの電力の回収を行う。図 59 では、前記実施の形態 18 の容量性負荷駆動回路 305 を列パルス発生回路（電力回生回路を含む）として用いた場合を示しているが、容量性負荷駆動回路の構成は特に限定されるものではない。

なお、行選択ドライブ回路 342 側にパルス発生装置が必要な場合、電力源 349 の代わりに本発明の容量性負荷駆動回路を用いてもよい。

〔実施の形態 20〕

直流電源から供給された単一電圧から交流電圧を発生する直流－交流変換器に本発明にかかる容量性負荷駆動回路を使用した応用例を図 60 に示す。

直流－交流変換器は、図 60 に示すように、本発明にかかる容量性負荷駆動回路 601 と、図示しない直流電源からの電圧と逆極性の電圧を発生する逆電圧発生回路 602 と、複数電圧を生成する電圧倍増回路（倍電圧発生回路） 603 と備えている。容量性負荷駆動回路 601 は、電力回収を行いつつ交流を発生する機能を有する。この直流－交流変換器は、通常の逆電圧発生回路 602 と電圧倍増回路倍 603 とを組み合わせたものである。

図 6 0 に示す直流－交流変換器の動作について、図 6 0 に記載の符号に基づいて説明する。

①常時、端子 A には、電圧 V が印加されている。また、コンデンサ C_2 には、 V の電圧が印加されている。

5 ②次に、スイッチング素子 S_1 , S_3 , S_4 , S_5 , S_9 , S_{10} を接続し、コンデンサ C_1 , C_4 , C_5 , C_6 を電圧 V まで充電する。

③スイッチング素子 S_1 , S_3 , S_4 , S_5 , S_9 , S_{10} の接続を切り、次にスイッチング素子 S_2 , S_6 , S_7 , S_8 , S_{11} , S_{12} を接続し、コンデンサ C_3 , C_7 , C_8 , C_9 を電圧 V まで充電する。

10 ④スイッチング素子 S_2 , S_6 , S_7 , S_8 , S_{11} , S_{12} の接続を切り、スイッチング素子 S_{14} , S_{16} , S_{17} , S_{19} を接続する。これにより、コンデンサ C_4 , C_5 , C_6 , C_7 , C_8 , C_9 が全て直列接続になり、接地端子 GND を中心に $3V$, $2V$, V , $-V$, $-2V$, $-3V$ の電圧を発生することができる。

15 ⑤ $2V$, $3V$, $-2V$, $-3V$ の電圧を C_{10} , C_{12} , C_{11} , C_{13} に蓄えるべく各電圧が発生された箇所にスイッチング素子 S_{15} , S_{13} , S_{18} , S_{20} を接続し、各電圧を外部に取り出す。

要するに、直流－交流変換器は、コンデンサ C_4 , C_5 , C_6 , C_7 , C_8 , C_9 を、電圧 V の端子 A に対して並列に接続して電圧 V まで充電
20 した後、直列に接続しなおすことで電圧を発生するようになっている。

〔実施の形態 2 1〕

インクジェットプリンタにおいては、公知であるセラミック等の圧電材料を利用した剪断モード型の記録ヘッド（例えば特開昭 6 3 - 2 4 7 0 5 1 号公報）を使用できる。剪断モード型のインクジェットプリンタ

に用いられる記録ヘッドの構成及び機能について、以下に説明する。

図 6 1 は、記録ヘッドにおける一部分を、記録媒体側から見た状態で示した平面図である。一方、図 6 2 は、記録ヘッドの縦断面図である。

図 6 1 に示すように、記録ヘッド 1 1 0 0 は、圧電材料 2 0 0 と、天
5 板 3 0 0 と、複数のインク室 4 0 0 とを備えている。

圧電材料 2 0 0 は櫛歯状に形成されており、各櫛歯の隙間にインク室 4 0 0 …が嵌め込まれるように形成されている。

インク室 4 0 0 は、両側面に形成された駆動電極 5 0 0 と、吐出ノズル 6 0 0 とを備えている。このインクジェットプリンタでは、隣接する
10 インク室 4 0 0 の駆動電極 5 0 0 同士の間には電界を発生させることにより吐出ノズル 6 0 0 からインクを吐出する。詳細は後述する。

天板 3 0 0 は、複数のインク室 4 0 0 を圧電材料 2 0 0 中に嵌合させるためのものであり、導電性樹脂からなる接続電極を備えている。

また、図 6 2 に示すように、インクは、記録ヘッド 1 1 0 0 内のイン
15 クタンク 7 0 0 内に蓄えられており、複数のインク室 4 0 0 における吐出ノズル 6 0 0 に接続された共通インクパス 8 0 0 を介して、後述する手順により吐出ノズルから吐出される。

次に、剪断モード型のインクジェットプリンタがインクを吐出する状態について説明する。なお、以下の説明では、隣り合う 3 つのインク室
20 をそれぞれ A チャンネル・B チャンネル・C チャンネルとして区別する。また、以下の説明では、B チャンネルのインク室からインクを吐出する場合について説明するが、A チャンネル・C チャンネルのインク室からのインク吐出についても同様である。

この記録ヘッド 1 1 0 0 は、A チャンネル・B チャンネル・C チャン

ネルのインク室の駆動電極 5 0 0（容量性負荷）を、前記実施の形態 5・5 A・6・6 Aの容量性負荷駆動回路で駆動する構成となっている。

図 6 3（a）に示すように、インクの吐出を行わない通常状態において、Aチャンネル・Bチャンネル・Cチャンネルのインク室のうち、い
5 ずれのインク室の駆動電極にも電界が付与されていない。また、圧電材料は、駆動電極の表面と平行な方向即ち駆動電界に直交する方向に分極している。

その後、図 6 4 に示すように、Bチャンネルのインク室の駆動電極 5
0 0 に対して吐出パルスを与える。一方、Aチャンネル・Bチャンネル
10 のインク室については、吐出パルスは与えない。

そうすると、Bチャンネルのインク室の駆動電極 5 0 0 から、AチャンネルおよびCチャンネルのインク室の駆動電極 5 0 0 に向かって電界が発生する。この電界の向きにしたがって、圧電材料は移動しようとする。その結果、図 6 3（b）に示すように、Bチャンネルのインク室の側
15 壁が拡張する。

その後、図 6 4 に示すように、共通パルスを、AチャンネルおよびCチャンネルのインク室の駆動電極 5 0 0 について与える。そうすると、AチャンネルおよびCチャンネルのインク室の駆動電極 5 0 0 から、Bチャンネルのインク室の駆動電極 5 0 0 に向かって電界が生じる。その
20 結果、図 6 3（c）に示すように、Bチャンネルのインク室の側壁が収縮し、Bチャンネルのインク室内の体積が減少する。これによって、Bチャンネルのインク室の吐出ノズルからインクが吐出する。

なお、いずれのチャンネルからもインクを吐出しない場合は、AチャンネルおよびCチャンネルのインク室の駆動電極 5 0 0 に共通パルスを

与えると同時に、Bチャンネルのインク室の駆動電極500に、共通パルスと同じ電位の非吐出パルスを与える。これにより、A～Cチャンネルのインク室の駆動電極500は同じ電位となるので、各駆動電極間500に電界は発生しなくなる。したがって、いずれのチャンネルのインク室も、側壁が拡張したり収縮したりすることがないので、インク吐出は行われない。

このように、記録ヘッド1100は、順次に行われる吐出のA～Cチャンネルの切替えを繰り返して吐出すること、即ち3相駆動することによりにより印字動作を成し遂げるものである。

また、吐出パルスを与える時間AL、共通パルスを与える時間AL'は、以下の式①によって決定される。

$$A L \text{ (or } A L' \text{)} = \text{インク室長さ} / \text{インク中における音速} \dots \textcircled{1}$$

したがって、3つのチャンネルのインク室長さがすべて同じであれば、

$$A L' = 2 A L$$

となる。なお、一般的なインクジェットプリンタであれば、 $A L = 2 \mu s$ 程度である。

〔実施の形態22〕

次に、インクを記録媒体へ吐出して印刷を行うインクジェットプリンタの回復動作時の吐出動作を改良し、実施の形態21よりも高精度かつ高速度に印刷を行うことが可能なインクジェットプリンタの実施の一形態について説明する。

図65に示すように、インクジェットプリンタ1001は、給紙部（給紙装置）1002、分離部1003、搬送部1004、印刷部（印

字部) 1 0 0 5 および排出部 1 0 0 6 から構成される。

給紙部 1 0 0 2 とは、印刷を行う際にシート P を供給するものであり、給紙トレイ 1 0 0 7 および図示されないピックアップローラよりなる。印刷を行わない際には、シート P を保管する機能を果たす。

5 分離部 1 0 0 3 は、給紙部 1 0 0 2 より供給されるシート P を、印刷部 1 0 0 5 へ一枚ずつ供給するためのものであり、給紙ローラ 1 0 0 8 および分離装置 1 0 0 9 よりなる。分離装置 1 0 0 9 では、パッド部分 (シートとの接触部分) とシートとの摩擦が、シート間の摩擦より大きくなるように設定されている。また、給紙ローラ 1 0 0 8 では、給紙ローラ 1 0 0 8 とシートとの摩擦が、パッドとシートとの摩擦や、シート間の摩擦よりも大きくなるように設定されている。そのため、2 枚のシートが分離部 1 0 0 3 まで送られてきたとしても、給紙ローラ 1 0 0 8 によって、これらのシートを分離し、上側のシートのみを搬送部 1 0 0 4 に送ることができる。

15 搬送部 1 0 0 4 は、分離部 1 0 0 3 より一枚ずつ供給されるシート P を、印刷部 1 0 0 5 へと搬送するためのものであり、ガイド板 1 0 1 0 およびローラ対 1 0 1 1 (搬送機構) よりなる。ローラ対 1 0 1 1 は、シート P を記録ヘッド 1 1 0 0 とプラテン 1 0 1 3 の間に送り込む際に、記録ヘッド 1 1 0 0 からのインクがシート P の適切な位置に吹き付けられるように、シート P の搬送を調整する部材である。

20 印刷部 1 0 0 5 は、搬送部 4 のローラ対 1 0 1 1 より供給されるシート P へ印刷を行うためのものであり、記録ヘッド 1 1 0 0 (印字ヘッド)、記録ヘッド 1 1 0 0 を搭載したキャリッジ 1 0 1 4、キャリッジ 1 0 1 4 を案内するための部材であるガイドシャフト 1 0 1 5 (図 6 6

参照)、および印刷時にシートPの台となるプラテン1013より構成される。

5 排出部1006は、印刷が行われたシートPをインクジェットプリンタ1001の外へ排出するためのものであり、インク乾燥部(図示されない)、排出ローラ1016および排出トレイ1017よりなる。

上記の構成において、インクジェットプリンタ1001は、次のような動作によって印刷を行う。

まず、図示しないコンピュータ等から、画像情報に基づく印刷要求が、インクジェットプリンタ1001に対してなされる。印刷要求を受信したインクジェットプリンタ1001は、給紙トレイ1007上のシートPを、ピックアップローラによって給紙部1002より搬出する。

次に、搬出されたシートPは、給紙ローラ1008によって分離部1003を通過し、搬送部1004へと送られる。搬送部1004では、ローラ対1011によって、シートPを記録ヘッド1012とプラテン1013の間へと送る。

そして、印刷部1005では、記録ヘッド1012の吐出ノズルよりプラテン1013上のシートPへ、画像情報に対応してインクが吹き付けられる。この時、シートPはプラテン1013上で一端停止されている。インクを吹き付けつつ、キャリッジ1014は、ガイドシャフト1015に案内されて、主走査方向D2に渡って一ライン分走査される。それが終了すると、シートPは、プラテン1013上で副走査方向D1に一定の幅だけ移動させられる。印刷部1005において、上記処理が画像情報に対応し継続して実施されることにより、シートP全面に印刷がなされる。

印刷が行われたシートPは、インク乾燥部を経て、排出ローラ1016によって排出トレイ1017に排出される。その後、シートPは印刷物としてユーザに提供される。

次に、本実施の形態のインクジェットプリンタ1001の制御系について説明する。

図67に示すように、インクジェットプリンタ1001の制御部1018は、インターフェース部1019と、メモリ1020と、画像処理部1021と、駆動系制御部1022とを備えている。

インターフェース部1019は、外部機器と画像処理部1021および駆動系制御部1022との信号のやりとりを行う回路である。

画像処理部1021は、インターフェース部1019からの画像情報に基づいて画像処理を行う。また、画像処理部1021は、記録ヘッド1100の駆動を制御するヘッド駆動回路1023に接続されている。

駆動系制御部1022は、キャリッジ1014の駆動、およびシートPの搬送を制御する。具体的には、駆動系制御部1022は、キャリッジモータの駆動を制御するキャリッジ駆動回路1024、および用紙搬送モータの駆動を制御する用紙搬送駆動回路1025とに接続されている。

以上の構成により、インクジェットプリンタは記録ヘッド1100、キャリッジ1014、用紙搬送モータ等を駆動し、印刷作業を行う。

次に、本実施の形態の特徴点である記録ヘッド1100のインク吐出動作について説明する。

記録ヘッド1100は、図61に示す圧電材料200と、天板300と、複数のインク室400と、駆動電極500とを備える、剪断モード

型のインクジェットプリンタに用いられるものである。

印字のための吐出動作においては、複数のインク室 4 0 0 は、隣り合う 3 つのインク室を A チャンネル、B チャンネル、および C チャンネルに分け 3 相駆動を行う。この記録ヘッド 1 1 0 0 は、A チャンネル・B
5 チャンネル・C チャンネルのインク室の駆動電極 5 0 0（容量性負荷）を、前記実施の形態 5・5 A・6・6 A の容量性負荷駆動回路で駆動する構成となっている。この駆動は、図 6 3 および図 6 4 を用いて詳細説明した 3 相駆動であり、ここでは説明を省略する。

本発明の容量性負荷駆動回路は、以上のように、電源から供給された
10 静電エネルギーを分割して蓄積するための複数のエネルギー蓄積素子と、上記容量性負荷と上記複数のエネルギー蓄積素子との接続を切り替えるための切り替え手段とを備え、上記切り替え手段は、容量性負荷の充電時に、上記複数のエネルギー蓄積素子から順次、容量性負荷へ静電エネルギーが供給されるように上記接続を切り替える一方、容量性負荷の放
15 電時に、上記複数のエネルギー蓄積素子に順次、容量性負荷から静電エネルギーが回収されるように上記接続を切り替えるようになっている構成である。

上記構成によれば、充電時には複数のエネルギー蓄積素子から順次、容量性負荷へ静電エネルギーが供給され、逆に放電時には上記複数のエネルギー蓄積素子に順次、容量性負荷から静電エネルギーが回収される
20 ので、回収できなかった分だけが系のエネルギー消費になり、高効率なエネルギー回収・再利用が可能となる。また、エネルギー蓄積素子に蓄積された静電エネルギーをそのまま回収するので、簡素な回路構成で実現できる。したがって、上記構成は、簡素な回路構成を持ち、かつ、容

量性負荷に蓄積されたエネルギーを効率良く回収・再利用することができ、消費電力を低減できるという効果を奏する。

本発明の容量性負荷駆動回路は、以上のように、異なる複数の初期電位が付与された複数のエネルギー蓄積素子と、電源からの基準電源電位あるいは接地電位が基準電位として付与された基準電位端子と、上記エネルギー蓄積素子および基準電位端子を選択的に容量性負荷と接続するための切り替え手段とを備え、上記複数のエネルギー蓄積素子は、0でない第1の初期電位を持つ第1のエネルギー蓄積素子と、第1の初期電位と同極性でかつ第1の初期電位より絶対値の大きい第2の初期電位を持つ第2のエネルギー蓄積素子とを含み、上記基準電位は、接地電位、基準電源から供給された第1の初期電位と同極性でかつ第1の初期電位より絶対値の小さい電位、または電源から供給された第1の初期電位と逆極性の電位であり、上記切り替え手段は、容量性負荷を基準電位端子と選択的に接続した後に第1のエネルギー蓄積素子と選択的に接続することで容量性負荷の端子電圧を第1の初期電位に近づくように変化させる第1の充電ステップと、その後に容量性負荷を第2のエネルギー蓄積素子と選択的に接続することで容量性負荷の端子電圧の絶対値を増大させる第2の充電ステップと、その後に容量性負荷を第1のエネルギー蓄積素子と選択的に接続することで容量性負荷の端子電圧の絶対値を減少させると共に第1のエネルギー蓄積素子の蓄積静電エネルギーを第1の充電ステップの前とほぼ等しくなるように回生する放電ステップとを実行するようになっている。

本発明の容量性負荷駆動回路は、以上のように、容量性負荷を充放電させるための容量性負荷駆動回路において、電源から電源電位が付与さ

れた電源端子と、異なる複数の初期電位が付与された複数のエネルギー蓄積素子と、上記エネルギー蓄積素子および電源端子を選択的に容量性負荷と接続するための切り替え手段とを備え、上記複数のエネルギー蓄積素子は、電源電位と同極性でかつ電源電位より絶対値の小さい第1の初期電位を持つ第1のエネルギー蓄積素子と、第1の初期電位と同極性でかつ第1の初期電位より絶対値の小さい電位、接地電位、または第1の初期電位と逆極性の電位である第3の初期電位を持つ第3のエネルギー蓄積素子とを含み、上記切り替え手段は、容量性負荷を第3のエネルギー蓄積素子と選択的に接続した後に第1のエネルギー蓄積素子と選択的に接続することで容量性負荷の端子電圧を第1の初期電位に近づくように変化させる第1の充電ステップと、その後に容量性負荷を電源端子と選択的に接続することで容量性負荷の端子電圧の絶対値を増大させる第2の充電ステップと、その後に容量性負荷を第1のエネルギー蓄積素子と選択的に接続することで容量性負荷の端子電圧の絶対値を減少させると共に、第1のエネルギー蓄積素子の蓄積静電エネルギーを第1の充電ステップの前とほぼ等しくなるように回生する放電ステップとを実行するようになっている。

本発明の容量性負荷駆動回路は、以上のように、容量性負荷を充放電させるための容量性負荷駆動回路において、異なる複数の初期電位が付与された複数のエネルギー蓄積素子と、上記複数のエネルギー蓄積素子を選択的に容量性負荷と接続するための切り替え手段とを備え、上記複数のエネルギー蓄積素子は、0でない第1の初期電位を持つ第1のエネルギー蓄積素子と、第1の初期電位より絶対値の大きい第2の初期電位を持つ第2のエネルギー蓄積素子と、第1の初期電位と同極性でかつ第

1 の初期電位より絶対値の小さい電位、接地電位、または第 1 の初期電位と逆極性の電位である第 3 の初期電位を持つ第 3 のエネルギー蓄積素子とを含み、上記切り替え手段は、容量性負荷を第 3 のエネルギー蓄積素子と選択的に接続した後に第 1 のエネルギー蓄積素子と選択的に接続
5 することで容量性負荷の端子電圧を第 1 の初期電位に近づくように変化させる第 1 の充電ステップと、その後に容量性負荷を第 2 のエネルギー蓄積素子と選択的に接続することで容量性負荷の端子電圧の絶対値を増大させる第 2 の充電ステップと、その後に容量性負荷を第 1 のエネルギー蓄積素子と選択的に接続することで容量性負荷の端子電圧の絶対値を
10 減少させると共に、第 1 のエネルギー蓄積素子の蓄積静電エネルギーを第 1 の充電ステップの前とほぼ等しくなるように回生する放電ステップとを実行するようになっている。

本発明の容量性負荷駆動回路は、以上のように、容量性負荷を充放電させるための容量性負荷駆動回路において、電源から電源電位が付与された電源端子と、電源から供給された電源電位と異なる基準電源電位、
15 または接地電位が基準電位として付与された基準電位端子と、基準電位と電源電位との間で、かつ互いに異なる初期電位が付与された複数の第 1 のエネルギー蓄積素子と、基準電位端子、複数の第 1 のエネルギー蓄積素子、および電源端子を選択的に容量性負荷と接続するための切り替え手段とを備え、上記切り替え手段は、基準電位端子を容量性負荷に接
20 続した後に各第 1 のエネルギー蓄積素子とその初期電位が基準電位に近い方から順に容量性負荷に接続することで容量性負荷の端子電圧を電源電位に近づくように変化させる第 1 のステップと、その後に容量性負荷を電源端子と選択的に接続することで容量性負荷の端子電圧の絶対値を

増大させる第2のステップと、その後に各第1のエネルギー蓄積素子とその初期電位が電源電位に近い方から順に容量性負荷に接続することで容量性負荷の端子電圧の絶対値を減少させると共に、第1のエネルギー蓄積素子の蓄積静電エネルギーを第1のステップの前とほぼ等しくなる
5 ように回生する第3のステップとを実行するようになっている。

上記各構成によれば、容量性負荷の端子電圧の絶対値を減少させて容量性負荷を放電させたときに、第1のエネルギー蓄積素子の蓄積静電エネルギーを、容量性負荷へのエネルギー供給前とほぼ等しくなるように回生することができる。したがって、第1のエネルギー蓄積素子が見かけ上エネルギーを消費しなくなり、高い効率で電力回生を行うことができる。
10

また、上記エネルギー蓄積素子は、コンデンサであることが好ましい。

上記の構成によれば、二次電池などより内部抵抗が小さいコンデンサを用いたことで、高効率で静電エネルギーを回収して再利用することができる。また、充放電を多数回繰り返しても劣化が小さく寿命が長いコンデンサを用いたので、長期間使用することができる。さらに、周波数特性に優れたコンデンサを用いることで、 $10\ \mu\text{s}$ 程度のパルス駆動においても、効率良く静電エネルギーの回収を行うことができる。
15

また、エネルギー蓄積素子の一部には、上記容量性負荷からエネルギー蓄積素子に回収した静電エネルギーを、上記容量性負荷とは異なる外部の素子に供給するためのエネルギー出力経路が接続されていてもよい。
20

上記構成によれば、エネルギー蓄積素子に回収した静電エネルギーを回収先の容量性負荷とは異なる外部の素子で利用できるので、エネルギー蓄積素子に回収した静電エネルギーを効率良く再利用することができる。

る。

上記複数のエネルギー蓄積素子は、互いに異なる端子電圧を持ち、上記切り替え手段は、容量性負荷の充電時には、各エネルギー蓄積素子を端子電圧の絶対値の小さい方から順に容量性負荷に接続する一方、容量性負荷の放電時には、各エネルギー蓄積素子を端子電圧の絶対値の大きい方から順に容量性負荷に接続するようになっていることが好ましい。

上記の構成によれば、エネルギー蓄積素子からの接続を端子電圧の大きさの順に順次切り替えることにより、エネルギー蓄積素子および容量性負荷の突入電流を小さく抑えることができ、エネルギー損失を低減できる。その結果、消費電力をさらに低減できる。

上記切り替え手段は、容量性負荷の放電時に容量性負荷を端子電圧の絶対値の最も小さいエネルギー蓄積素子に接続した後、容量性負荷を接地するようになっているてもよい。

上記構成によれば、エネルギー蓄積素子の充電前にエネルギー蓄積素子に蓄積された電荷を0にすることができるので、エネルギー蓄積素子に安定した繰り返し動作をさせることができる。

上記切り替え手段は、容量性負荷の放電時に容量性負荷を端子電圧の絶対値の最も小さいエネルギー蓄積素子に接続した後、容量性負荷の充電を開始するまでの間、容量性負荷と最も端子電圧の小さいエネルギー蓄積素子との接続を維持するようになっているてもよい。

上記構成によれば、容量性負荷に蓄えたエネルギーを捨てることなく保持できるので、容量性負荷に蓄えた静電エネルギーをほぼ全部回収して再利用することができる。

また、本発明の容量性負荷駆動回路では、電源から供給された電圧を

互いに異なる複数の電圧に分圧し、これら電圧を各エネルギー蓄積素子に端子電圧として供給するための分圧手段がさらに設けられていてもよい。

上記構成によれば、容量性負荷での損失やエネルギー放出などにより、
5 容量性負荷から静電エネルギーを回収した後でエネルギー蓄積素子の電荷量が初期値（静電エネルギー供給前の値）に復元しない場合であっても、分圧手段によりエネルギー蓄積素子の端子電圧を所定の電圧に強制的に調節することができる。その結果、極めて安定した電圧を容量性負荷に供給することができ、安定した繰り返し動作が可能となる。

10 また、上記構成によれば、容量性負荷の充電時に、複数のエネルギー蓄積素子から容量性負荷に順次、異なる電圧を供給して、容量性負荷の駆動電圧を順次昇圧する一方、容量性負荷の放電時に、複数のエネルギー蓄積素子から容量性負荷に順次、異なる電圧を供給して、容量性負荷の駆動電圧を順次降圧することができる。したがって、切り替え手段の
15 切り替えタイミングを調整することにより種々の駆動電圧波形を得ることが可能である。

上記分圧手段は、電源から供給された電圧を n 等分（ n は 2 以上）に分圧するものであることがより好ましい。これにより、エネルギー蓄積素子および容量性負荷の突入電流をより一層小さく抑えることができ、
20 エネルギー損失をより一層低減できる。

上記分圧手段は、電源に対して直列に接続された複数の抵抗を含んでもよい。上記構成によれば、簡素な構成で分圧手段を実現できる。

上記複数の抵抗を含む分圧手段を備える構成においては、上記抵抗とエネルギー蓄積素子との間に介在し、上記抵抗に流れる電流を増幅する

と共に、各エネルギー蓄積素子の端子電圧が所定の電圧に調整されるように入力電圧と異なる電圧を出力する緩衝増幅手段をさらに備えることが好ましい。

上記構成によれば、上記抵抗によって分圧された電圧が所定の電圧からずれた場合、例えば、容量性負荷での静電エネルギー損失や静電エネルギー放出などにより、容量性負荷から静電エネルギーを回収した後にエネルギー蓄積素子の端子電圧が初期値（静電エネルギー供給前の値）に復元しない場合であっても、緩衝増幅手段によってエネルギー蓄積素子の端子電圧を所定の電圧に正確に調整することができる。また、上記構成によれば、上記抵抗に流れる電流を低減できるので、上記抵抗によって消費される消費電力を低減できる。

上記分圧手段は、ツェナーダイオード等の定電圧素子を含んでいてもよい。

上記構成によれば、容量性負荷での損失やエネルギー放出などにより、容量性負荷から静電エネルギーを回収した後でエネルギー蓄積素子の電荷量が初期値（静電エネルギー供給前の値）に復元しない場合であっても、定電圧素子によりエネルギー蓄積素子の端子電圧を所定の電圧に正確に調節することができる。その結果、極めて安定した電圧を容量性負荷に供給することができ、安定した繰り返し動作が可能となる。

上記定電圧素子を含む分圧手段は、電源と接地線との間に直列接続された複数個の定電圧素子を含み、これら定電圧素子と電源または接地線との間に抵抗が挿入されていることが好ましい。

上記構成によれば、定電圧素子の設定電圧の総和が電源電圧と一致しない場合においても、抵抗により電圧の不一致を吸収でき、任意の電圧

で安定した繰り返し動作が可能となる。

上記定電圧素子を含む分圧手段は、電源と接地線との間に並列接続された第1の分圧器および第2の分圧器を備え、第1の分圧器および第2の分圧器はそれぞれ、定電圧素子を含み、第1の分圧器では、定電圧素子と電源との間にプルアップ抵抗が挿入されている一方、第2の分圧器では、定電圧素子と接地線との間にプルダウン抵抗が挿入されている構成であってもよい。

上記構成によれば、定電圧素子の設定電圧の総和が電源電圧と一致しない場合においても、プルアップ抵抗およびプルダウン抵抗により電圧の不一致を吸収でき、任意の電圧で安定した繰り返し動作が可能となる。

上記第1の分圧器および第2の分圧器を備える分圧手段では、第1の分圧器に含まれる定電圧素子の数と、第2の分圧器に含まれる定電圧素子の数との差が、1個以下であることが好ましい。

上記構成によれば、エネルギー蓄積素子の端子電圧の安定性をさらに向上させることができ、安定した繰り返し動作が可能となる。

上記定電圧素子を含む分圧手段を備える構成では、定電圧素子とエネルギー蓄積素子との間に、電流制限用抵抗が挿入されていることが好ましい。

上記構成によれば、電流制限用抵抗により、急峻な容量性負荷からの電流の流出入を吸収すると共に、定電圧素子へ流入する電流を制限し、定電圧素子の負担を低減できる。

また、全てのエネルギー蓄積素子の一端が、電源または接地線に接続されていることが好ましい。

上記構成によれば、エネルギー蓄積素子を個々に分離し、干渉を防止

5 することができるので、特定のエネルギー蓄積素子へ容量性負荷からの電流の流出入があった時に、そのエネルギー蓄積素子の電圧変化が他のエネルギー蓄積素子に影響を及ぼさない。それゆえ、エネルギー蓄積素子の端子電圧の安定性をさらに向上させることができ、安定した繰り返し動作が可能となる。

10 また、本発明の容量性負荷駆動回路は、上記電源からエネルギー蓄積素子への静電エネルギーの供給を制御するスイッチング部をさらに備え、上記スイッチング部は、容量性負荷の充電前の所定期間のみ、上記電源からエネルギー蓄積素子へ静電エネルギーを供給するようになっていることが好ましい。

15 上記構成によれば、所定期間のみ電源からエネルギー蓄積素子へ静電エネルギーを供給するので、常時電源からエネルギー蓄積素子へ静電エネルギーを供給する場合と比べて、容量性負荷駆動回路での消費電力を低減でき、特に、電源に対して直列に接続された複数の抵抗を含む分圧手段を備える場合における、抵抗での消費電力を低減できる。

また、本発明の容量性負荷駆動回路は、内部の接続状態を切り替えることにより一部の容量性負荷に対して選択的に充電または放電を行わせる選択手段をさらに備えていてもよい。

20 上記構成によれば、選択手段が一部の容量性負荷に対して選択的に充電または放電を行わせるので、複数の容量性負荷を異なるタイミングで駆動することができる。

また、上記選択手段をさらに備える構成においては、複数のエネルギー蓄積素子に分配された静電エネルギーを容量性負荷へ供給するためのエネルギー供給経路と、複数のエネルギー蓄積素子から静電エネルギー

を回収するためのエネルギー回収経路とが独立して設けられ、上記選択手段は、エネルギー供給経路およびエネルギー回収経路のそれぞれに設けられていることが好ましい。

上記構成によれば、エネルギー供給経路（充電経路）とエネルギー回収経路とを独立して設けたことにより、一部の容量性負荷に対する充電と、他の容量性負荷に対する放電とを同時に行うことが可能となる。これにより、多数の容量性負荷を異なるタイミングで駆動する場合に、単位時間当たりにおける容量性負荷の動作回数を増やすことができる。それゆえ、容量性負荷を高速で動作させることができる。

また、上記エネルギー供給経路とエネルギー回収経路とを独立して設けた構成では、エネルギー供給経路およびエネルギー回収経路の電流を整流するための整流手段をさらに備えることが好ましい。

上記構成によれば、切り替え手段のON/OFF動作の遅延などにより、短絡電流が流れ、回路を破損することを防止できる。

上記容量性負荷駆動回路は、インクを液滴状に吐出させるインクジェットヘッドに備えられた、インクを加圧するための圧電素子にも応用できる。

上記の構成によれば、一般に、消費電力が大きく、誘電率が高く、キャパシタンスが大きく、負荷への充放電において高い繰り返し周波数で駆動されるインクジェットヘッドの圧電素子に対して、高効率なエネルギー回収・再利用が可能となるので、特に大きな消費電力低減効果が得られる。

本発明のインクジェットプリンタ（画像形成装置）は、以上のように、圧電素子によってインクを加圧することによりインクを液滴状に吐出さ

せるインクジェットヘッドと、上記インクジェットヘッドの圧電素子を駆動する駆動回路とを備えるインクジェットプリンタ（画像形成装置）であって、上記駆動回路が、前記のいずれかの構成の容量性負荷駆動回路である。

- 5 上記構成によれば、複数のエネルギー蓄積素子から順次、圧電素子へ静電エネルギーが供給され、上記複数のエネルギー蓄積素子に順次、圧電素子から静電エネルギーが回収されるので、高効率なエネルギー回収・再利用が可能となる。したがって、上記構成は、消費電力が低減されたインクジェットプリンタ（画像形成装置）を提供できるという効果を奏する。
- 10

 本発明の容量性負荷駆動方法は、以上のように、静電エネルギーを複数のエネルギー蓄積素子に分割して蓄積する蓄積ステップと、上記複数のエネルギー蓄積素子から順次、容量性負荷へ静電エネルギーを供給することにより容量性負荷を充電する充電ステップと、容量性負荷を放電させ、上記複数のエネルギー蓄積素子に順次、容量性負荷から静電エネルギーを回収する回収ステップとを含む方法である。

15

 上記方法によれば、複数のエネルギー蓄積素子から順次、容量性負荷へ静電エネルギーが供給され、上記複数のエネルギー蓄積素子に順次、容量性負荷から静電エネルギーが回収されるので、高効率なエネルギー回収・再利用が可能となるという効果を奏する。

20

 本発明の容量性負荷駆動方法は、以上のように、容量性負荷を充放電させるための容量性負荷駆動方法において、0でない第1の初期電位を持つ第1のエネルギー蓄積素子と、第2のエネルギー蓄積素子と、接地電位、電源から供給された第1の初期電位と同極性でかつ第1の初期電

位より絶対値の小さい電位、または電源から供給された第1の初期電位と逆極性の電位が基準電位として付与された基準電位端子とを用意するステップと、第1のエネルギー蓄積素子に対して第1の初期電位を付与すると共に、第2のエネルギー蓄積素子に対して第1の初期電位と同極性でかつ第1の初期電位より絶対値の大きい第2の初期電位を付与する初期電位付与ステップと、容量性負荷を基準電位端子と選択的に接続した後第1のエネルギー蓄積素子と選択的に接続することで容量性負荷の端子電圧を第1の初期電位に近づくように変化させる第1の充電ステップと、その後に容量性負荷を第2のエネルギー蓄積素子と選択的に接続することで容量性負荷の端子電圧の絶対値を増大させる第2の充電ステップと、その後に容量性負荷を第1のエネルギー蓄積素子と選択的に接続することで容量性負荷の端子電圧の絶対値を減少させると共に、第1のエネルギー蓄積素子の蓄積静電エネルギーを第1の充電ステップの前とほぼ等しくなるように回生する放電ステップとを含む方法である。

本発明の容量性負荷駆動方法は、以上のように、容量性負荷を充放電させるための容量性負荷駆動方法において、電源から電源電位が付与された電源端子と、第1のエネルギー蓄積素子および第3のエネルギー蓄積素子とを用意するステップと、第1のエネルギー蓄積素子に対して電源電位と同極性でかつ電源電位より絶対値の小さい第1の初期電位を付与すると共に、第3のエネルギー蓄積素子に対して第1の初期電位と同極性でかつ第1の初期電位より絶対値の小さい電位、接地電位、または第1の初期電位と逆極性の電位である第3の初期電位を付与する初期電位付与ステップと、容量性負荷を第3のエネルギー蓄積素子と選択的に接続した後第1のエネルギー蓄積素子と選択的に接続することで容量

性負荷の端子電圧を第 1 の初期電位に近づくように変化させる第 1 の充電ステップと、その後容量性負荷を電源端子と選択的に接続することで容量性負荷の端子電圧の絶対値を増大させる第 2 の充電ステップと、その後容量性負荷を第 1 のエネルギー蓄積素子と選択的に接続することで容量性負荷の端子電圧の絶対値を減少させると共に、第 1 のエネルギー蓄積素子の蓄積静電エネルギーを第 1 の充電ステップの前とほぼ等しくなるように回生する放電ステップとを含む方法である。

本発明の容量性負荷駆動方法は、以上のように、容量性負荷を充放電させるための容量性負荷駆動方法において、第 1 のエネルギー蓄積素子、第 2 のエネルギー蓄積素子、および第 3 のエネルギー蓄積素子を用意するステップと、第 1 のエネルギー蓄積素子に対して 0 でない第 1 の初期電位を付与し、第 2 のエネルギー蓄積素子に対して第 1 のエネルギー蓄積素子の初期電位より絶対値の大きい第 2 の初期電位を付与し、第 3 のエネルギー蓄積素子に対して第 1 の初期電位と同極性でかつ第 1 の初期電位より絶対値の小さい電位、接地電位、または第 1 の初期電位と逆極性の電位である第 3 の初期電位を付与する初期電位付与ステップと、容量性負荷を第 3 のエネルギー蓄積素子と選択的に接続した後に第 1 のエネルギー蓄積素子と選択的に接続することで容量性負荷の端子電圧を第 1 の初期電位に近づくように変化させる第 1 の充電ステップと、その後容量性負荷を第 2 のエネルギー蓄積素子と選択的に接続することで容量性負荷の端子電圧の絶対値を増大させる第 2 の充電ステップと、その後容量性負荷を第 1 のエネルギー蓄積素子と選択的に接続することで容量性負荷の端子電圧の絶対値を減少させると共に、第 1 のエネルギー蓄積素子の蓄積静電エネルギーを第 1 の充電ステップの前とほぼ等しく

なるように回生する放電ステップとを含む方法である。

本発明の容量性負荷駆動方法は、以上のように、容量性負荷を充放電させるための容量性負荷駆動方法において、電源から電源電位が付与された電源端子と、電源から供給された電源電位と異なる基準電源電位、
5 または接地電位が基準電位として付与された基準電位端子と、複数の第 1 のエネルギー蓄積素子とを用意する配設ステップと、上記複数の第 1 のエネルギー蓄積素子に対して、基準電位と電源電位との間で、かつ互いに異なる初期電位を付与する初期電位付与ステップと、基準電位端子を容量性負荷に接続した後に各第 1 のエネルギー蓄積素子をその初期電
10 位が基準電位に近い方から順に容量性負荷に接続することで容量性負荷の端子電圧を電源電位に近づくように変化させる第 1 のステップと、その後容量性負荷を電源端子と選択的に接続することで容量性負荷の端子電圧の絶対値を増大させる第 2 のステップと、その後各第 1 のエネルギー蓄積素子をその初期電位が電源電位に近い方から順に容量性負荷
15 に接続することで容量性負荷の端子電圧の絶対値を減少させると共に、第 1 のエネルギー蓄積素子の蓄積静電エネルギーを第 1 のステップの前とほぼ等しくなるように回生する第 3 のステップとを含む方法である。

上記各方法によれば、エネルギー蓄積素子からの容量性負荷への充電時のエネルギーの流れと、容量性負荷からの放電時のエネルギー蓄積素子へのエネルギーの流れとを相殺でき、エネルギー損失を低減できる。
20 その結果、消費電力を低減できる。

本発明の装置は、以上のように、容量性負荷駆動回路は、電源から電源電位が付与された電源端子と、電源から供給された電源電位と異なる基準電源電位、または接地電位が基準電位として付与された基準電位端

子と、基準電位と電源電位との間の初期電位が付与されたエネルギー蓄積素子と、基準電位端子、エネルギー蓄積素子、および電源端子を選択的に容量性負荷と接続するための切り替え手段とを備え、上記切り替え手段は、基準電位端子を容量性負荷に接続した後にエネルギー蓄積素子を容量性負荷に接続する第1の充電ステップと、その後に容量性負荷を電源端子と選択的に接続する第2の充電ステップと、その後にエネルギー蓄積素子を容量性負荷に接続する放電ステップとを実行するようになっており、エネルギー蓄積素子の静電容量成分を C_s 、容量性負荷の静電容量を C_d 、エネルギー蓄積素子の接続が持続される時間を T_s 、切り替え手段を含む、容量性負荷に対するエネルギー蓄積素子の充放電経路の抵抗値を R とすると、

$$T_s / (R \cdot C_d) < 2.5 \text{ の場合}$$

$$C_d / C_s \leq 0.164 \{ T_s / (R \cdot C_d) \}^{0.2198}$$

$$T_s / (R \cdot C_d) \geq 2.5 \text{ の場合}$$

$$C_d / C_s \leq 0.2$$

が成立する構成である。

また、本発明の装置は、以上のように、容量性負荷駆動回路は、電源から電源電位が付与された電源端子と、電源から供給された電源電位と異なる基準電源電位、または接地電位が基準電位として付与された基準電位端子と、基準電位と電源電位との間で、かつ互いに異なる初期電位が付与された複数のエネルギー蓄積素子と、基準電位端子、複数のエネルギー蓄積素子、および電源端子を選択的に容量性負荷と接続するための切り替え手段とを備え、上記切り替え手段は、基準電位端子を容量性負荷に接続した後に各エネルギー蓄積素子とその初期電位が基準電位に

近い方から順に容量性負荷に接続する第1の充電ステップと、その後に容量性負荷を電源端子と選択的に接続する第2の充電ステップと、その後各エネルギー蓄積素子とその初期電位が電源電位に近い方から順に容量性負荷に接続する放電ステップとを実行するようになっており、エネルギー蓄積素子の静電容量成分を C_s 、容量性負荷の静電容量を C_d 、エネルギー蓄積素子の接続が持続される時間を T_s 、切り替え手段を含む、容量性負荷に対するエネルギー蓄積素子の充放電経路の抵抗値を R とすると、

$T_s / (R \cdot C_d) < 2.5$ の場合

$$C_d / C_s \leq 0.164 \{ T_s / (R \cdot C_d) \}^{0.2198}$$

$T_s / (R \cdot C_d) \geq 2.5$ の場合

$$C_d / C_s \leq 0.2$$

が成立する構成である。

上記各構成によれば、容量性負荷の端子電圧の絶対値を減少させて容量性負荷を放電させたときに、第1のエネルギー蓄積素子の蓄積静電エネルギーを、容量性負荷へのエネルギー供給前とほぼ等しくなるように回生することができる。したがって、第1のエネルギー蓄積素子が見かけ上エネルギーを消費しなくなり、高い効率で電力回生を行うことができる。

さらに、上記各構成によれば、第1～第3のステップの間に、容量性負荷の電圧が、最終到達電圧（第1の充電ステップを無限時間継続したときに容量性負荷の電圧が到達する最終の電圧）の90%に到達する。これにより、エネルギー蓄積素子から容量性負荷への電荷の流出によるエネルギー蓄積素子の電圧変化が小さくなり、パルス発生時の電力回生

率が良好となり、消費電力をより一層低減できる。また、1回のパルス発生によるエネルギー蓄積素子の電圧変化が小さくなるので、この電圧変化を補正することなく次のパルス発生を行うことが可能となる。

5 発明の詳細な説明の項においてなされた具体的な実施態様または実施例は、あくまでも、本発明の技術内容を明らかにするものであって、そのような具体例にのみ限定して狭義に解釈されるべきものではなく、本発明の精神と次に記載する特許請求事項との範囲内で、いろいろと変更して実施することができるものである。

10 産業上の利用の可能性

本発明によれば、以上のように、消費電力を低減することが可能な容量性負荷を駆動するための容量性負荷駆動回路および容量性負荷駆動方法、並びにそれを用いた装置を提供できる。

したがって、本発明は、容量性負荷である圧電素子または静電駆動電
15 極などをインクの吐出に用いる画像形成装置、プラズマディスプレイの放電電極、または液晶ディスプレイの駆動回路等に備えられる、容量性負荷を駆動するための容量性負荷駆動回路および容量性負荷駆動方法、並びに、それを用いた画像形成装置、表示装置、電圧パルス発生装置、直流－交流変換器等の装置に好適に利用することができる。

請 求 の 範 囲

1. 容量性負荷を充放電させるための容量性負荷駆動回路において、
電源から供給された静電エネルギーを分割して蓄積するための複数の
5 エネルギー蓄積素子と、

上記容量性負荷と上記複数のエネルギー蓄積素子との接続を切り替えるための切り替え手段とを備え、

上記切り替え手段は、容量性負荷の充電時に、上記複数のエネルギー蓄積素子から順次、容量性負荷へ静電エネルギーが供給されるように上記接続を切り替え、容量性負荷の放電時に、上記複数のエネルギー蓄積素子に順次、容量性負荷から静電エネルギーが回収されるように上記接続を切り替えるようになっている容量性負荷駆動回路。

2. 容量性負荷を充放電させるための容量性負荷駆動回路において、異なる複数の初期電位が付与された複数のエネルギー蓄積素子と、
15 電源からの基準電源電位あるいは接地電位が基準電位として付与された基準電位端子と、

上記エネルギー蓄積素子および基準電位端子を選択的に容量性負荷と接続するための切り替え手段とを備え、

上記複数のエネルギー蓄積素子は、0でない第1の初期電位を持つ第1のエネルギー蓄積素子と、第1の初期電位と同極性でかつ第1の初期電位より絶対値の大きい第2の初期電位を持つ第2のエネルギー蓄積素子とを含み、

上記基準電位は、接地電位、電源から供給された第1の初期電位と同極性でかつ第1の初期電位より絶対値の小さい電位、または電源から供

給された第 1 の初期電位と逆極性の電位であり、

上記切り替え手段は、容量性負荷を基準電位端子と選択的に接続した後、第 1 のエネルギー蓄積素子と選択的に接続することで容量性負荷の端子電圧を第 1 の初期電位に近づくように変化させる第 1 の充電ステップと、その後、容量性負荷を第 2 のエネルギー蓄積素子と選択的に接続することで容量性負荷の端子電圧の絶対値を増大させる第 2 の充電ステップと、その後、容量性負荷を第 1 のエネルギー蓄積素子と選択的に接続することで容量性負荷の端子電圧の絶対値を減少させると共に第 1 のエネルギー蓄積素子の蓄積静電エネルギーを第 1 の充電ステップの前とほぼ等しくなるように回生する放電ステップとを実行するようになっている容量性負荷駆動回路。

3. 上記基準電位端子は、接地電位を有する接地端子であり、

上記切り替え手段は、接地端子および複数のエネルギー蓄積素子を選択的に容量性負荷と接続するために、接地端子および複数のエネルギー蓄積素子と容量性負荷との間にそれぞれ設けられた複数のスイッチング素子であり、

複数のエネルギー蓄積素子のうち、少なくとも、最も絶対値の大きい初期電位を持つエネルギー蓄積素子は、直接または間接的に電源に接続されている請求の範囲第 2 項記載の容量性負荷駆動回路。

4. 容量性負荷を充放電させるための容量性負荷駆動回路において、電源から電源電位が付与された電源端子と、

異なる複数の初期電位が付与された複数のエネルギー蓄積素子と、

上記エネルギー蓄積素子および電源端子を選択的に容量性負荷と接続するための切り替え手段とを備え、

上記複数のエネルギー蓄積素子は、電源電位と同極性でかつ電源電位より絶対値の小さい第1の初期電位を持つ第1のエネルギー蓄積素子と、第1の初期電位と同極性でかつ第1の初期電位より絶対値の小さい電位、接地電位、または第1の初期電位と逆極性の電位である第3の初期電位
5 を持つ第3のエネルギー蓄積素子とを含み、

上記切り替え手段は、容量性負荷を第3のエネルギー蓄積素子と選択的に接続した後に第1のエネルギー蓄積素子と選択的に接続することで容量性負荷の端子電圧を第1の初期電位に近づくように変化させる第1の充電ステップと、その後に容量性負荷を電源端子と選択的に接続すること
10 ことで容量性負荷の端子電圧の絶対値を増大させる第2の充電ステップと、その後に容量性負荷を第1のエネルギー蓄積素子と選択的に接続することで容量性負荷の端子電圧の絶対値を減少させると共に、第1のエネルギー蓄積素子の蓄積静電エネルギーを第1の充電ステップの前とほぼ等しくなるように回生する放電ステップとを実行するようになっている
15 容量性負荷駆動回路。

5. 容量性負荷を充放電させるための容量性負荷駆動回路において、異なる複数の初期電位が付与された複数のエネルギー蓄積素子と、
上記複数のエネルギー蓄積素子を選択的に容量性負荷と接続するための切り替え手段とを備え、

20 上記複数のエネルギー蓄積素子は、0でない第1の初期電位を持つ第1のエネルギー蓄積素子と、第1の初期電位より絶対値の大きい第2の初期電位を持つ第2のエネルギー蓄積素子と、第1の初期電位と同極性でかつ第1の初期電位より絶対値の小さい電位、接地電位、または第1の初期電位と逆極性の電位である第3の初期電位を持つ第3のエネルギ

一蓄積素子とを含み、

上記切り替え手段は、容量性負荷を第 3 のエネルギー蓄積素子と選択的に接続した後に第 1 のエネルギー蓄積素子と選択的に接続することで容量性負荷の端子電圧を第 1 の初期電位に近づくように変化させる第 1
5 の充電ステップと、その後に容量性負荷を第 2 のエネルギー蓄積素子と選択的に接続することで容量性負荷の端子電圧の絶対値を増大させる第 2 の充電ステップと、その後に容量性負荷を第 1 のエネルギー蓄積素子と選択的に接続することで容量性負荷の端子電圧の絶対値を減少させると共に、第 1 のエネルギー蓄積素子の蓄積静電エネルギーを第 1 の充電
10 ステップの前とほぼ等しくなるように回生する放電ステップとを実行するようになっている容量性負荷駆動回路。

6. 接地電位を有する接地端子をさらに備え、

上記切り替え手段は、接地端子および複数のエネルギー蓄積素子を選択的に容量性負荷と接続するために、接地端子および複数のエネルギー蓄積素子と容量性負荷との間にそれぞれ設けられた複数のスイッチング
15 素子であり、

複数のエネルギー蓄積素子のうち、少なくとも、最も絶対値の大きい初期電位を持つエネルギー蓄積素子は、直接または間接的に電源に接続されている請求の範囲第 5 項記載の容量性負荷駆動回路。

20 7. 上記切り替え手段は、複数のエネルギー蓄積素子を選択的に容量性負荷と接続するために、複数のエネルギー蓄積素子と容量性負荷との間にそれぞれ設けられた複数のスイッチング素子であり、

複数のエネルギー蓄積素子のうち、少なくとも、最も絶対値の大きい初期電位を持つエネルギー蓄積素子は、直接または間接的に電源に接続

されている請求の範囲第5項記載の容量性負荷駆動回路。

8. 容量性負荷を充放電させるための容量性負荷駆動回路において、
電源から電源電位が付与された電源端子と、

5 電源電位と異なる基準電源電位、または接地電位が基準電位として付
与された基準電位端子と、

基準電位と電源電位との間で、かつ互いに異なる初期電位が付与され
た複数の第1のエネルギー蓄積素子と、

基準電位端子、複数の第1のエネルギー蓄積素子、および電源端子を
選択的に容量性負荷と接続するための切り替え手段とを備え、

10 上記切り替え手段は、基準電位端子を容量性負荷に接続した後に各第
1のエネルギー蓄積素子とその初期電位が基準電位に近い方から順に容
量性負荷に接続することで容量性負荷の端子電圧を電源電位に近づくよ
うに変化させる第1のステップと、その後に容量性負荷を電源端子と選
択的に接続することで容量性負荷の端子電圧の絶対値を増大させる第2
15 のステップと、その後に各第1のエネルギー蓄積素子とその初期電位が
電源電位に近い方から順に容量性負荷に接続することで容量性負荷の端
子電圧の絶対値を減少させると共に、第1のエネルギー蓄積素子の蓄積
静電エネルギーを第1のステップの前とほぼ等しくなるように回生する
第3のステップとを実行するようになっている容量性負荷駆動回路。

20 9. 容量性負荷への充放電による第1のエネルギー蓄積素子の電圧の
ドリフトを防止するために第1のエネルギー蓄積素子にエネルギーを注
入する直流電源が、抵抗回路を介して第1のエネルギー蓄積素子に接続
されている請求の範囲第2項ないし第8項のいずれかに記載の容量性負
荷駆動回路。

10. 上記容量性負荷には所定周期の駆動パルスが印加されるようになっており、

上記抵抗回路の抵抗値と第1のエネルギー蓄積素子の静電容量成分とで決まる時定数が、上記容量性負荷に印加される駆動パルスの周期の50倍以上である請求の範囲第9項記載の容量性負荷駆動回路。

11. 上記容量性負荷には所定周期の駆動パルスが印加されるようになっており、

上記切り替え手段は、駆動パルスの1周期の間に、容量性負荷の接続先を切り替えて容量性負荷に静電エネルギーを供給する充電ステップを複数回実行するようになっており、

第1のエネルギー蓄積素子の静電容量成分を C_s 、上記容量性負荷に印加される駆動パルスの周期を T_p 、各直流電源から第1のエネルギー蓄積素子に至るエネルギー注入経路の抵抗値を R_s 、駆動パルスの1周期の間における充電ステップの実行回数を N としたとき、以下の関係

$$N = 2 \text{ の場合 } \quad 3 \times T_p \leq R_s \cdot C_s \leq 6 \times T_p$$

$$N = 3 \text{ の場合 } \quad 3 \times T_p \leq R_s \cdot C_s \leq 7 \times T_p$$

$$N = 4 \text{ の場合 } \quad 3 \times T_p \leq R_s \cdot C_s \leq 8 \times T_p$$

$$N \geq 5 \text{ の場合 } \quad 3 \times T_p \leq R_s \cdot C_s \leq 10 \times T_p$$

を満たす請求の範囲第9項記載の容量性負荷駆動回路。

12. 上記各エネルギー蓄積素子が、正極性の初期電位を持つ請求の範囲第1項ないし第11項のいずれかに記載の容量性負荷駆動回路。

13. 上記各エネルギー蓄積素子が、負極性の初期電位を持つ請求の範囲第1項ないし第11項のいずれかに記載の容量性負荷駆動回路。

14. 請求の範囲第12項に記載の容量性負荷駆動回路と、請求の範

1 7 2

図第 1 3 項に記載の容量性負荷駆動回路とを並列接続してなる容量性負荷駆動回路。

1 5. 上記複数のエネルギー蓄積素子は、互いに異なる端子電圧を持ち、

5 上記切り替え手段は、容量性負荷の充電時には、各エネルギー蓄積素子を端子電圧の絶対値が小さい方から順に容量性負荷に接続する一方、容量性負荷の放電時には、各エネルギー蓄積素子を端子電圧の絶対値が大きい方から順に容量性負荷に接続するようになっている請求の範囲第 1 項ないし第 1 4 項のいずれかに記載の容量性負荷駆動回路。

10 1 6. 上記エネルギー蓄積素子は、コンデンサである請求の範囲第 1 項ないし第 1 5 項のいずれかに記載の容量性負荷駆動回路。

15 1 7. エネルギー蓄積素子の一部には、上記容量性負荷からエネルギー蓄積素子に回収した静電エネルギーを、上記容量性負荷とは異なる外部の素子に供給するためのエネルギー出力経路が接続されている請求の範囲第 1 項ないし第 1 5 項のいずれかに記載の容量性負荷駆動回路。

1 8. 上記切り替え手段は、容量性負荷の放電時に容量性負荷を端子電圧の絶対値が最も小さいエネルギー蓄積素子に接続した後、容量性負荷を接地するようになっている請求の範囲第 1 7 項記載の容量性負荷駆動回路。

20 1 9. 上記切り替え手段は、容量性負荷の放電時に容量性負荷を端子電圧の絶対値が最も小さいエネルギー蓄積素子に接続した後、容量性負荷の充電を開始するまでの間、容量性負荷と端子電圧の絶対値が最も小さいエネルギー蓄積素子との接続を維持するようになっている請求の範囲第 1 6 項記載の容量性負荷駆動回路。

20. 電源から供給された電圧を互いに異なる複数の電圧に分圧し、これら電圧を各エネルギー蓄積素子に端子電圧として供給するための分圧手段がさらに設けられている請求の範囲第1項ないし第19項のいずれかに記載の容量性負荷駆動回路。

5 21. 上記分圧手段からエネルギー蓄積素子への電圧の供給を制御するスイッチング部をさらに備え、

上記スイッチング部は、容量性負荷の充電前の所定期間のみ接続状態となるように構成されている請求の範囲第20項記載の容量性負荷駆動回路。

10 22. 接地端子と、

電源電圧を供給するための直流電源と、

接地端子と直流電源との間に接続され、接地電位と電源電圧との間の電位差を分圧する分圧手段とを有し、

15 分圧手段によって分圧された電圧が供給される分圧点に、上記複数のエネルギー蓄積素子が接続されている請求の範囲第20項記載の容量性負荷駆動回路。

23. 異なる電源電圧を持つ複数の直流電源と、

これら直流電源間に接続され、これらの電源電圧間の電位差を分圧する分圧手段とを有し、

20 分圧手段によって分圧された電圧が供給される分圧点に、上記複数のエネルギー蓄積素子が接続されている請求の範囲第20項記載の容量性負荷駆動回路。

24. 上記分圧手段は、電源に対して直列に接続された複数の抵抗を含んでいる請求の範囲第20項記載の容量性負荷駆動回路。

25. 上記抵抗とエネルギー蓄積素子との間に介在し、上記抵抗に流れる電流を増幅すると共に、各エネルギー蓄積素子の端子電圧が所定の電圧に調整されるように入力電圧と異なる電圧を出力する緩衝増幅手段をさらに備える請求の範囲第20項記載の容量性負荷駆動回路。

5 26. 上記分圧手段は、分圧された電圧を安定化させるための定電圧手段を含む請求の範囲第20項記載の容量性負荷駆動回路。

27. 上記分圧手段は、電源と接地線との間に直列接続された複数個の定電圧素子を含み、

10 これら定電圧素子と電源または接地線との間に抵抗が挿入されている請求の範囲第26項記載の容量性負荷駆動回路。

28. 上記分圧手段は、

電源と接地線との間に並列接続された第1の分圧器および第2の分圧器を備え、

第1の分圧器および第2の分圧器はそれぞれ、定電圧手段を含み、

15 第1の分圧器では、定電圧手段と電源との間にプルアップ抵抗が挿入されている一方、

第2の分圧器では、定電圧手段と接地線との間にプルダウン抵抗が挿入されている請求の範囲第26項記載の容量性負荷駆動回路。

20 29. 第1の分圧器に含まれる定電圧素子の数と、第2の分圧器に含まれる定電圧素子の数との差が、1個以下である請求の範囲第28項記載の容量性負荷駆動回路。

30. 定電圧手段とエネルギー蓄積素子との間に、電流制限用抵抗が挿入されている請求の範囲第26項ないし第29項のいずれかに記載の容量性負荷駆動回路。

175

31. 上記定電圧手段は、定電圧素子を含み、

上記定電圧素子は、ツェナーダイオードである請求の範囲第26項ないし第30項のいずれかに記載の容量性負荷駆動回路。

32. 全てのエネルギー蓄積素子の一端が電源または接地線に接続されている請求の範囲第1項ないし第31項のいずれかに記載の容量性負荷駆動回路。

33. 上記電源からエネルギー蓄積素子への静電エネルギーの供給を制御するスイッチング部をさらに備え、

上記スイッチング部は、容量性負荷の充電前の所定期間のみ、上記電源からエネルギー蓄積素子へ静電エネルギーを供給するようになっている請求の範囲第1ないし第32項のいずれかに記載の容量性負荷駆動回路。

34. 内部の接続状態を切り替えることにより一部の容量性負荷に対して選択的に充電または放電を行わせる選択手段をさらに備えている請求の範囲第1項ないし第33項のいずれかに記載の容量性負荷駆動回路。

35. 複数のエネルギー蓄積素子に分配された静電エネルギーを容量性負荷へ供給するためのエネルギー供給経路と、複数のエネルギー蓄積素子から静電エネルギーを回収するためのエネルギー回収経路とが独立して設けられ、

上記選択手段は、エネルギー供給経路およびエネルギー回収経路のそれぞれに設けられている請求の範囲第34項記載の容量性負荷駆動回路。

36. 上記エネルギー供給経路およびエネルギー回収経路の電流を整流するための整流手段をさらに備える請求の範囲第35項記載の容量性負荷駆動回路。

37. 上記容量性負荷は、インクを液滴状に吐出させるインクジェットヘッドに備えられた、インクを加圧するための圧電素子である請求の範囲第1項ないし第36項のいずれかに記載の容量性負荷駆動回路。

5 38. 上記容量性負荷は、静電的吸引力を利用してインクを液滴状に吐出させる静電方式のインクジェットヘッドに備えられた静電駆動電極である請求の範囲第1項ないし第36項のいずれかに記載の容量性負荷駆動回路。

10 39. 請求の範囲第1項ないし第38項のいずれかに記載の容量性負荷駆動回路と、この容量性負荷駆動回路によって充放電される容量性負荷とを備える装置であって、

エネルギー蓄積素子の静電容量成分を C_s 、容量性負荷の静電容量を C_d 、エネルギー蓄積素子の接続が持続される時間を T_s 、切り替え手段を含む、容量性負荷に対するエネルギー蓄積素子の充放電経路の抵抗値を R とすると、

15 $T_s / (R \cdot C_d) < 2.5$ の場合

$$C_d / C_s \leq 0.164 \{ T_s / (R \cdot C_d) \}^{0.2198}$$

$T_s / (R \cdot C_d) \geq 2.5$ の場合

$$C_d / C_s \leq 0.2$$

が成立する装置。

20 40. 請求の範囲第1項ないし第38項のいずれかに記載の容量性負荷駆動回路と、この容量性負荷駆動回路によって充放電される容量性負荷とを備える装置であって、

上記エネルギー蓄積素子の静電容量成分が、容量性負荷の静電容量の100倍以上である装置。

4 1. 容量性負荷と、容量性負荷を充放電させるための容量性負荷駆動回路とを備える装置において、

上記容量性負荷駆動回路は、

電源から電源電位が付与された電源端子と、

5 電源から供給された電源電位と異なる基準電源電位、または接地電位が基準電位として付与された基準電位端子と、

基準電位と電源電位との間の初期電位が付与されたエネルギー蓄積素子と、

10 基準電位端子、エネルギー蓄積素子、および電源端子を選択的に容量性負荷と接続するための切り替え手段とを備え、

上記切り替え手段は、基準電位端子を容量性負荷に接続した後にエネルギー蓄積素子を容量性負荷に接続する第1の充電ステップと、その後に容量性負荷を電源端子と選択的に接続する第2の充電ステップと、その後にエネルギー蓄積素子を容量性負荷に接続する放電ステップとを実行するようになっており、

エネルギー蓄積素子の静電容量成分を C_s 、容量性負荷の静電容量を C_d 、エネルギー蓄積素子の接続が持続される時間を T_s 、切り替え手段を含む、容量性負荷に対するエネルギー蓄積素子の充放電経路の抵抗値を R とすると、

20 $T_s / (R \cdot C_d) < 2.5$ の場合

$$C_d / C_s \leq 0.164 \{ T_s / (R \cdot C_d) \}^{0.2198}$$

$T_s / (R \cdot C_d) \geq 2.5$ の場合

$$C_d / C_s \leq 0.2$$

が成立する装置。

42. 容量性負荷と、容量性負荷を充放電させるための容量性負荷駆動回路とを備える装置において、

上記容量性負荷駆動回路は、

電源から電源電位が付与された電源端子と、

5 電源から供給された電源電位と異なる基準電源電位、または接地電位が基準電位として付与された基準電位端子と、

基準電位と電源電位との間で、かつ互いに異なる初期電位が付与された複数のエネルギー蓄積素子と、

10 基準電位端子、複数のエネルギー蓄積素子、および電源端子を選択的に容量性負荷と接続するための切り替え手段とを備え、

上記切り替え手段は、基準電位端子を容量性負荷に接続した後に各エネルギー蓄積素子とその初期電位が基準電位に近い方から順に容量性負荷に接続する第1の充電ステップと、その後に容量性負荷を電源端子と選択的に接続する第2の充電ステップと、その後に各エネルギー蓄積素子
15 子とその初期電位が電源電位に近い方から順に容量性負荷に接続する放電ステップとを実行するようになっており、

エネルギー蓄積素子の静電容量成分を C_s 、容量性負荷の静電容量を C_d 、エネルギー蓄積素子の接続が持続される時間を T_s 、切り替え手段を含む、容量性負荷に対するエネルギー蓄積素子の充放電経路の抵抗
20 値を R とすると、

$T_s / (R \cdot C_d) < 2.5$ の場合

$C_d / C_s \leq 0.164 \{ T_s / (R \cdot C_d) \}^{0.2198}$

$T_s / (R \cdot C_d) \geq 2.5$ の場合

$C_d / C_s \leq 0.2$

が成立する装置。

43. 容量性負荷の静電容量を C_d 、切り替え手段を含む、容量性負荷に対するエネルギー蓄積素子の充放電経路の抵抗値を R 、エネルギー蓄積素子の接続が持続される時間を T_s 、最終到達電圧を V 、発生する
5 電圧波形のスルーレート（10%-90%の立上がり速度）を SR とし、
 $y = T_s / (R \cdot C_d)$ とすると、

$$SR \leq V / (R \cdot C_d) * (-0.0002y^4 + 0.001y^3 + 0.009y^2 - 0.100y + 0.386)$$

を満たすことを特徴とする請求の範囲第41項に記載の装置。

44. 容量性負荷の静電容量を C_d 、切り替え手段を含む、容量性負荷に対するエネルギー蓄積素子の充放電経路の抵抗値を R 、エネルギー蓄積素子の接続が持続される時間を T_s 、最終到達電圧を V とし、
10 $y = T_s / (R \cdot C_d)$ とすると、

$$50(V/\mu\text{sec}) \leq V / (R \cdot C_d) * (-0.0002y^4 + 0.001y^3 + 0.009y^2 - 0.100y + 0.386)$$

を満たす請求の範囲第43項に記載の装置。

45. 容量性負荷の静電容量を C_d 、切り替え手段を含む、容量性負荷に対するエネルギー蓄積素子の充放電経路の抵抗値を R 、エネルギー蓄積素子の接続が持続される時間を T_s 、最終到達電圧を V 、駆動パルスの1周期の間における個々のエネルギー蓄積素子による充電ステップの実行回数を N 、発生する電圧波形のスルーレート（10%-90%の
20 立上がり速度）を SR とし、

$y = T_s / (R \cdot C_d)$ とすると、

$$N=3 \text{ の場合、} SR \leq V / (R \cdot C_d) * (0.0008y^4 - 0.012y^3 + 0.071y^2 - 0.229y + 0.414)$$

$$N=4 \text{ の場合、} SR \leq V / (R \cdot C_d) * (0.0023y^4 - 0.028y^3 + 0.138y^2 - 0.336y + 0.434)$$

$$N \geq 5 \text{ の場合、} SR \leq V / (R \cdot C_d) * (0.0026y^4 - 0.032y^3 + 0.153y^2 - 0.356y + 0.413)$$

を満たす請求の範囲第42項に記載の装置。

46. 容量性負荷の静電容量を C_d 、切り替え手段を含む、容量性負荷に対するエネルギー蓄積素子の充放電経路の抵抗値を R 、エネルギー蓄積素子の接続が持続される時間を T_s 、最終到達電圧を V 、駆動パルスの1周期の間における個々のエネルギー蓄積素子による充電ステップの
5 実行回数を N とし、

$y = T_s / (R \cdot C_d)$ とすると、

$N = 3$ の場合、

$$50(V/\mu\text{sec}) \leq V/(R \cdot C_d) * (0.0008y^4 - 0.012y^3 + 0.071y^2 - 0.229y + 0.414)$$

10 $N = 4$ の場合、

$$50(V/\mu\text{sec}) \leq V/(R \cdot C_d) * (0.0023y^4 - 0.028y^3 + 0.138y^2 - 0.336y + 0.434)$$

$N \geq 5$ の場合、

$$50(V/\mu\text{sec}) \leq V/(R \cdot C_d) * (0.0026y^4 - 0.032y^3 + 0.153y^2 - 0.356y + 0.413)$$

を満たす請求の範囲第45項に記載の装置。

15 47. エネルギー蓄積素子の静電容量成分を C_s 、容量性負荷の静電容量を C_d とすると、

$$C_d / C_s \leq 0.01$$

である請求の範囲第41項ないし第46項のいずれかに記載の装置。

48. 上記容量性負荷が、インクを加圧することによりインクを液滴
20 状に吐出させるインクジェットヘッドに備えられた静電駆動電極または圧電素子であり、

上記容量性負荷駆動回路が、インクジェットヘッドの静電駆動電極または圧電素子を駆動する駆動回路である請求の範囲第41項ないし第47項のいずれかに記載の装置。

49. 容量性負荷としての静電駆動電極または圧電素子によってインクを加圧することによりインクを液滴状に吐出させるインクジェットヘッドと、上記インクジェットヘッドの静電駆動電極または圧電素子を駆動する駆動回路とを備える画像形成装置において、

5 上記駆動回路が、請求の範囲第1項ないし第36項のいずれかに記載の容量性負荷駆動回路である画像形成装置。

50. 上記インクジェットヘッドは、圧電素子によってインクを加圧することによりインクを液滴状に吐出させるものであり、

10 上記駆動回路は、インクジェットヘッドの圧電素子を駆動するものである請求の範囲第49項記載の画像形成装置。

51. 表示素子と、表示素子を駆動する駆動回路とを備える表示装置において、

15 上記駆動回路が、請求の範囲第1項ないし第35項のいずれかに記載の容量性負荷駆動回路を用いて、表示素子に印加するためのパルスの発生と表示素子からの電力の回収とを行うようになっている表示装置。

52. 単一の直流電圧から交流電圧を発生する直流－交流変換器において、

20 上記駆動回路が、請求の範囲第1項ないし第35項のいずれかに記載の容量性負荷駆動回路を用いて電力回収を行いつつ交流を発生するようになっていることを特徴とする直流－交流変換器。

53. 容量性負荷を充放電させる容量性負荷駆動方法において、

静電エネルギーを複数のエネルギー蓄積素子に分割して蓄積する蓄積ステップと、

上記複数のエネルギー蓄積素子から順次、容量性負荷へ静電エネルギー

一を供給することにより容量性負荷を充電する充電ステップと、

容量性負荷を放電させ、上記複数のエネルギー蓄積素子に順次、容量性負荷から静電エネルギーを回収する回収ステップとを含む容量性負荷駆動方法。

5 5 4. 容量性負荷を充放電させるための容量性負荷駆動方法において、

0 でない第 1 の初期電位を持つ第 1 のエネルギー蓄積素子と、第 2 のエネルギー蓄積素子と、接地電位、電源から供給された第 1 の初期電位と同極性でかつ第 1 の初期電位より絶対値の小さい電位、または電源から供給された第 1 の初期電位と逆極性の電位が基準電位として付与された基準電位端子とを用意するステップと、

第 1 のエネルギー蓄積素子に対して第 1 の初期電位を付与すると共に、第 2 のエネルギー蓄積素子に対して第 1 の初期電位と同極性でかつ第 1 の初期電位より絶対値の大きい第 2 の初期電位を付与する初期電位付与ステップと、

15 容量性負荷を基準電位端子と選択的に接続した後に第 1 のエネルギー蓄積素子と選択的に接続することで容量性負荷の端子電圧を第 1 の初期電位に近づくように変化させる第 1 の充電ステップと、

その後に容量性負荷を第 2 のエネルギー蓄積素子と選択的に接続することで容量性負荷の端子電圧の絶対値を増大させる第 2 の充電ステップと、

20 その後に容量性負荷を第 1 のエネルギー蓄積素子と選択的に接続することで容量性負荷の端子電圧の絶対値を減少させると共に、第 1 のエネルギー蓄積素子の蓄積静電エネルギーを第 1 の充電ステップの前とほぼ等しくなるように回生する放電ステップとを含む容量性負荷駆動方法。

5 5 . 容量性負荷を充放電させるための容量性負荷駆動方法において、
電源から電源電位が付与された電源端子と、第 1 のエネルギー蓄積素
子および第 3 のエネルギー蓄積素子とを用意するステップと、

第 1 のエネルギー蓄積素子に対して電源電位と同極性でかつ電源電位
5 より絶対値の小さい第 1 の初期電位を付与すると共に、第 3 のエネルギー
蓄積素子に対して第 1 の初期電位と同極性でかつ第 1 の初期電位より
絶対値の小さい電位、接地電位、または第 1 の初期電位と逆極性の電位
である第 3 の初期電位を付与する初期電位付与ステップと、

容量性負荷を第 3 のエネルギー蓄積素子と選択的に接続した後に第 1
10 のエネルギー蓄積素子と選択的に接続することで容量性負荷の端子電圧
を第 1 の初期電位に近づくように変化させる第 1 の充電ステップと、

その後に容量性負荷を電源端子と選択的に接続することで容量性負荷
の端子電圧の絶対値を増大させる第 2 の充電ステップと、

その後に容量性負荷を第 1 のエネルギー蓄積素子と選択的に接続する
15 ことで容量性負荷の端子電圧の絶対値を減少させると共に、第 1 のエネ
ルギー蓄積素子の蓄積静電エネルギーを第 1 の充電ステップの前とほぼ
等しくなるように回生する放電ステップとを含む容量性負荷駆動方法。

5 6 . 容量性負荷を充放電させるための容量性負荷駆動方法において、
第 1 のエネルギー蓄積素子、第 2 のエネルギー蓄積素子、および第 3
20 のエネルギー蓄積素子を用意するステップと、

第 1 のエネルギー蓄積素子に対して 0 でない第 1 の初期電位を付与し、
第 2 のエネルギー蓄積素子に対して第 1 のエネルギー蓄積素子の初期電
位より絶対値の大きい第 2 の初期電位を付与し、第 3 のエネルギー蓄積
素子に対して第 1 の初期電位と同極性でかつ第 1 の初期電位より絶対値

の小さい電位、接地電位、または第 1 の初期電位と逆極性の電位である第 3 の初期電位を付与する初期電位付与ステップと、

容量性負荷を第 3 のエネルギー蓄積素子と選択的に接続した後に第 1 のエネルギー蓄積素子と選択的に接続することで容量性負荷の端子電圧を第 1 の初期電位に近づくように変化させる第 1 の充電ステップと、

その後に容量性負荷を第 2 のエネルギー蓄積素子と選択的に接続することで容量性負荷の端子電圧の絶対値を増大させる第 2 の充電ステップと、

その後に容量性負荷を第 1 のエネルギー蓄積素子と選択的に接続することで容量性負荷の端子電圧の絶対値を減少させると共に、第 1 のエネルギー蓄積素子の蓄積静電エネルギーを第 1 の充電ステップの前とほぼ等しくなるように回生する放電ステップとを含む容量性負荷駆動方法。

57. 容量性負荷を充放電させるための容量性負荷駆動方法において、電源から電源電位が付与された電源端子と、

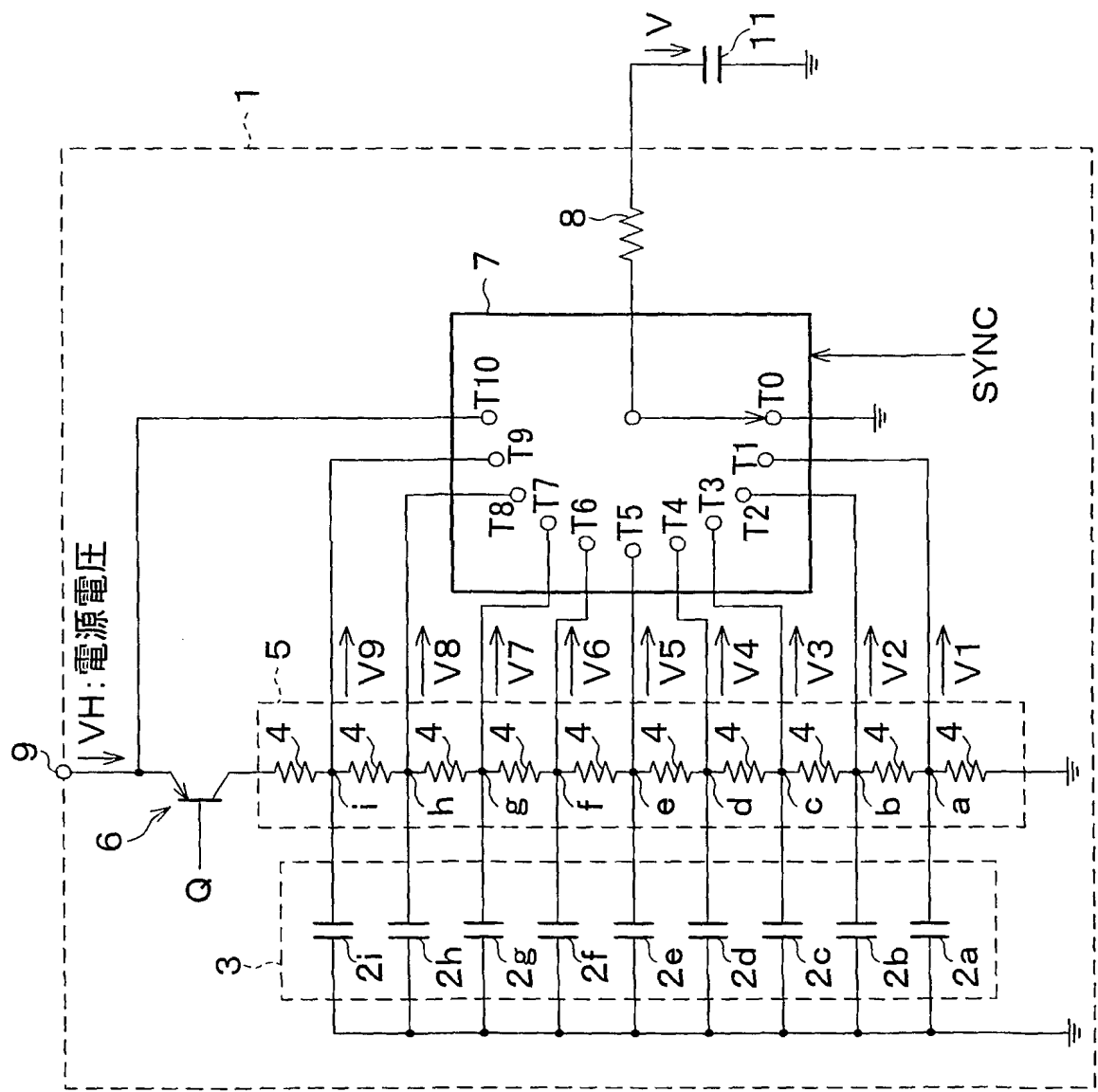
基準電源から供給された電源電位と異なる基準電源電位、または接地電位が基準電位として付与された基準電位端子と、複数の第 1 のエネルギー蓄積素子とを用意する配設ステップと、

上記複数の第 1 のエネルギー蓄積素子に対して、基準電位と電源電位との間で、かつ互いに異なる初期電位を付与する初期電位付与ステップと、

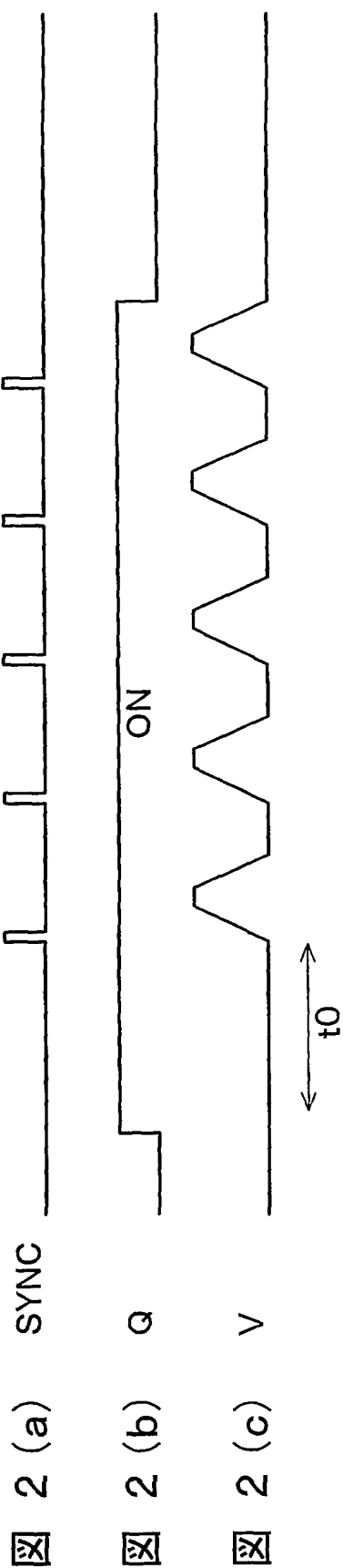
基準電位端子を容量性負荷に接続した後に各第 1 のエネルギー蓄積素子とその初期電位が基準電位に近い方から順に容量性負荷に接続することで容量性負荷の端子電圧を電源電位に近づくように変化させる第 1 のステップと、その後に容量性負荷を電源端子と選択的に接続することで

容量性負荷の端子電圧の絶対値を増大させる第2のステップと、その後
に各第1のエネルギー蓄積素子とその初期電位が電源電位に近い方から
順に容量性負荷に接続することで容量性負荷の端子電圧の絶対値を減少
させると共に、第1のエネルギー蓄積素子の蓄積静電エネルギーを第1
5 のステップの前とほぼ等しくなるように回生する第3のステップとを含
む容量性負荷駆動方法。

図 1



2/81



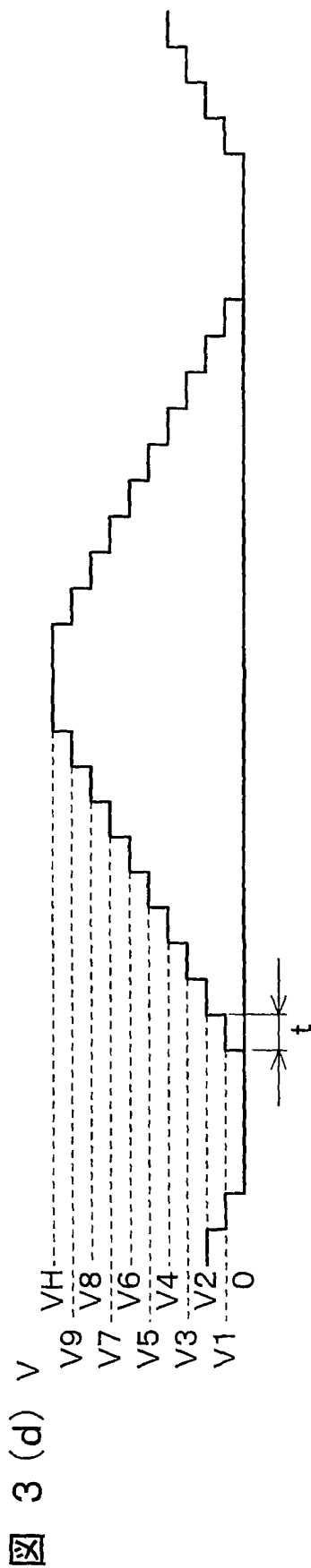
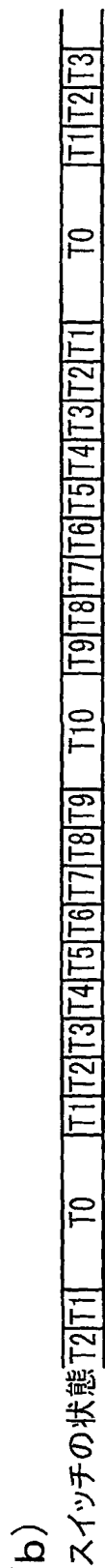
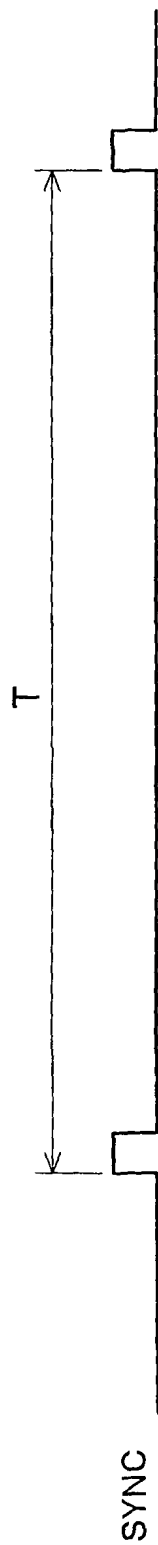
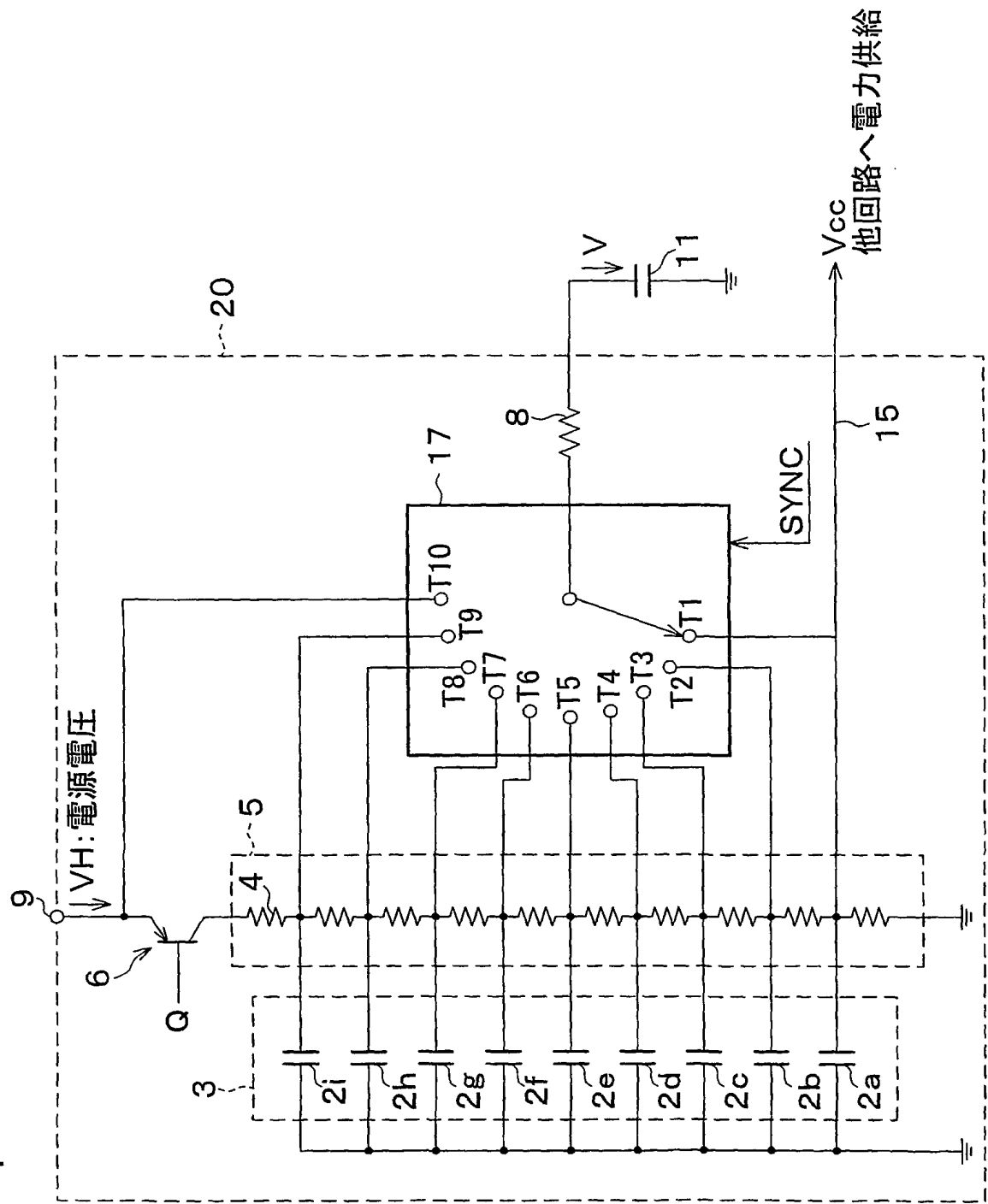
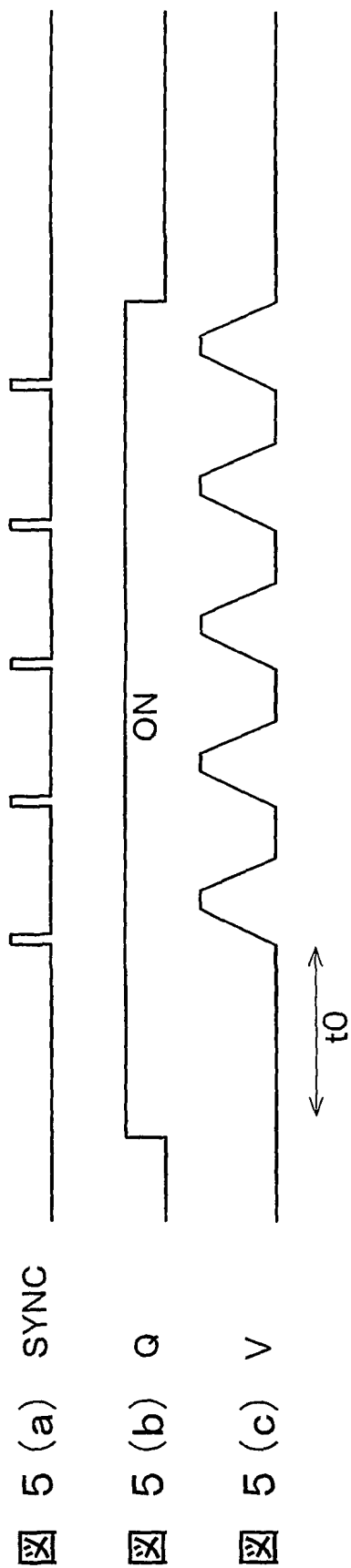


図 4



5/81



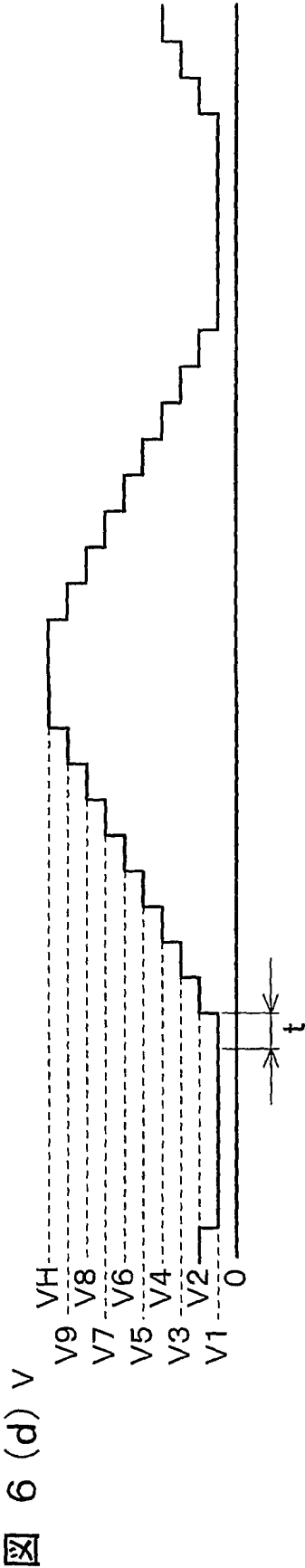
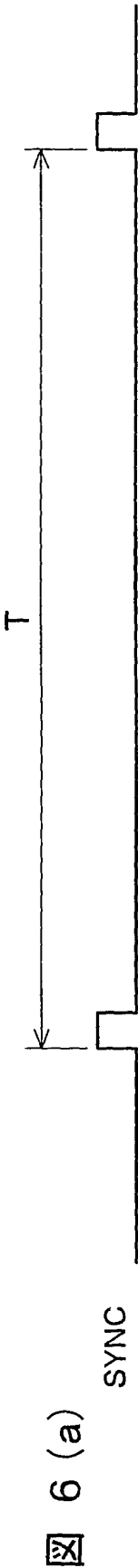


図 7

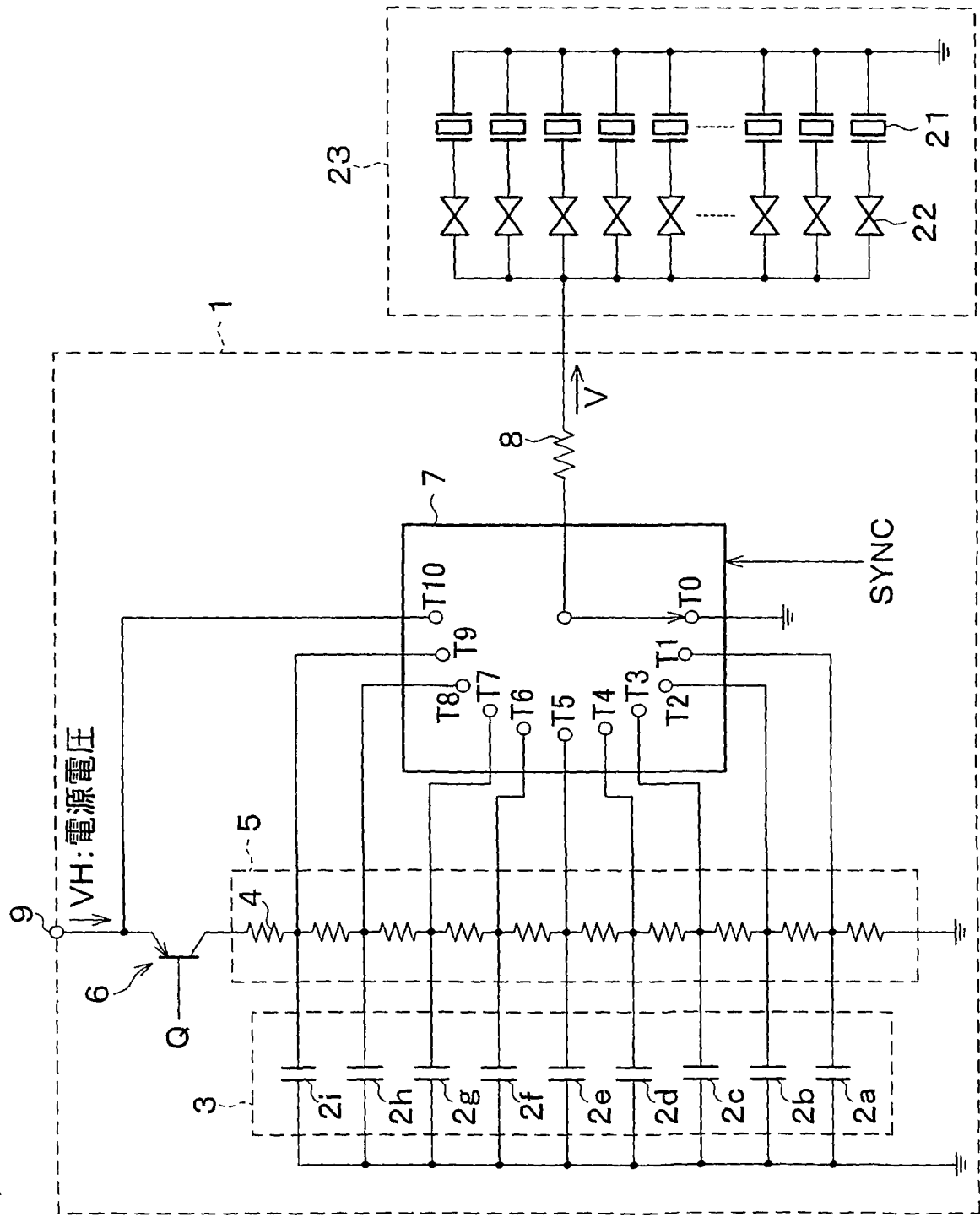
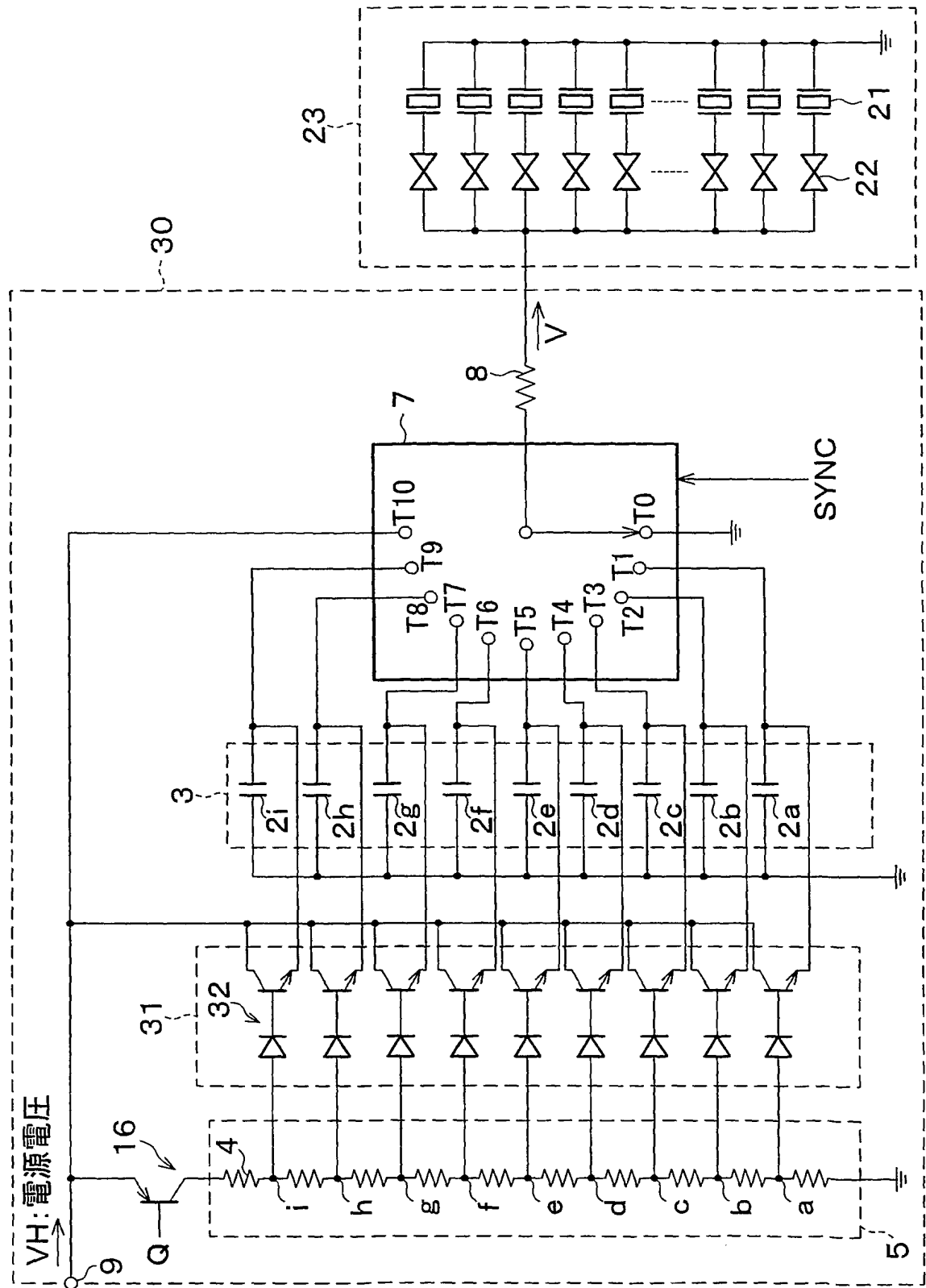
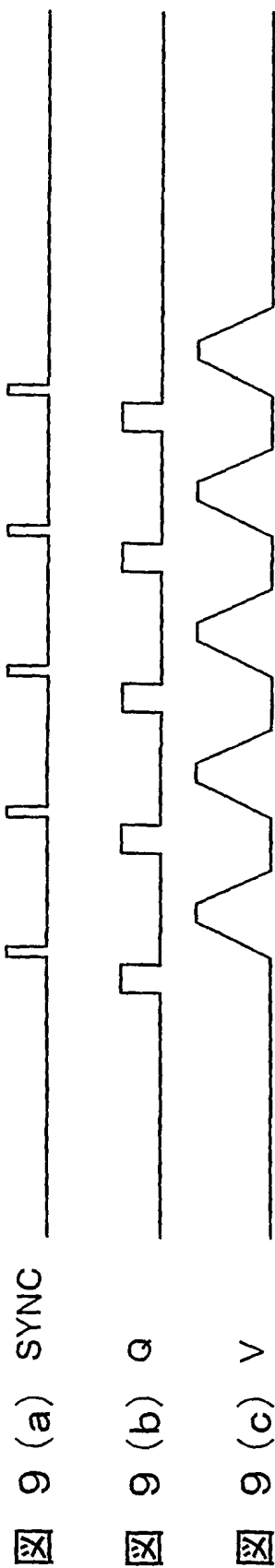


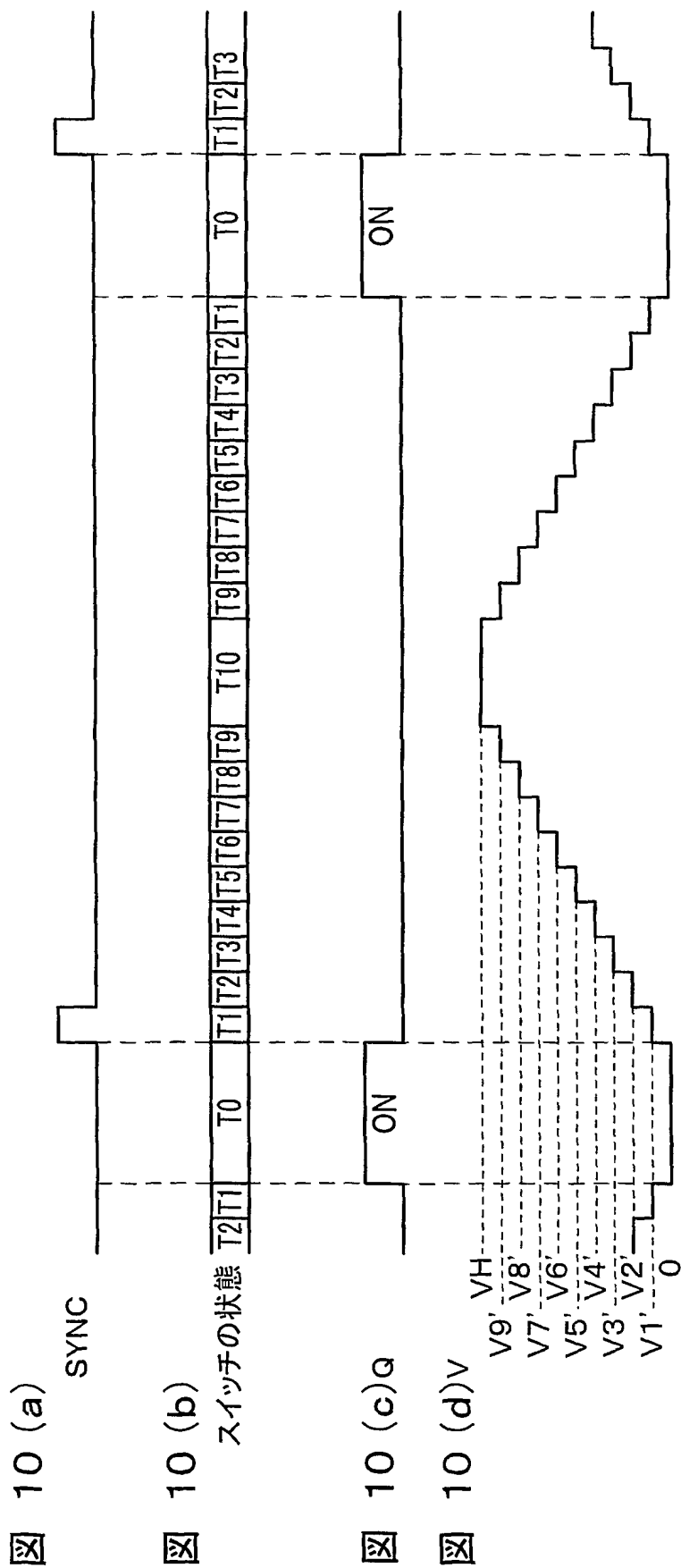
図 8



9/81



10/81



11/81

図 11

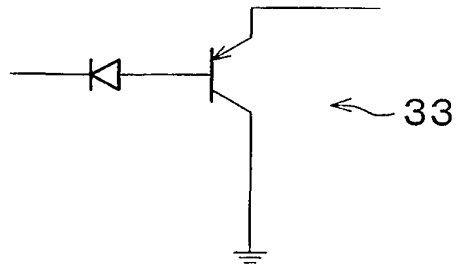


図 12

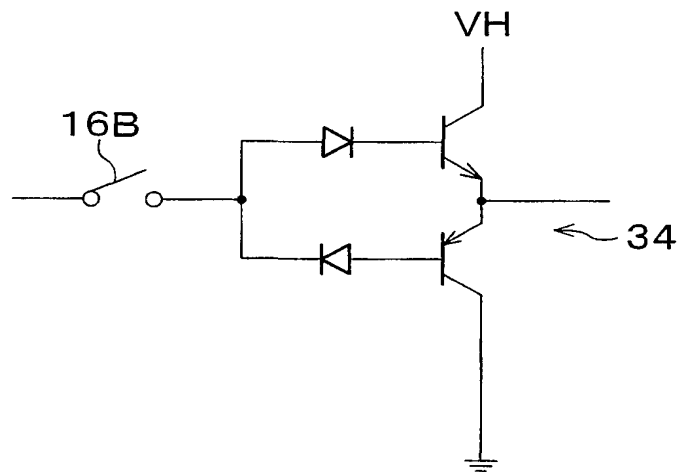
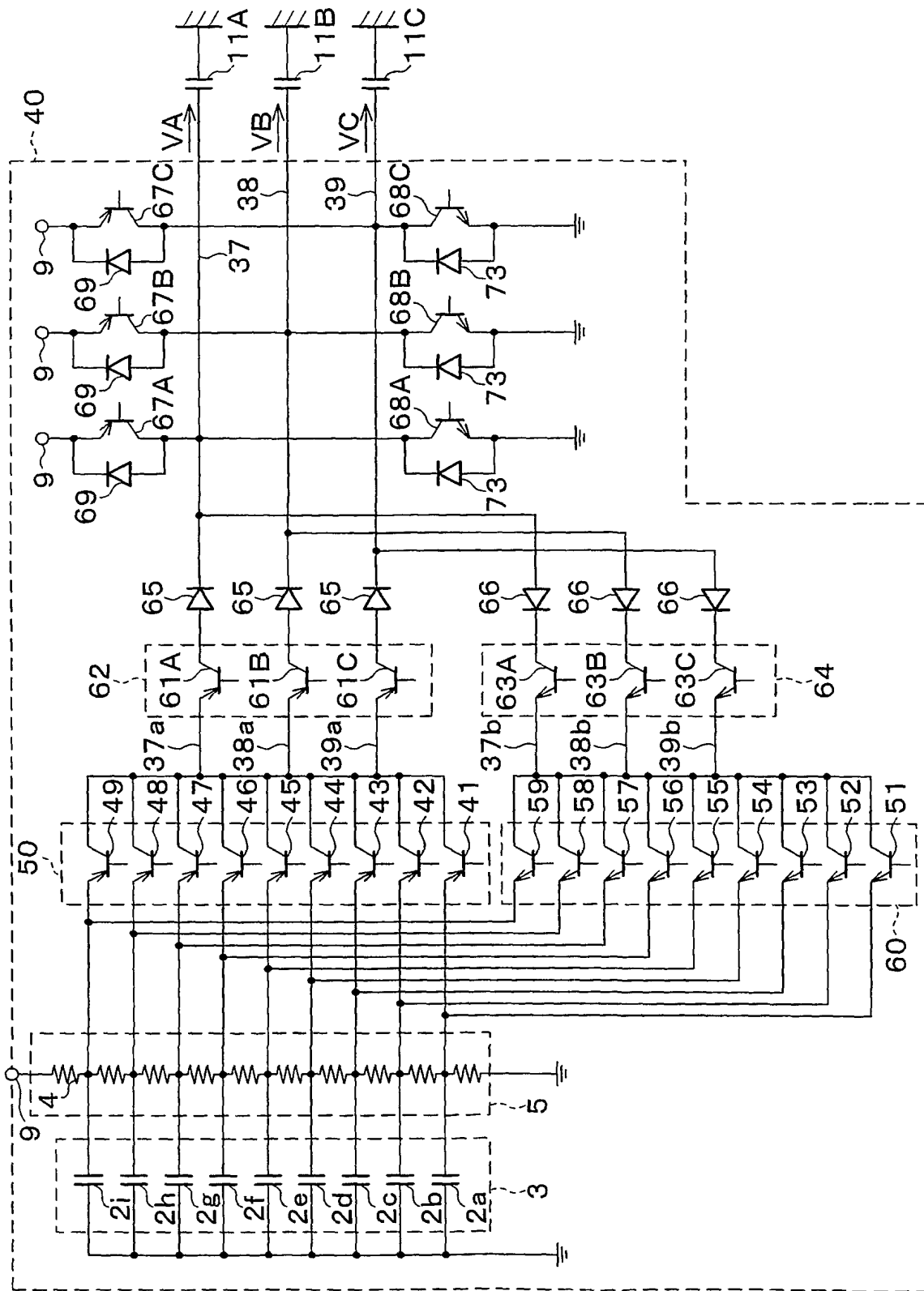


図 13



13/81

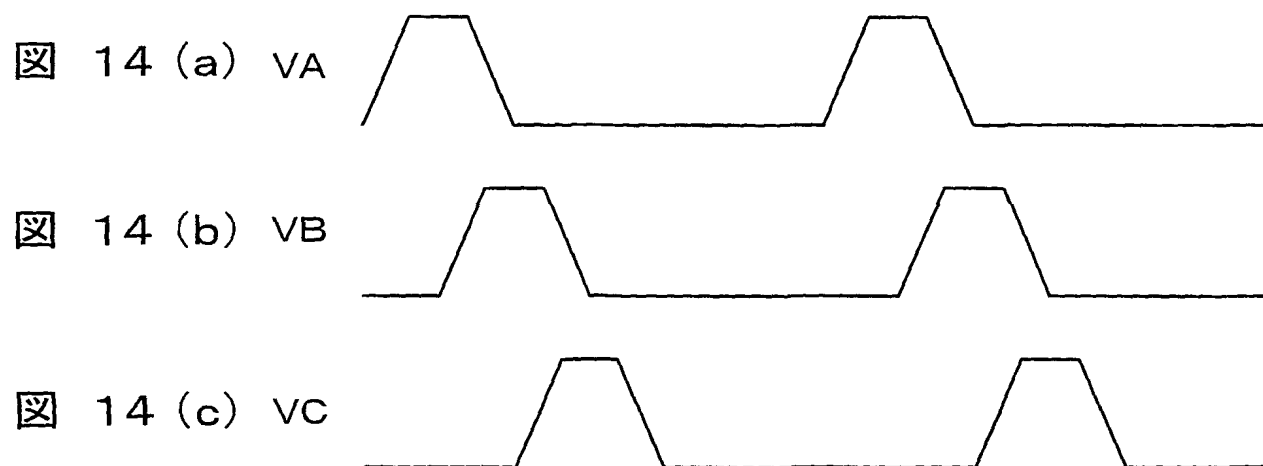
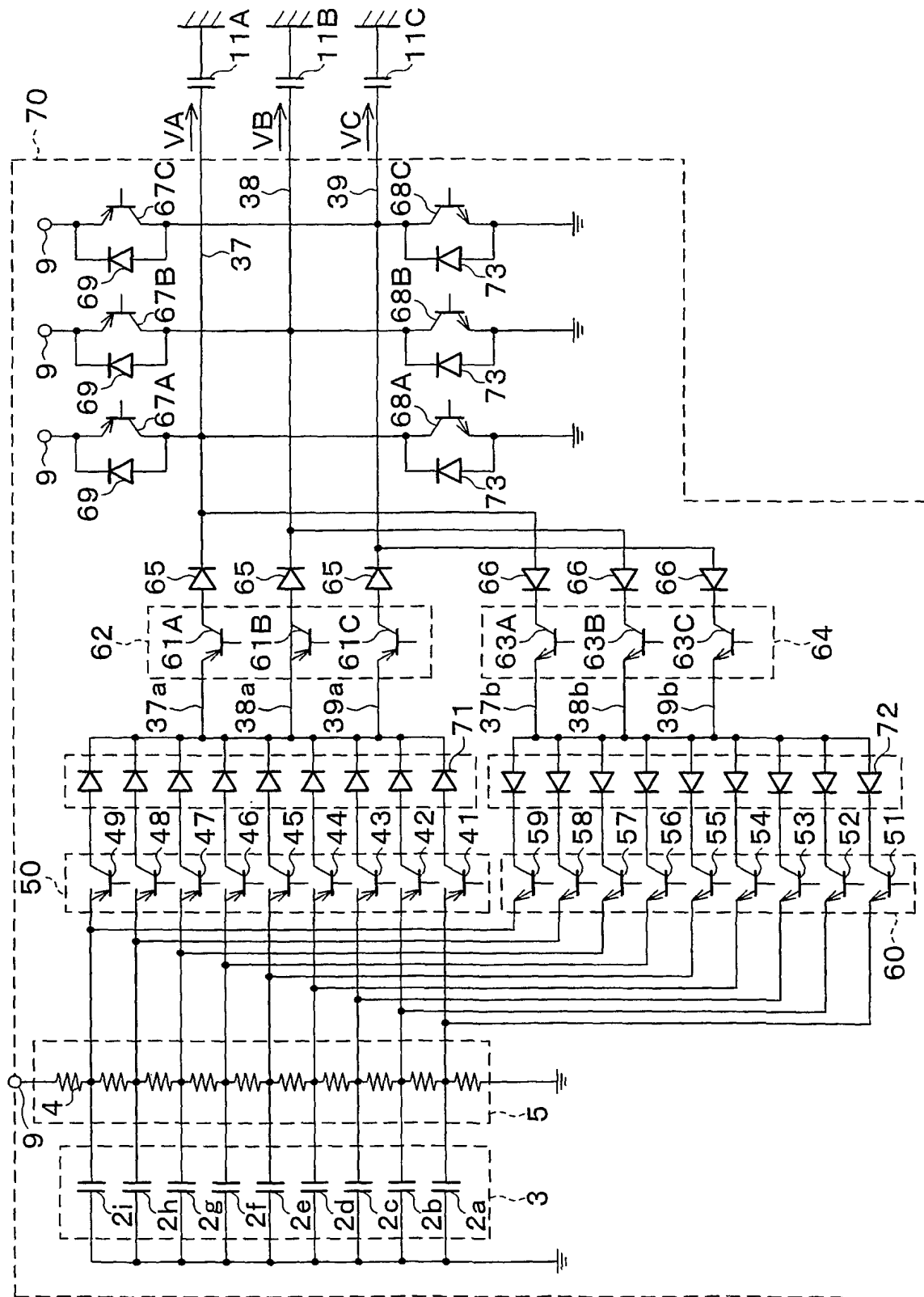


図 15



15/81

図 16 (a) VA



図 16 (b) VB



図 16 (c) VC



16/81

図 17

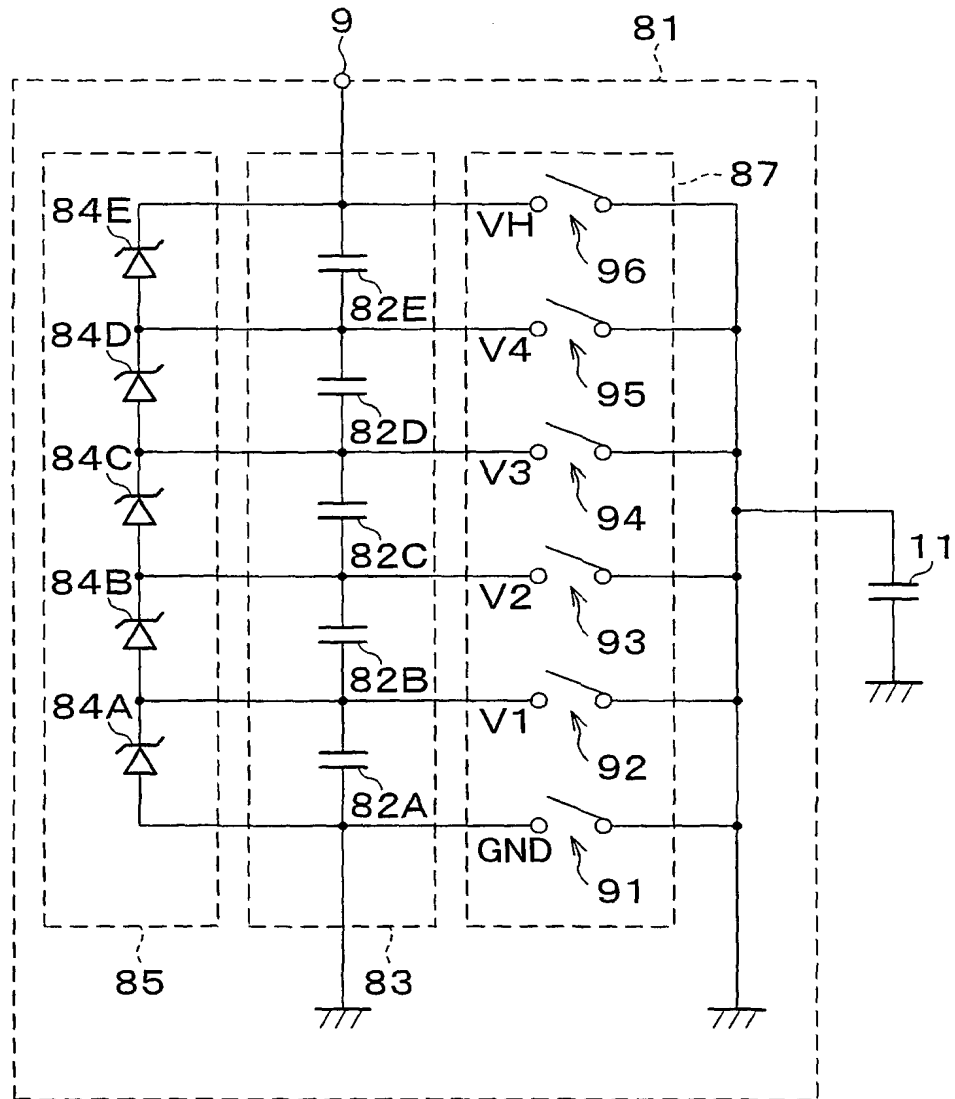


図 18 (a)

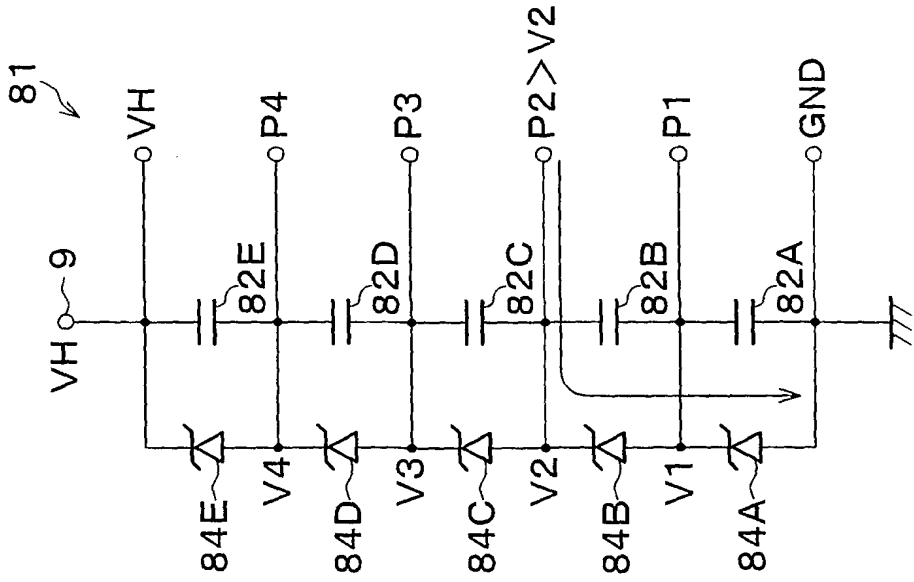


図 18 (b)

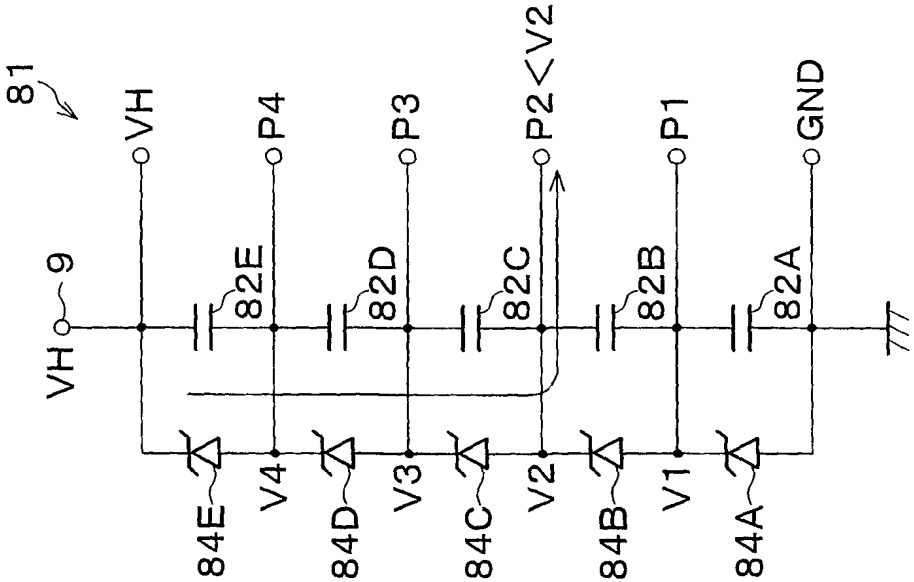


图 19

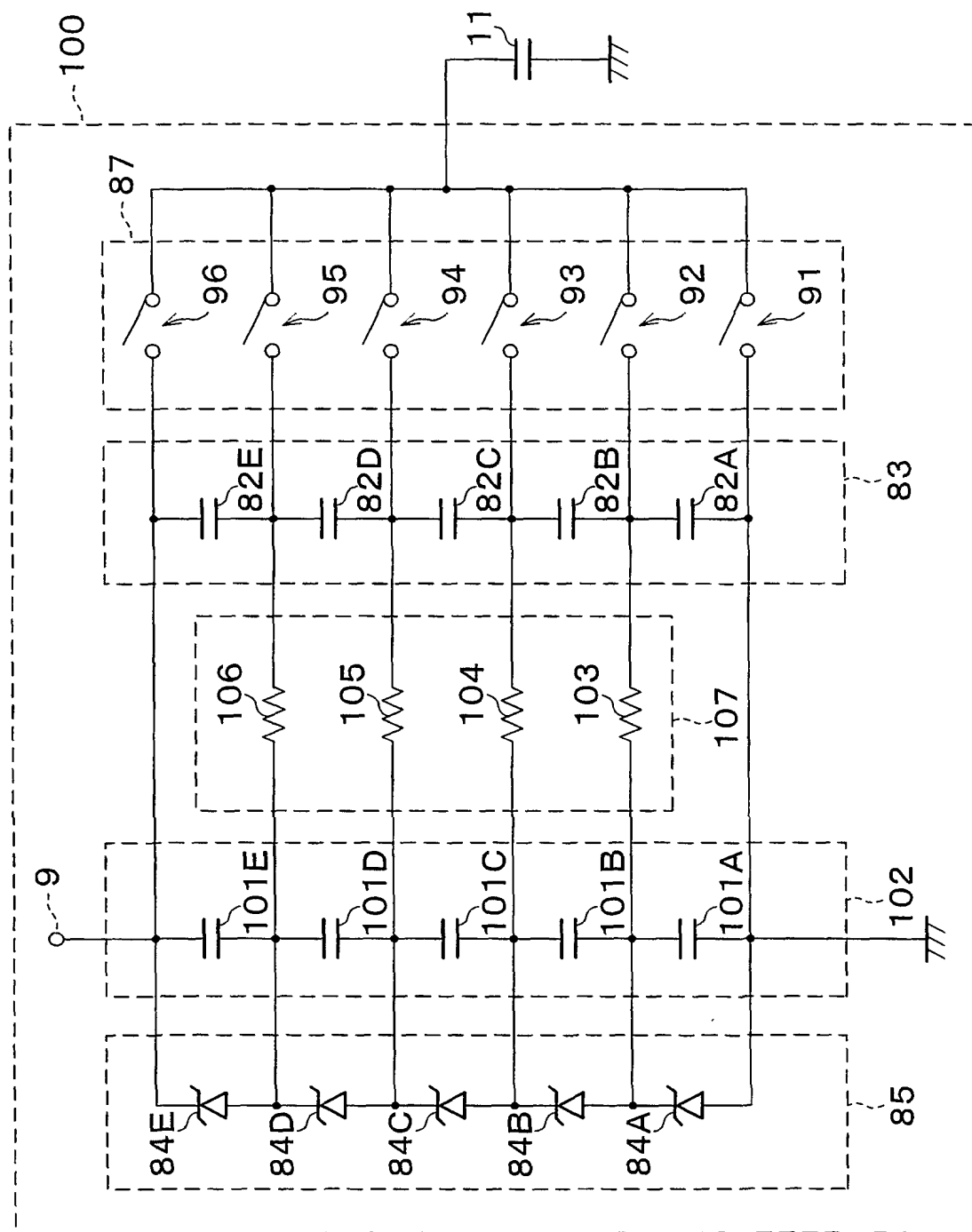
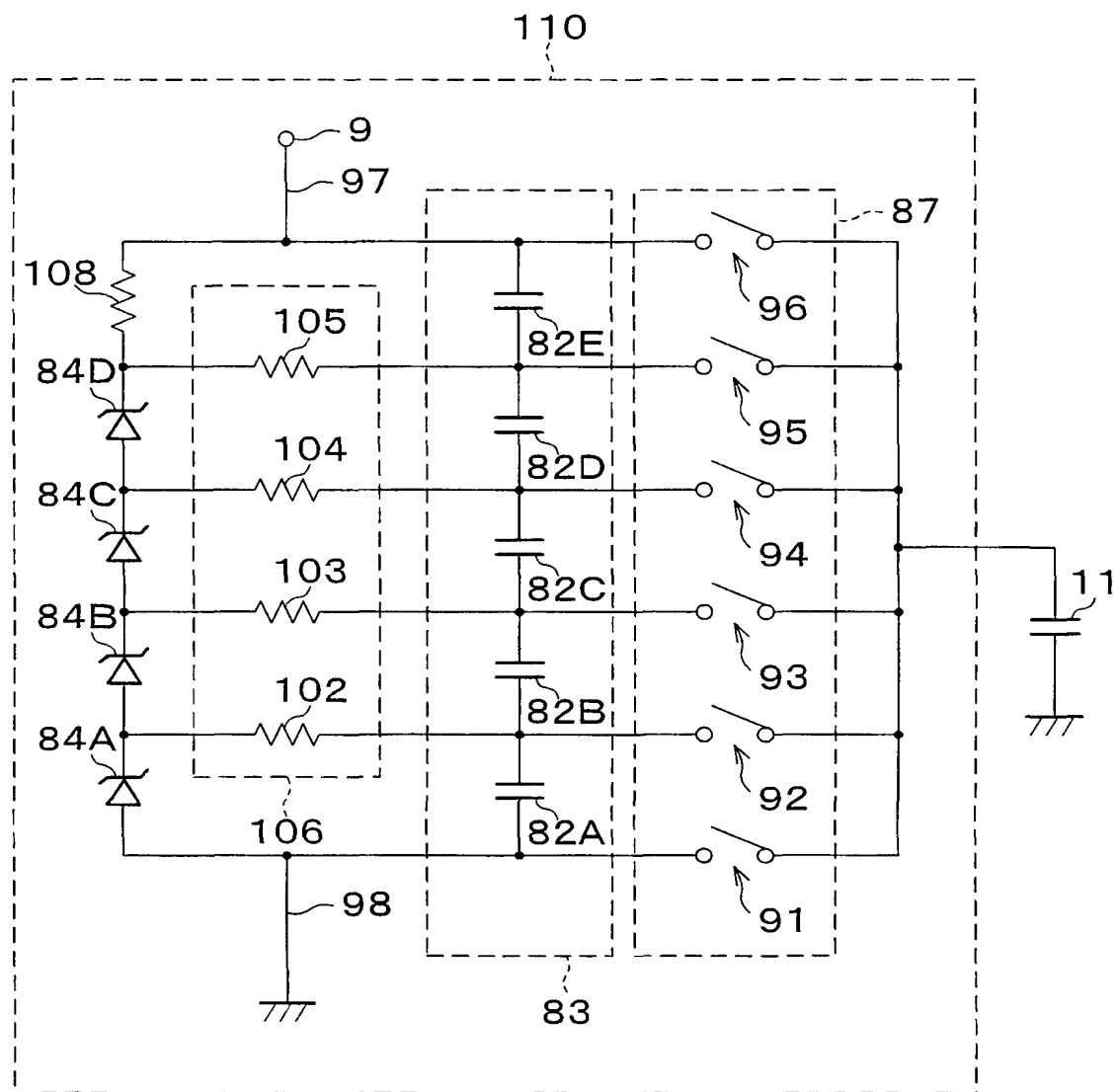
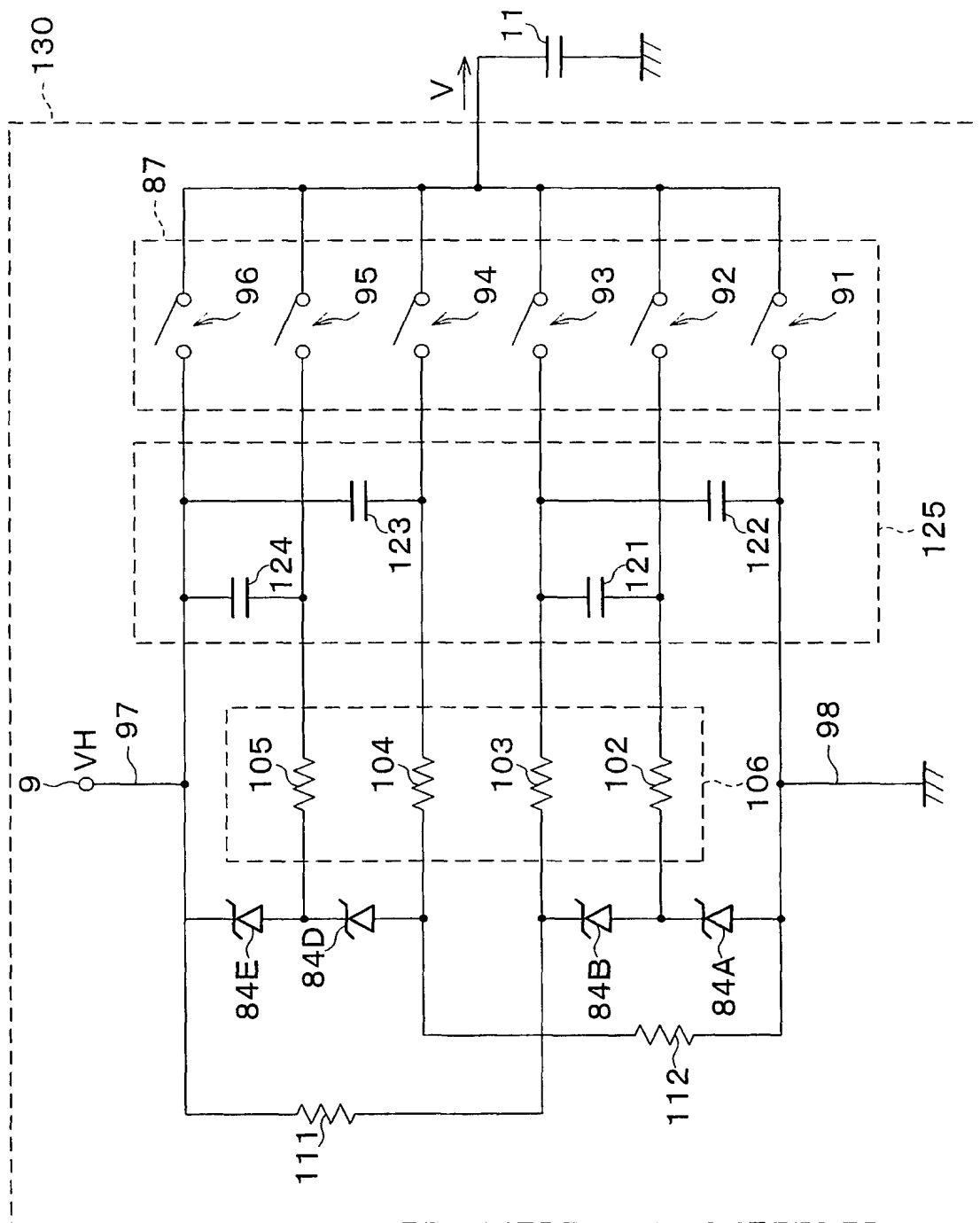


図 20



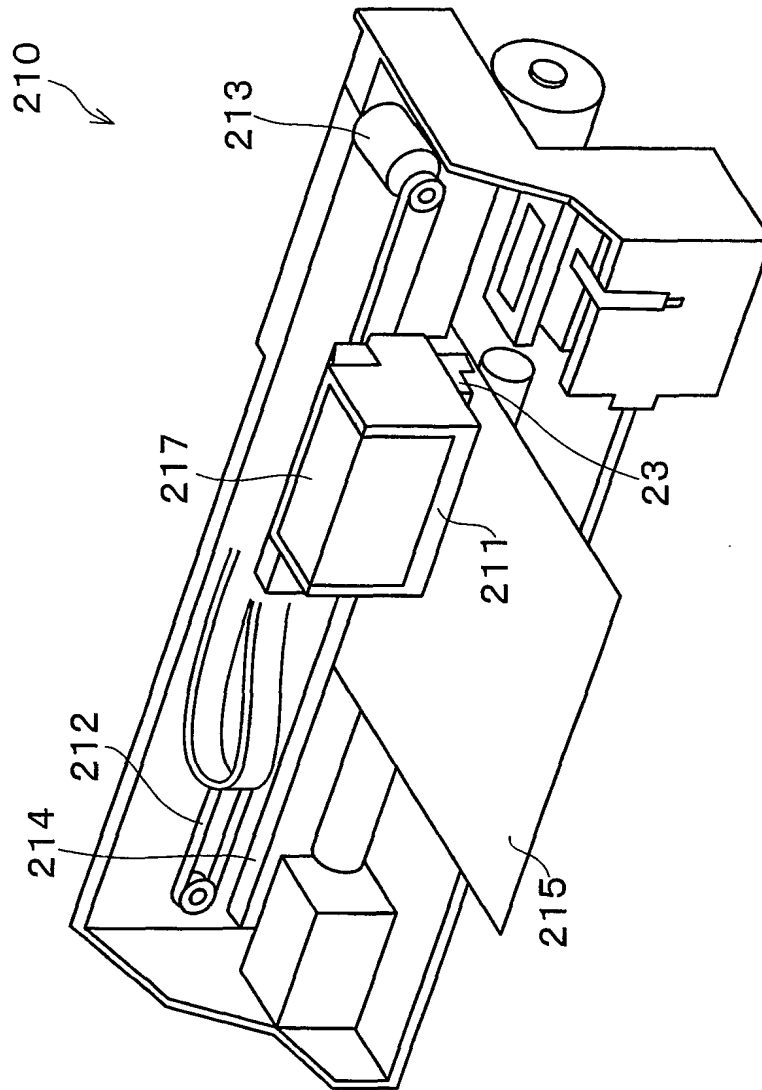
21/81

図 22



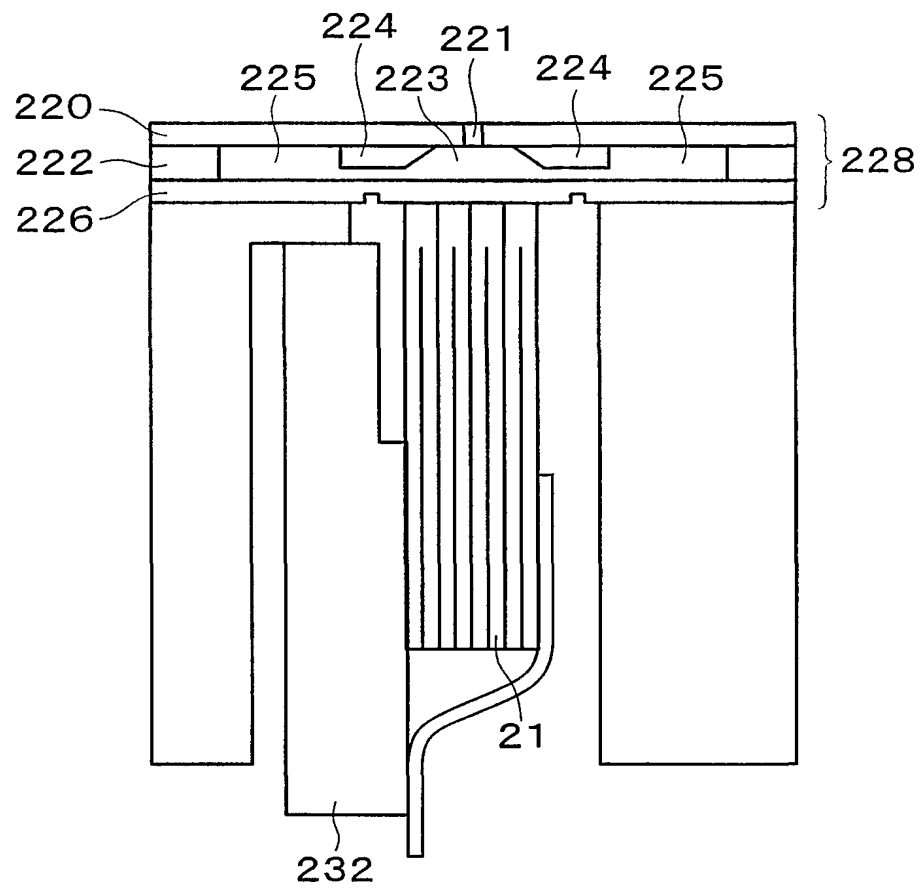
22/81

図 23

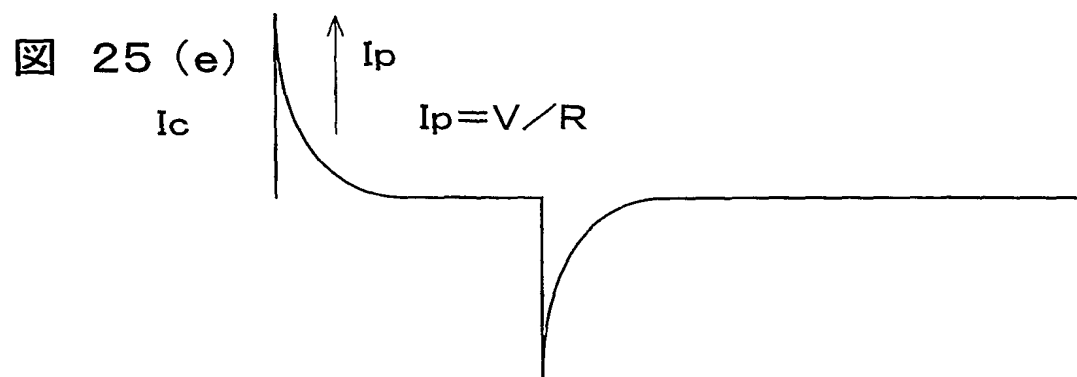
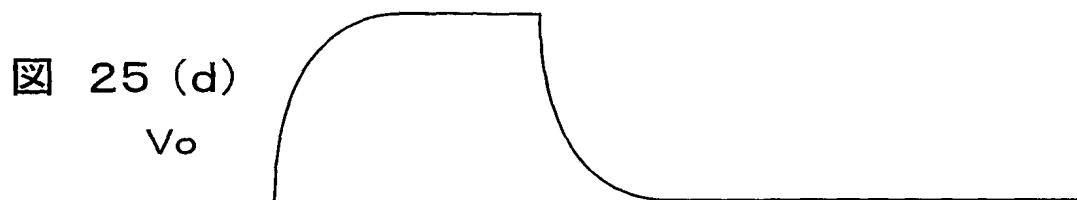
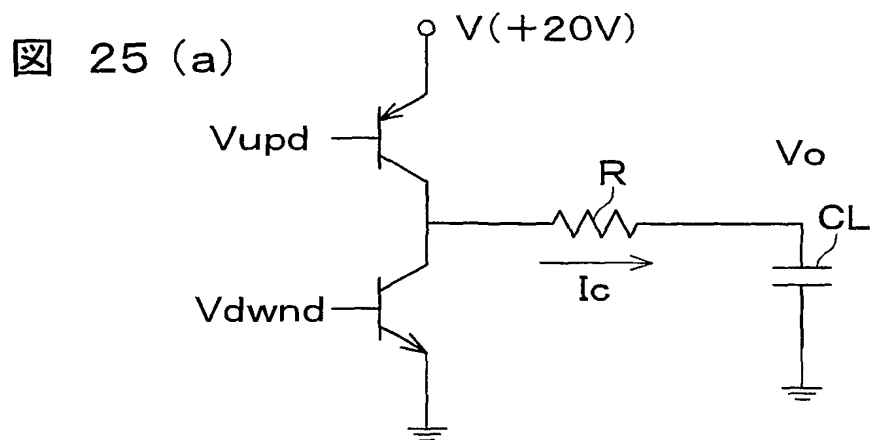


23/81

図 24

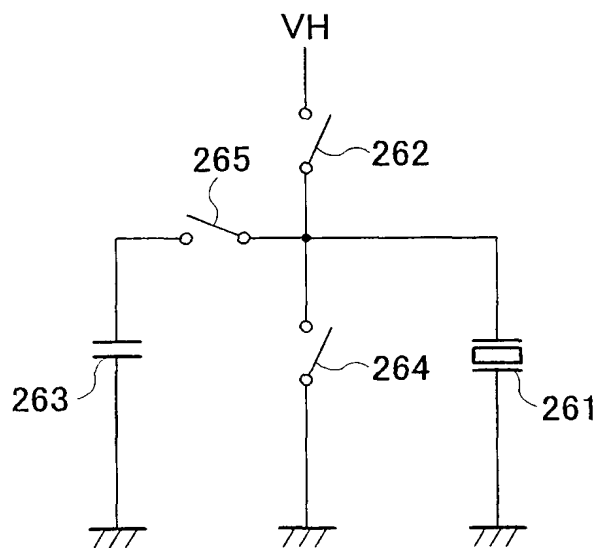


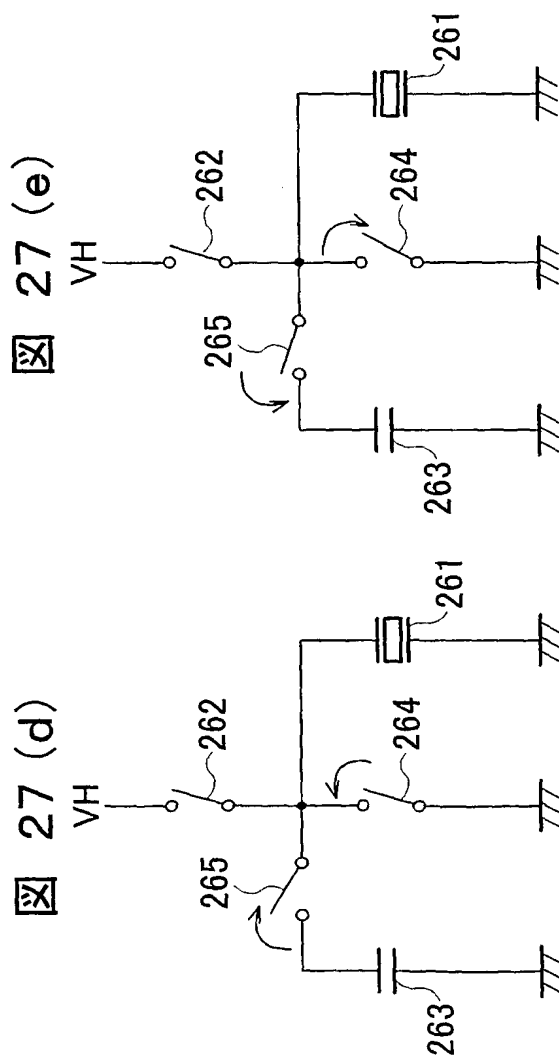
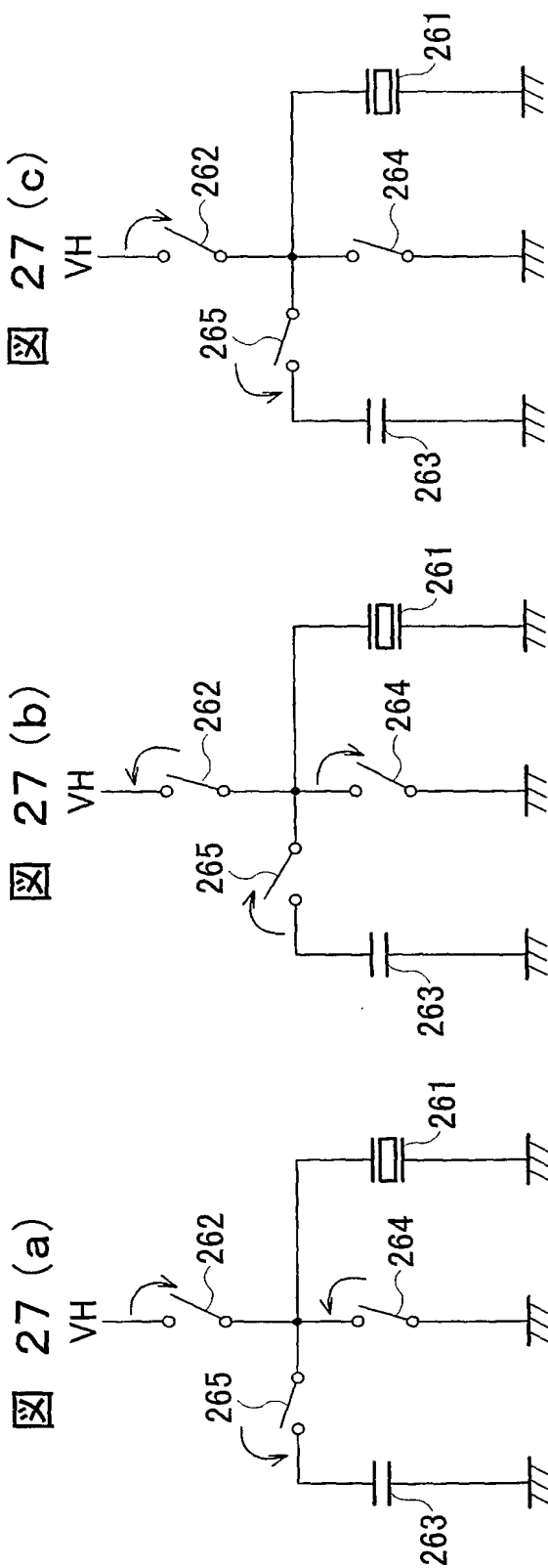
24/81



25/81

図 26





27/81

図 28

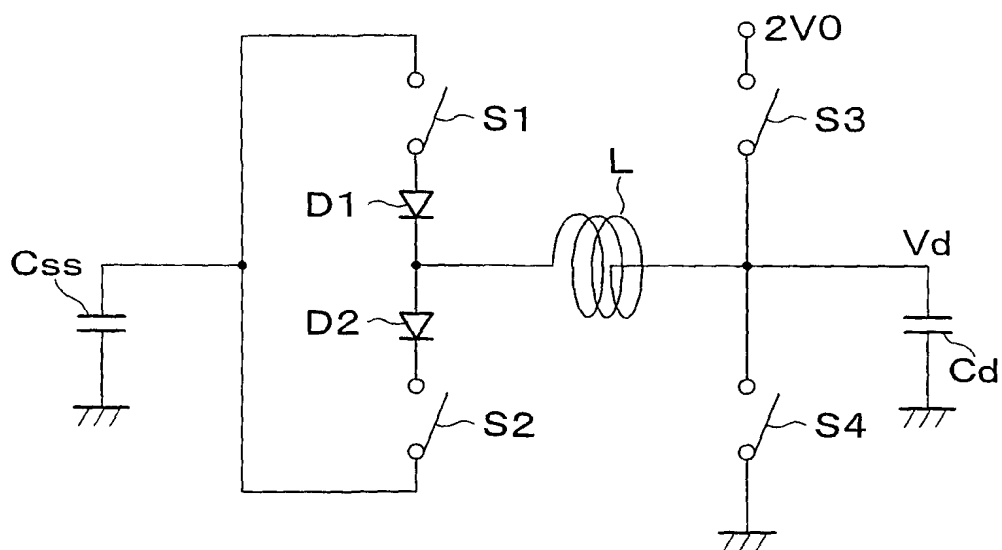
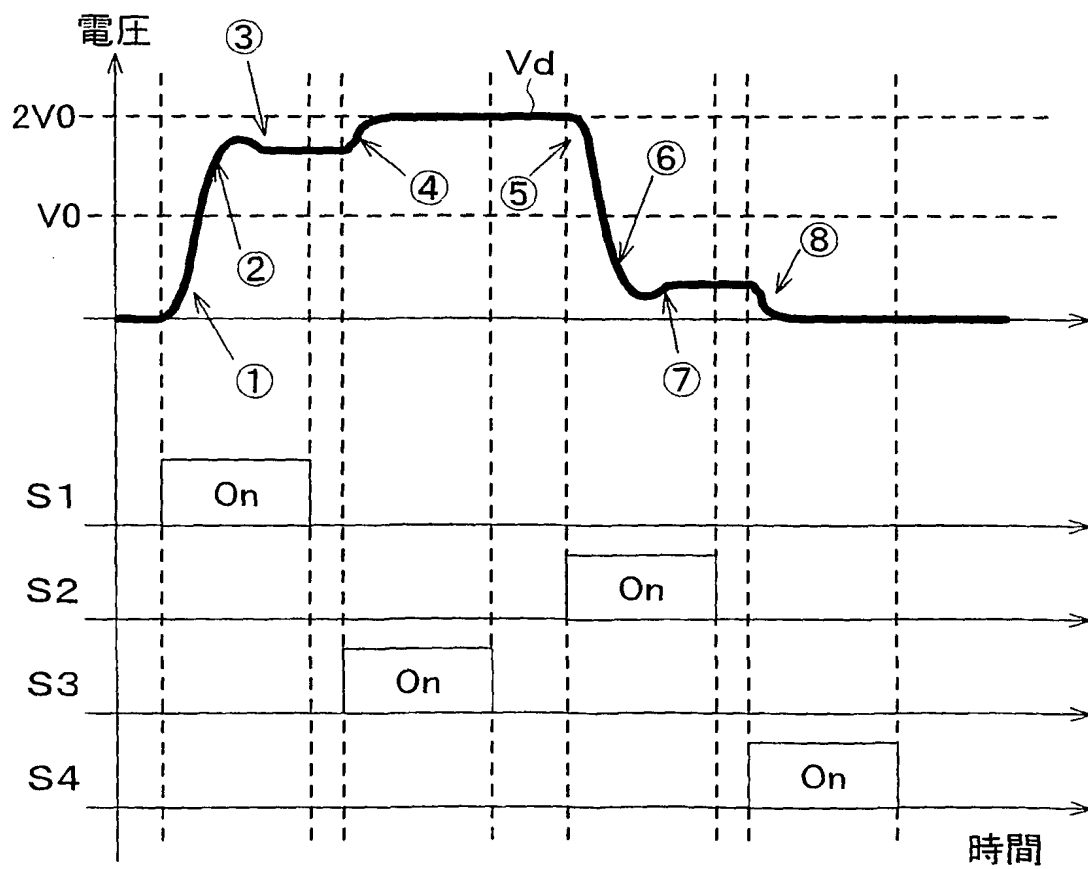


図 29



28/81

図 30

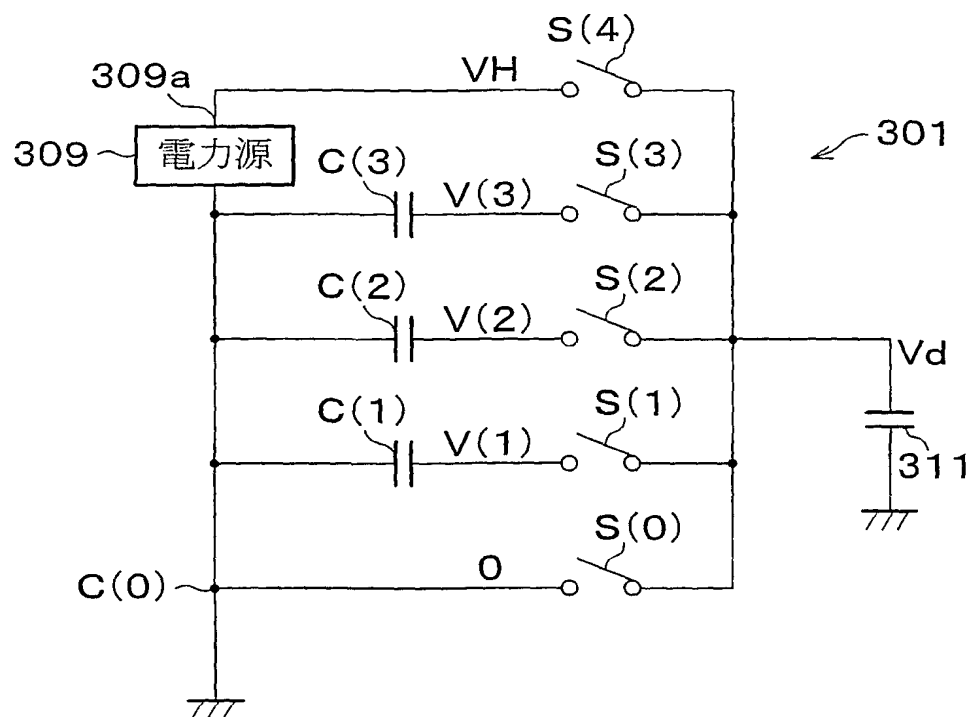


図 31 (a)
初期状態

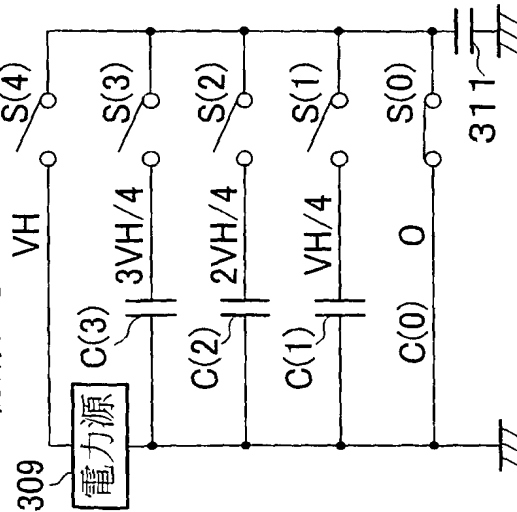


図 31 (b)
第1のステップ

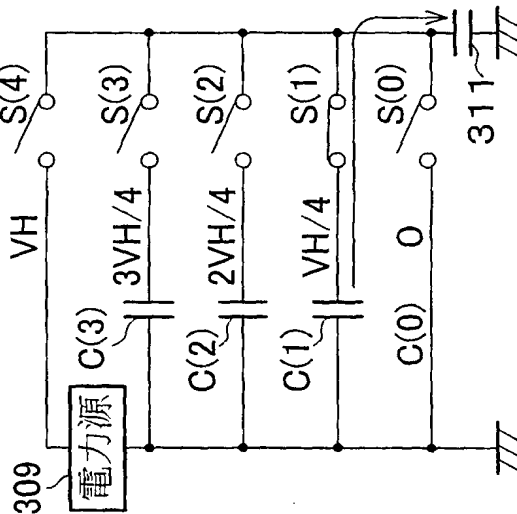


図 31 (c)
第2のステップ

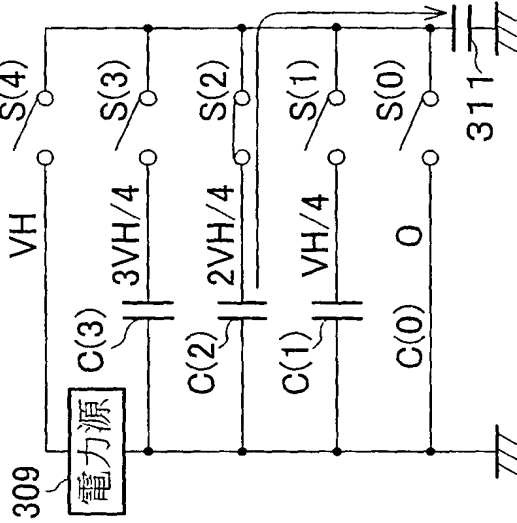


図 31 (d)
第3のステップ

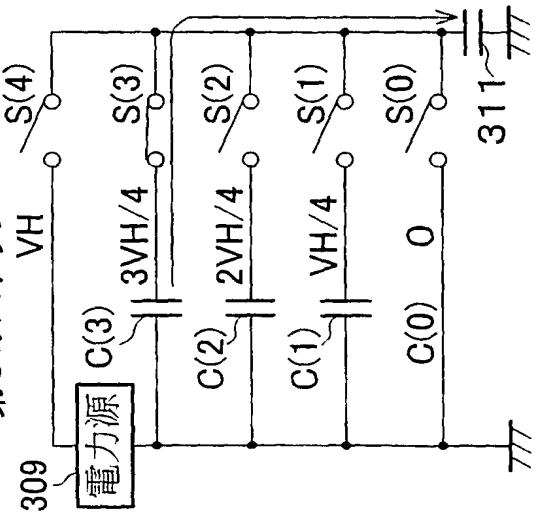
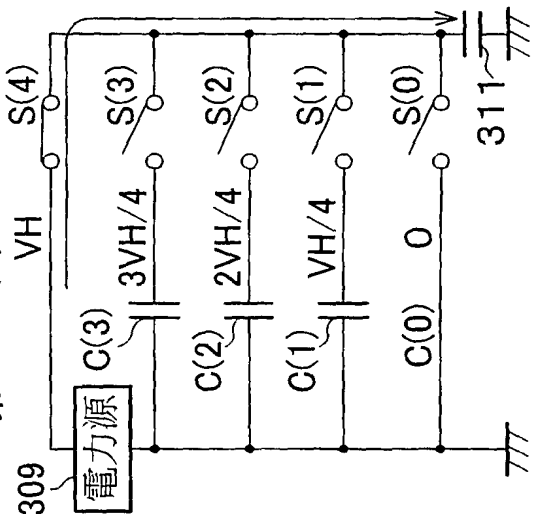


図 31 (e)
第4のステップ



30/81

図 32 (a)
第5のステップ

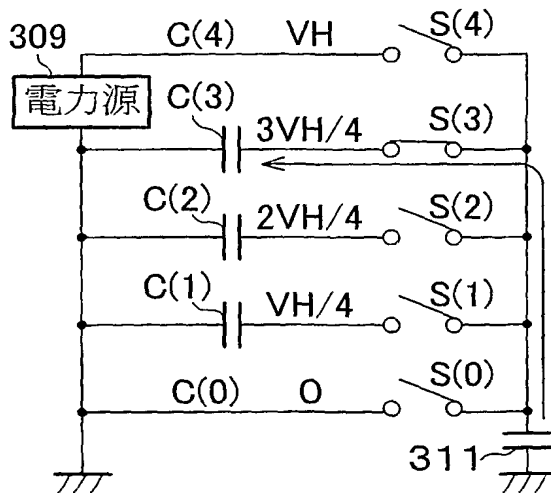


図 32 (b)
第6のステップ

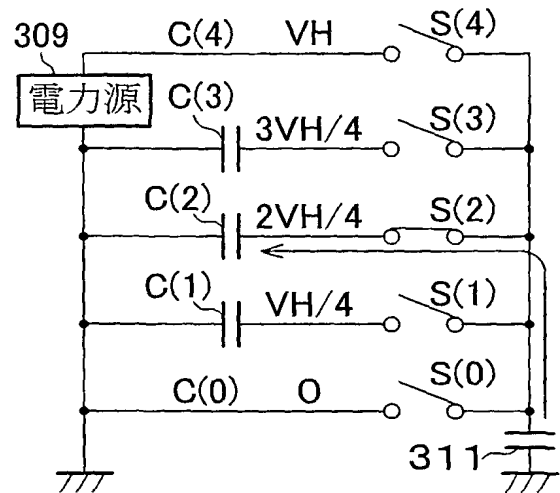


図 32 (c)
第7のステップ

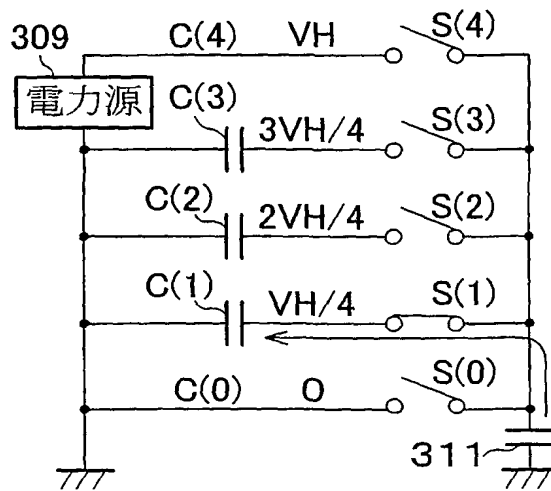


図 32 (d)
第8のステップ

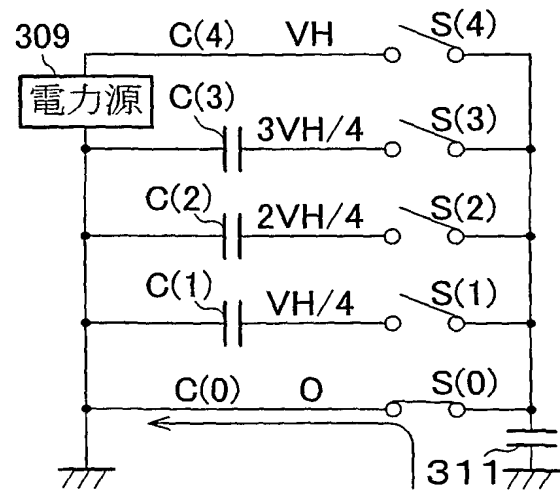
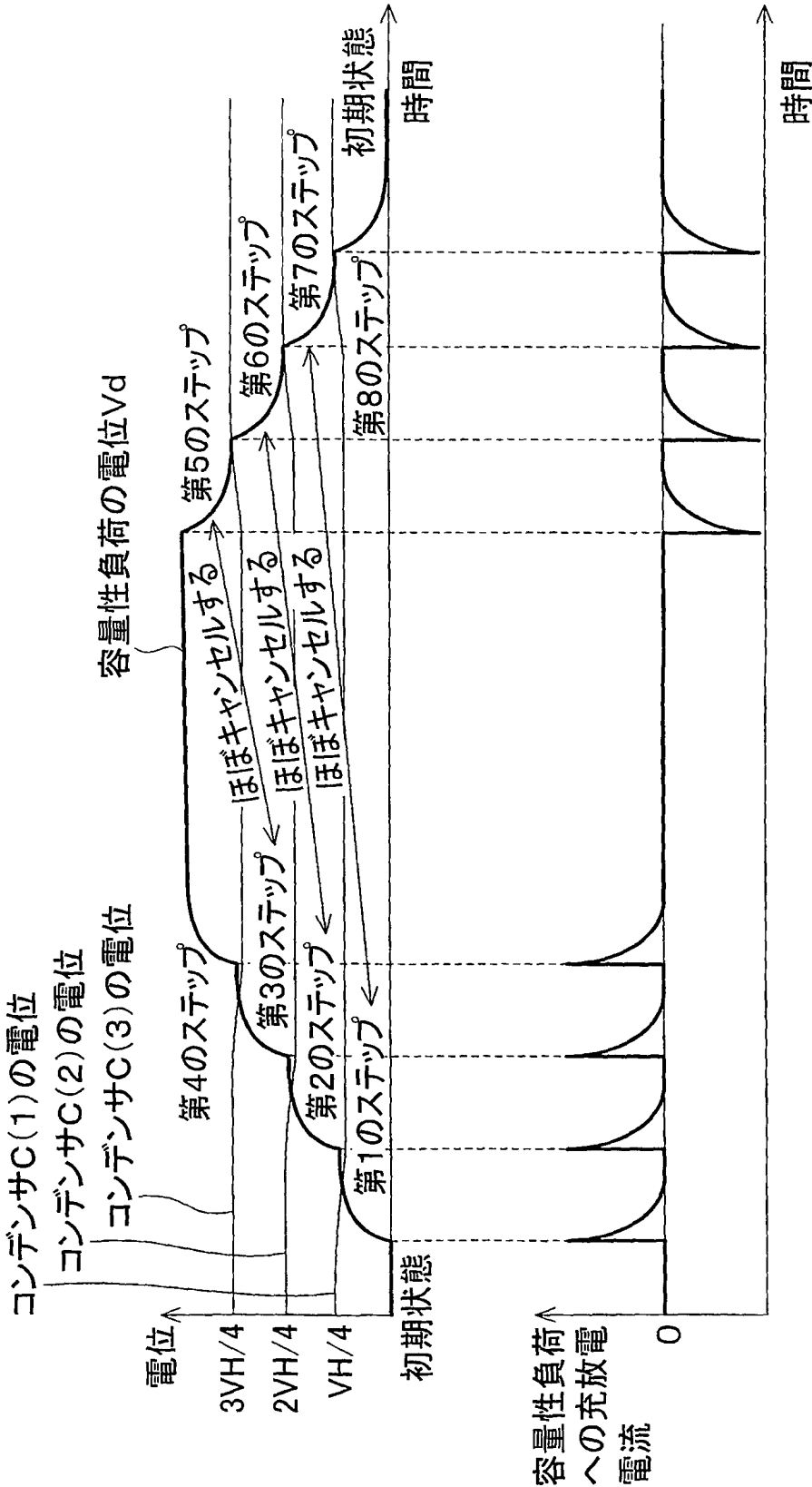
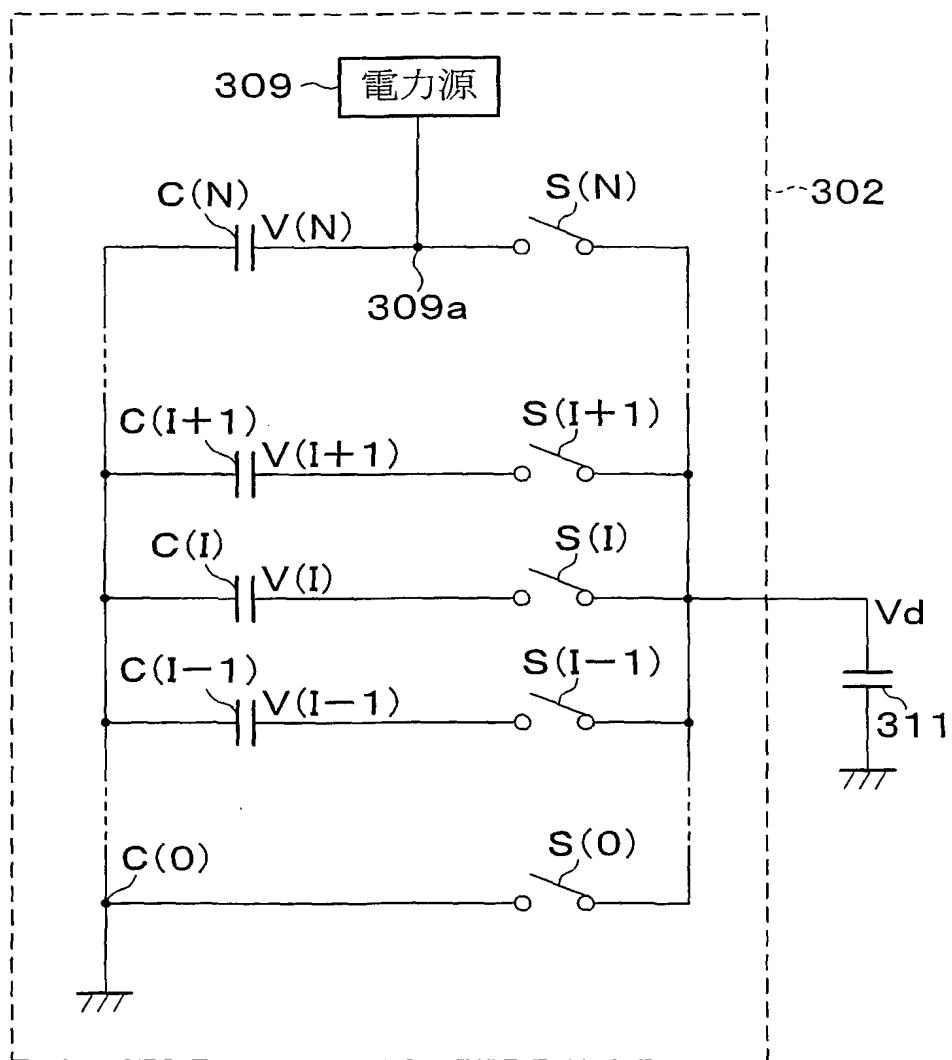


図 33



32/81

図 34



33/81

図 35 (a)

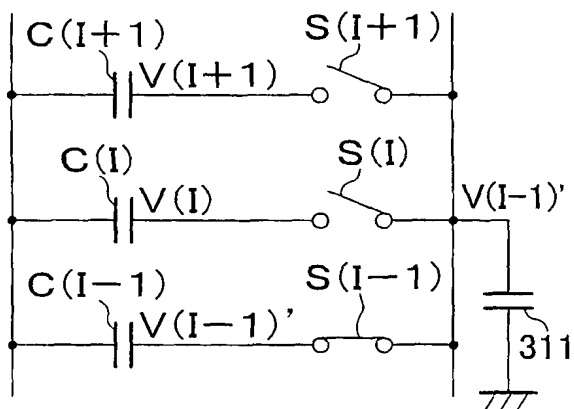


図 35 (d)

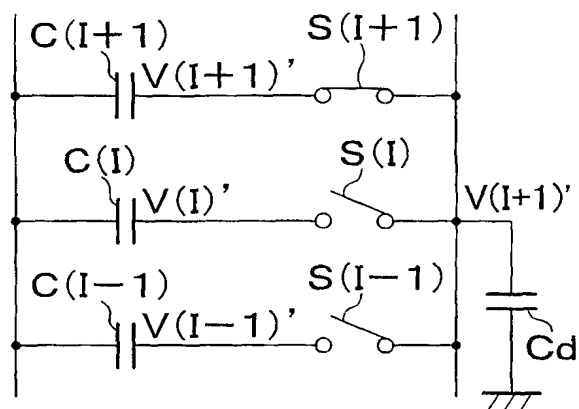


図 35 (b)

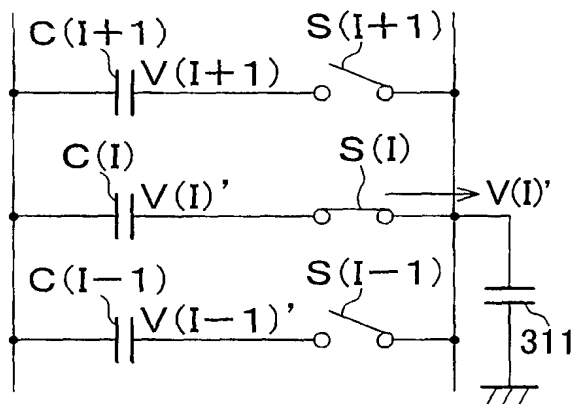


図 35 (e)

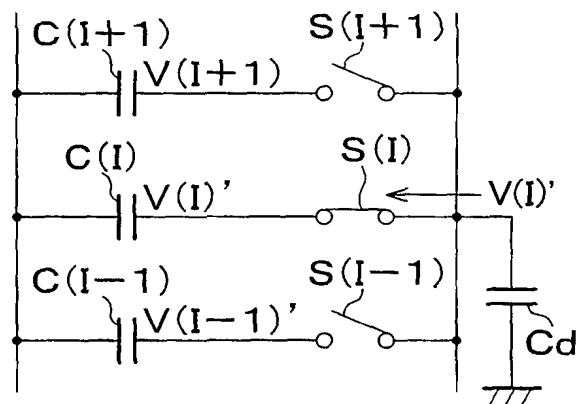


図 35 (c)

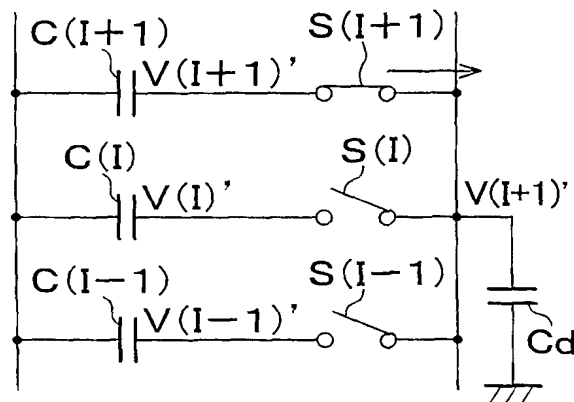
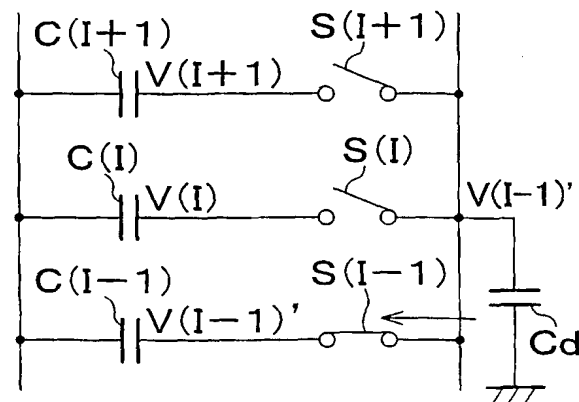


図 35 (f)



34/81

図 36

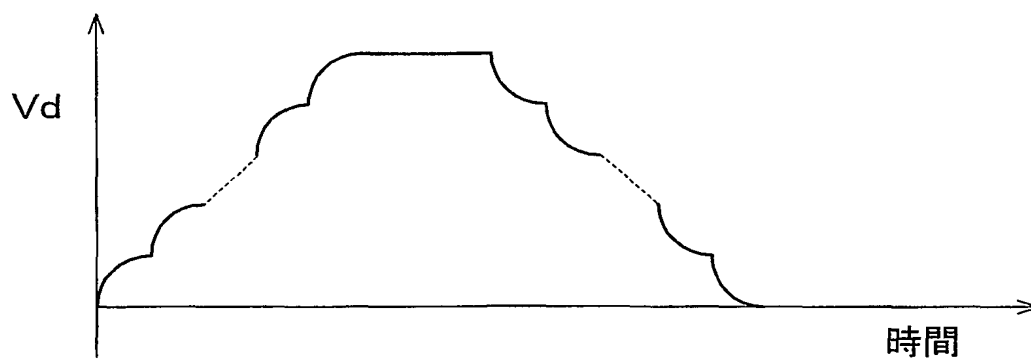
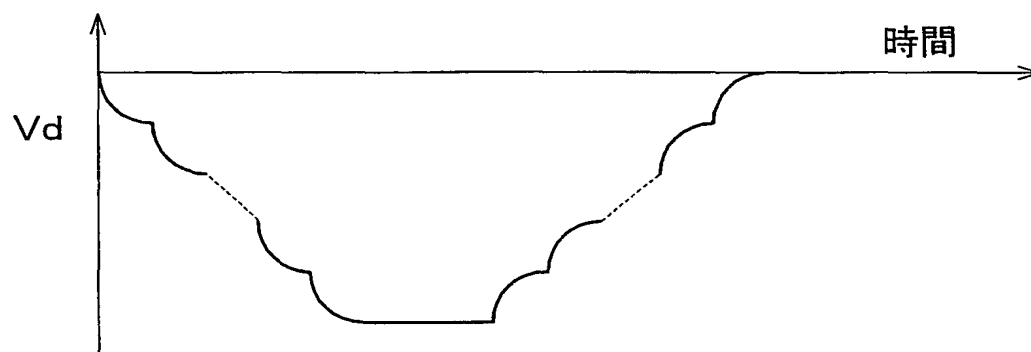


図 37



35/81

図 38

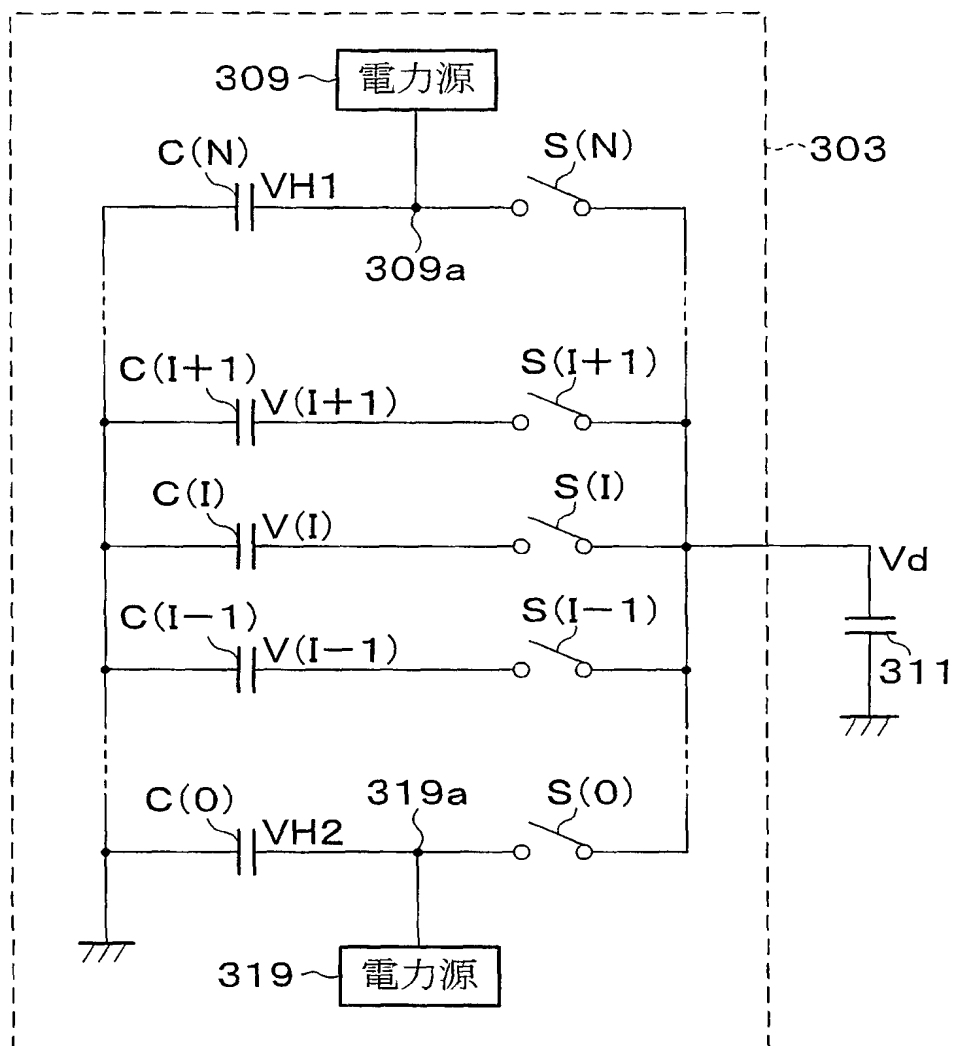
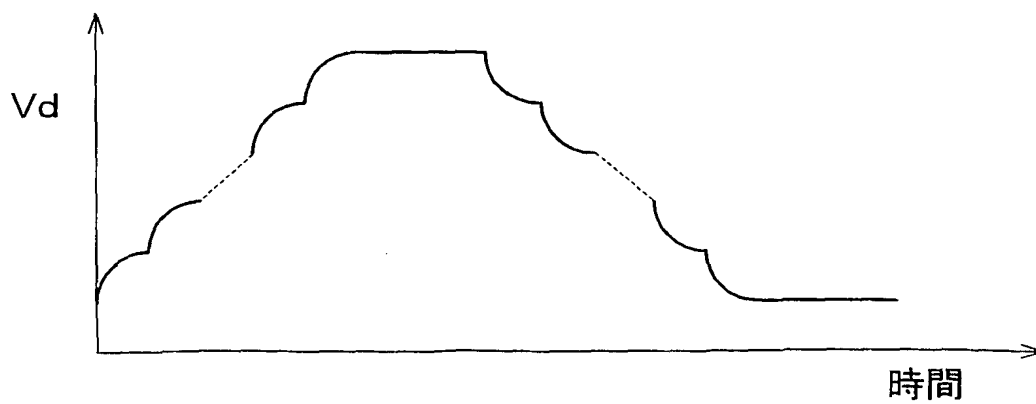


図 39



36/81

図 40

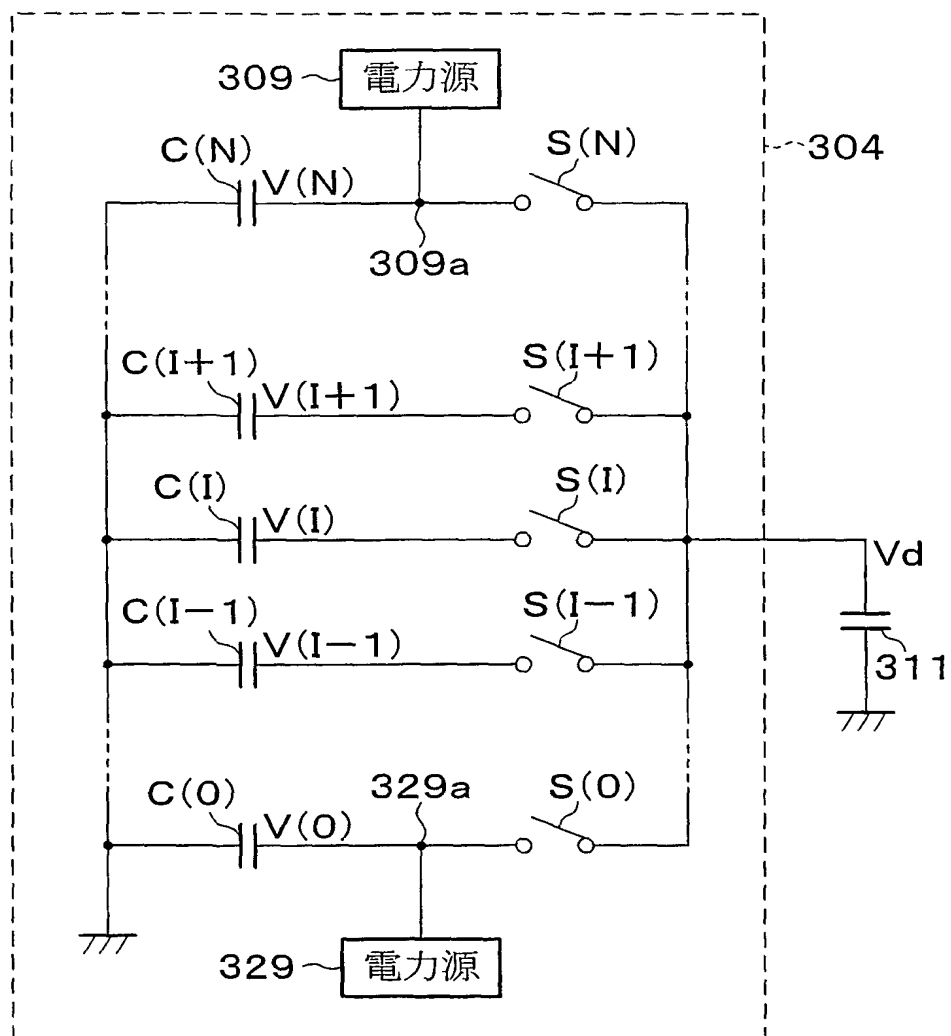
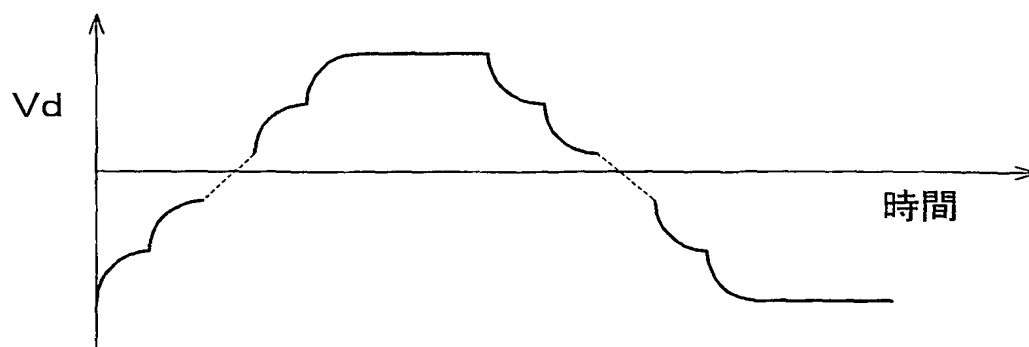
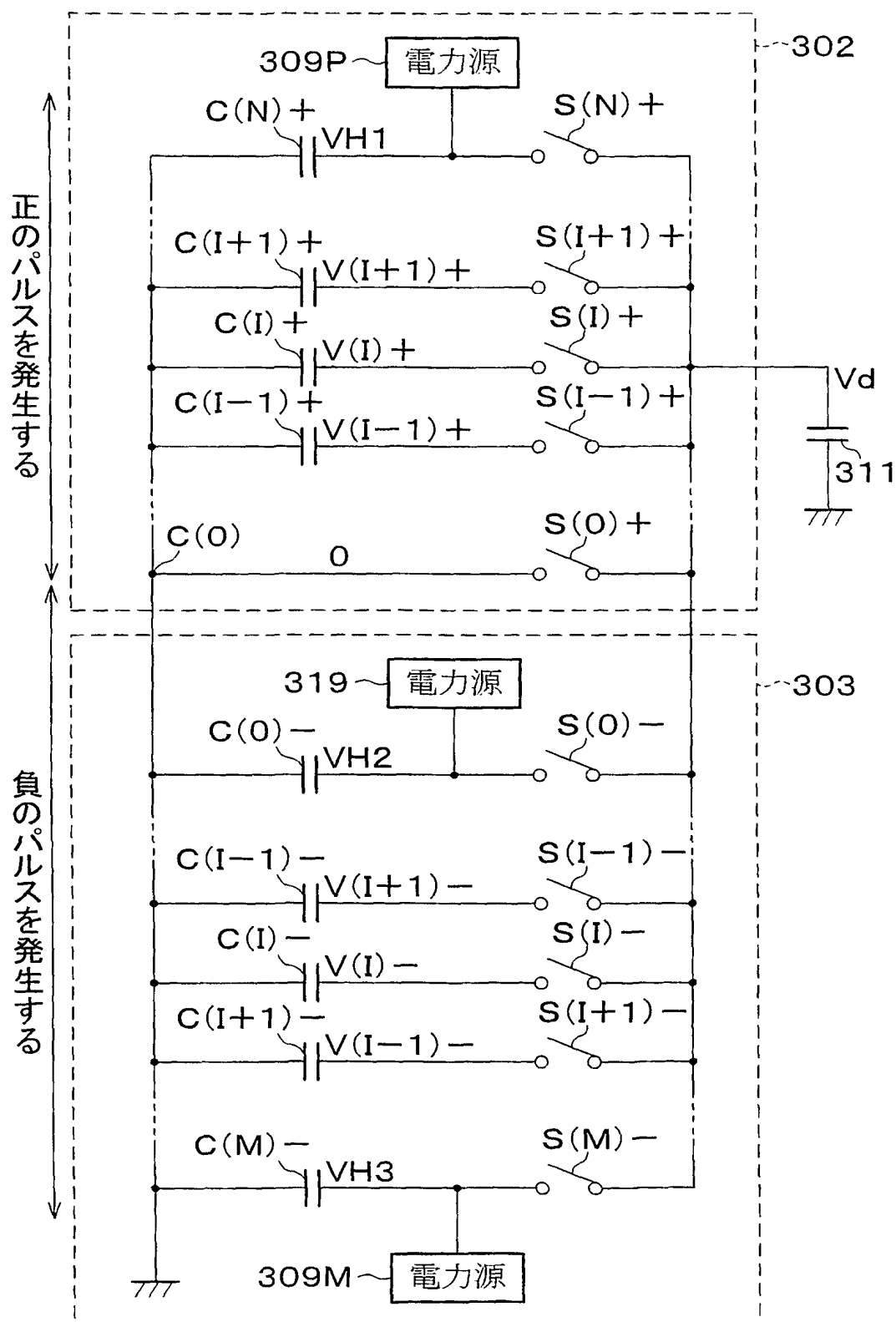


図 41



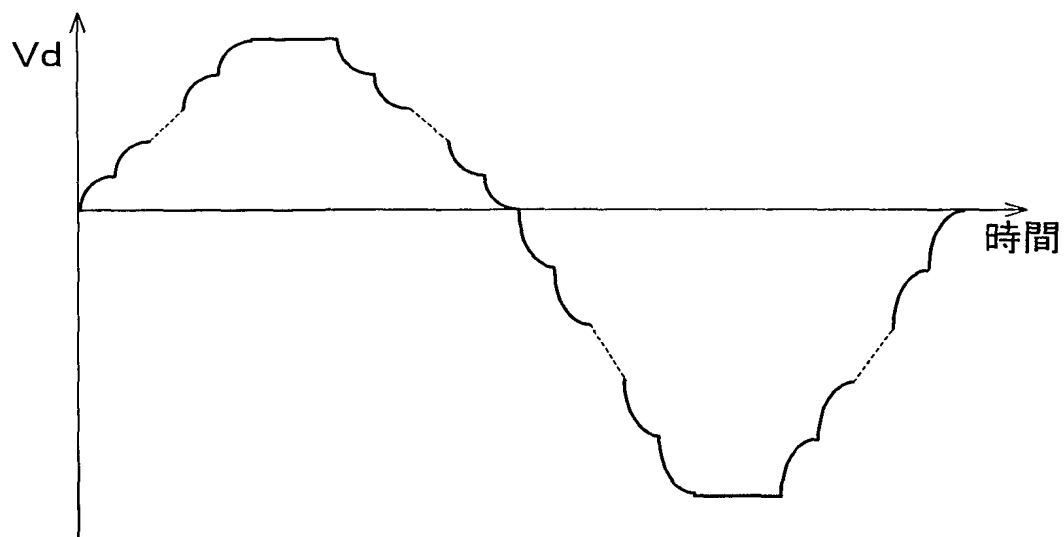
37/81

図 42



38/81

図 43



39/81

図 44

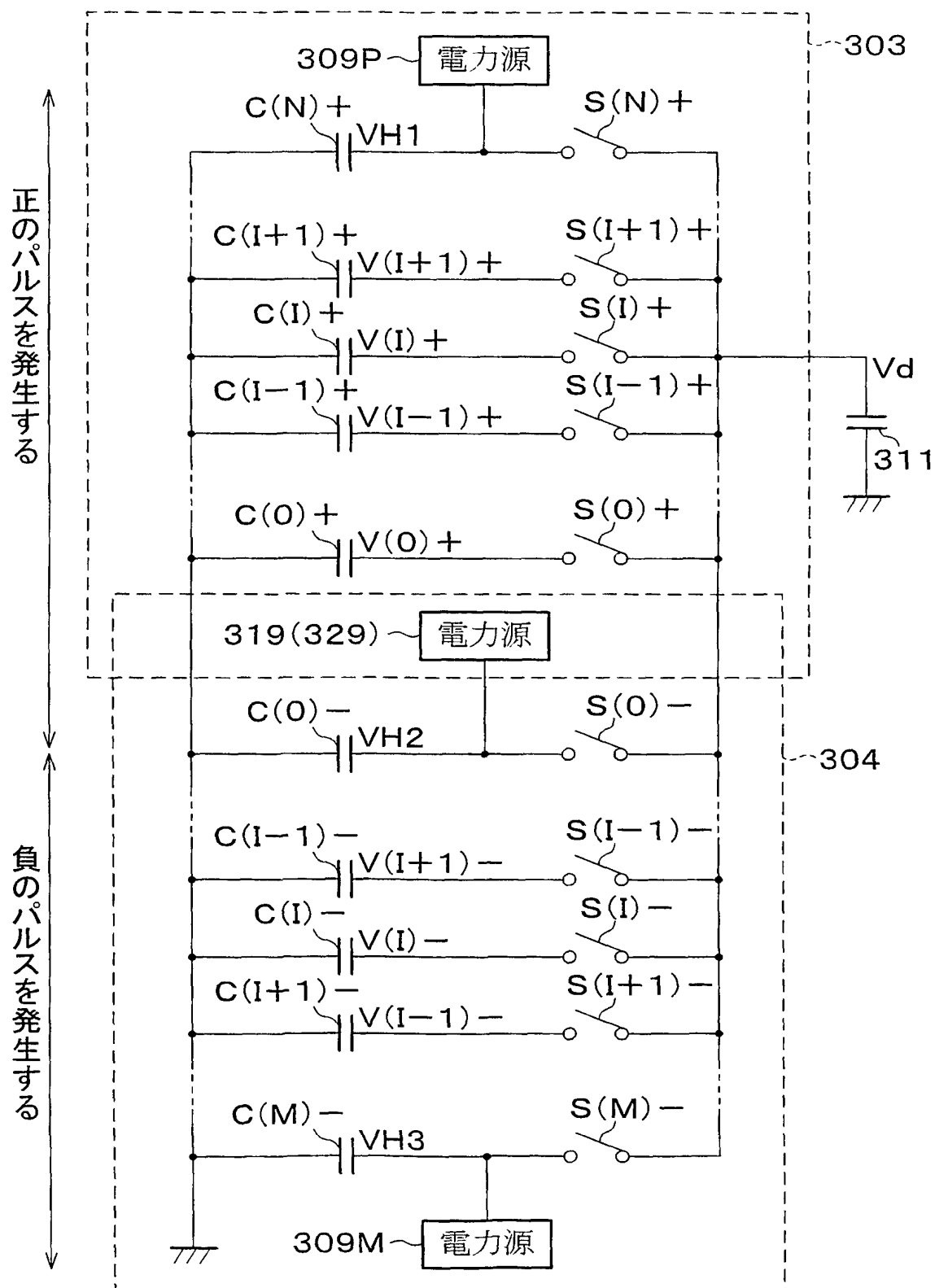
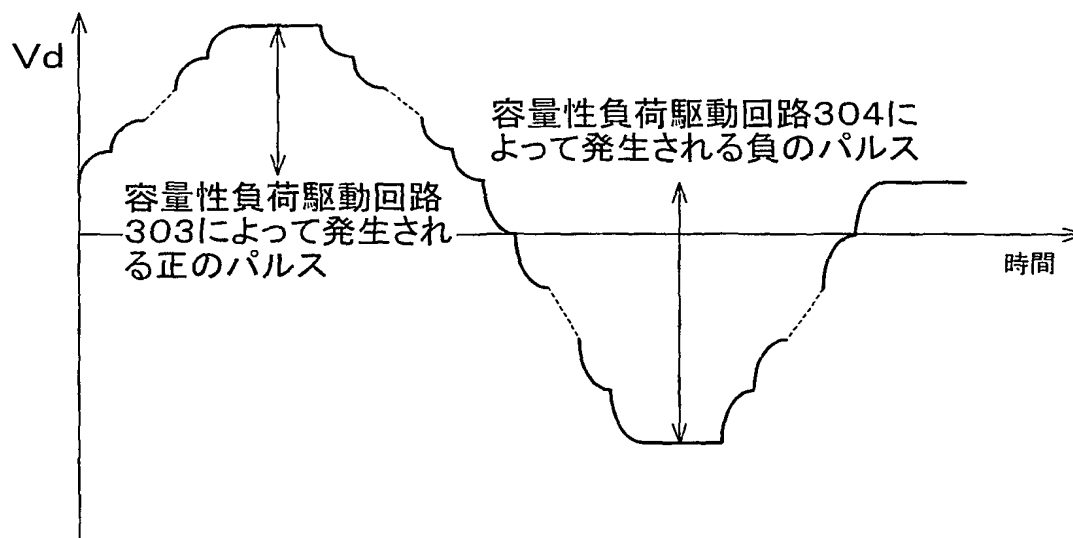


図 45



42/81

図 47

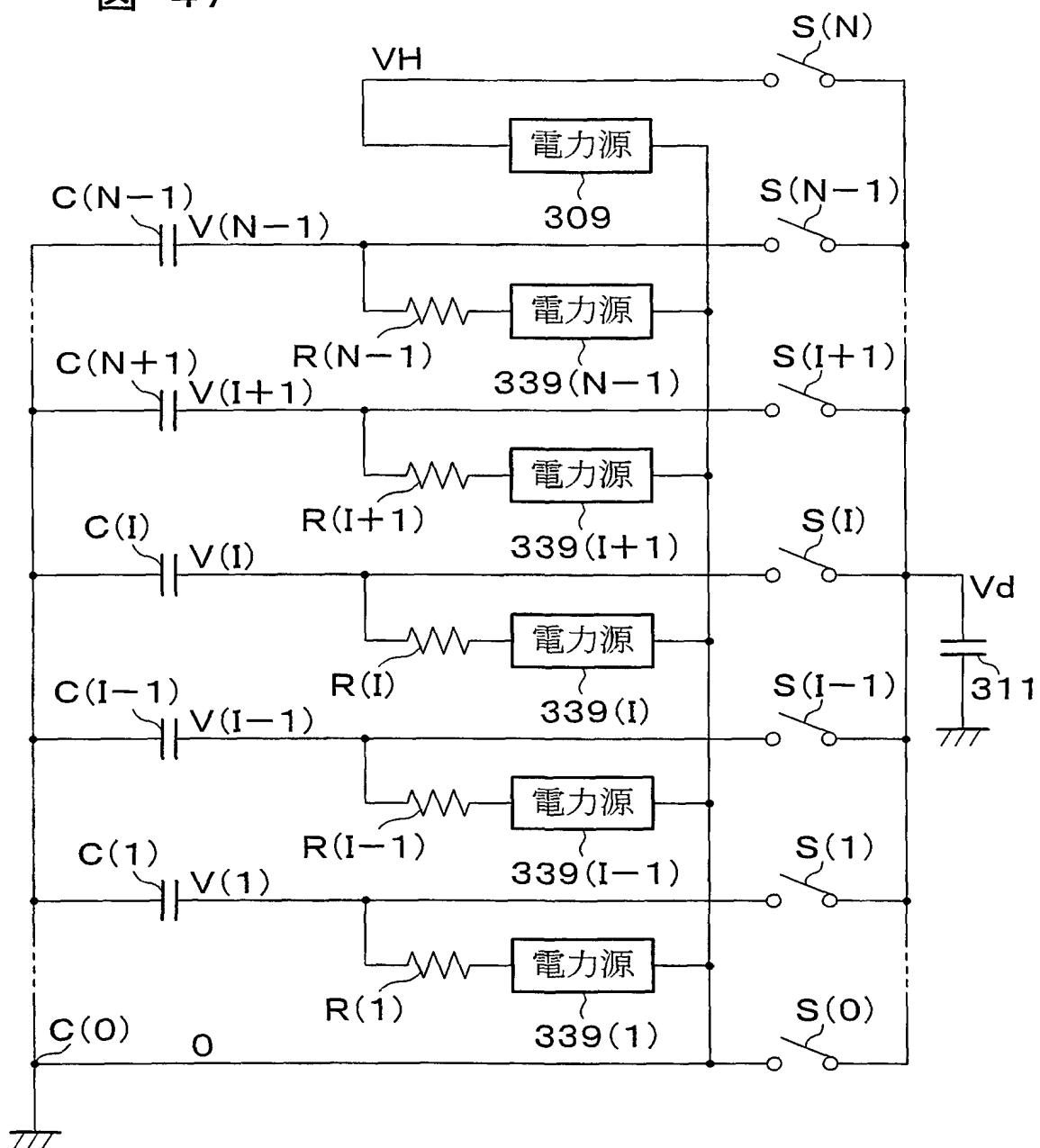
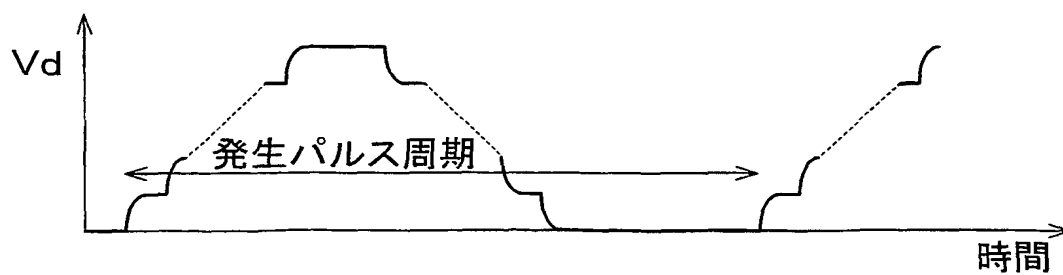


図 48



43/81

図 49

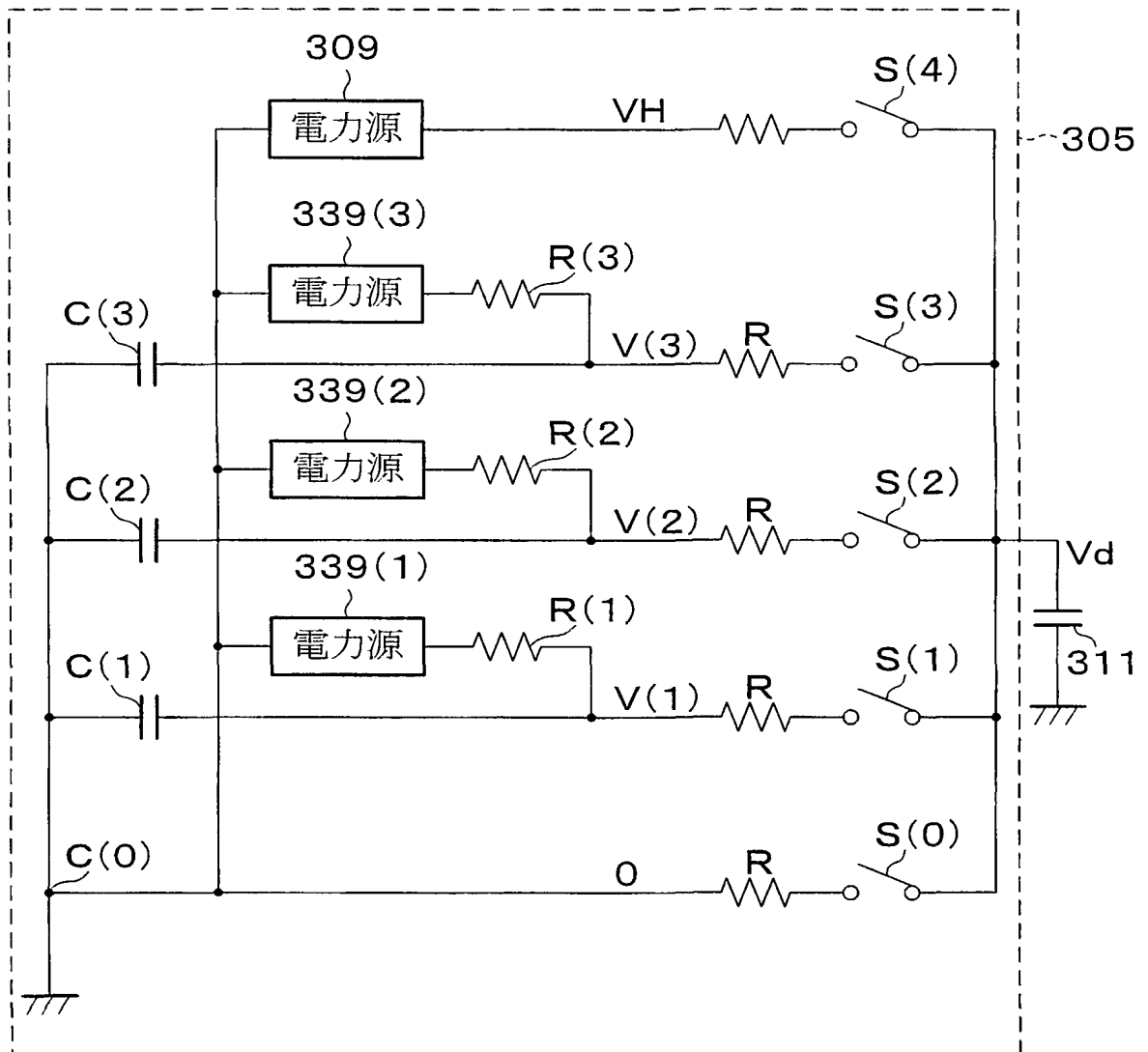


図 50

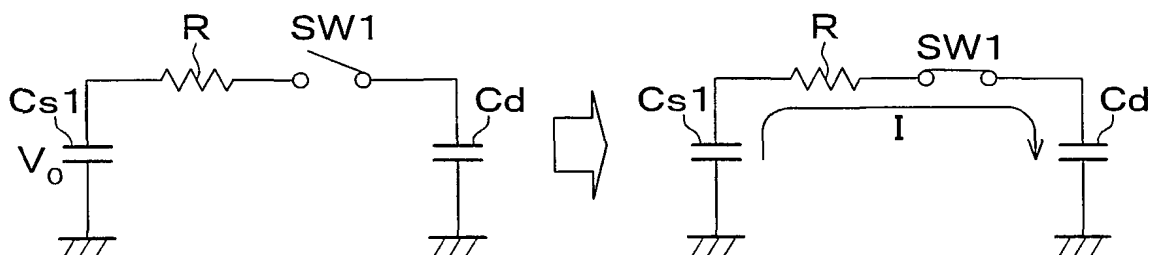


図 51 (a)

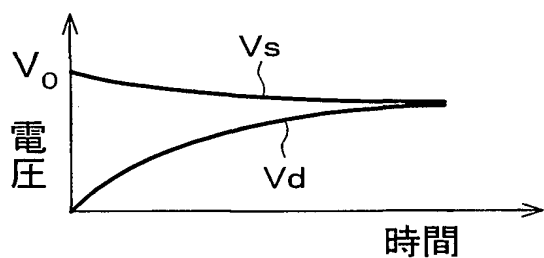


図 51 (b)

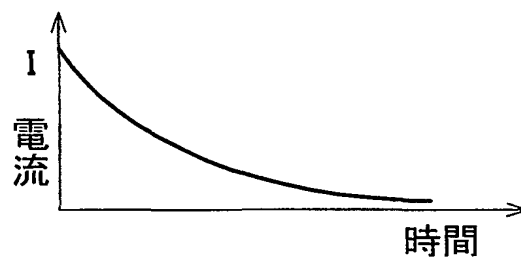
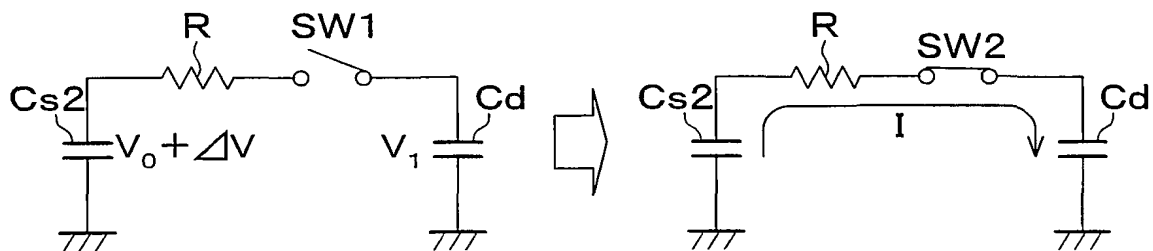


図 52



45/81

図 53

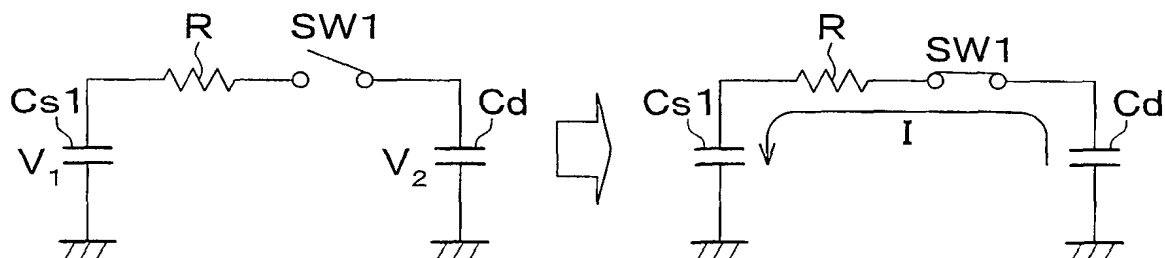


図 54

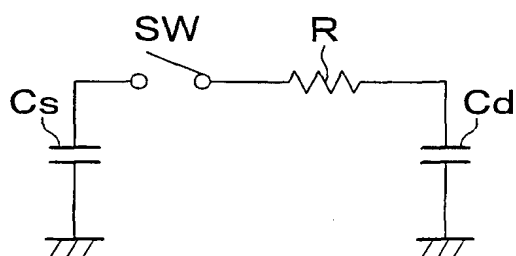
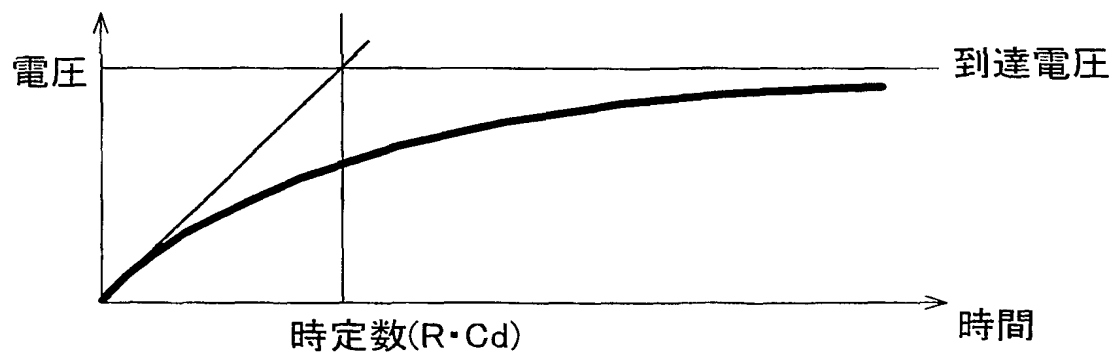


図 55



46/81

図 56 (a)

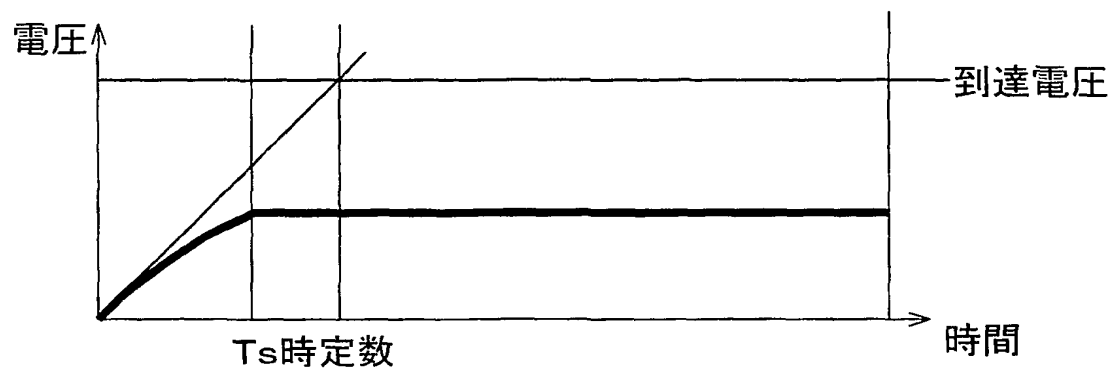
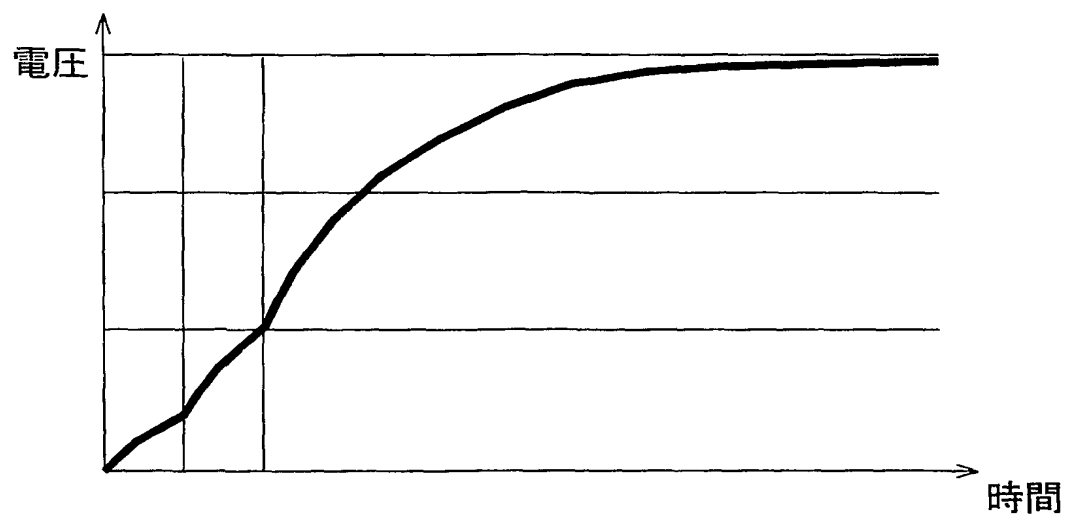


図 56 (b)



47/81

図 57 (a)

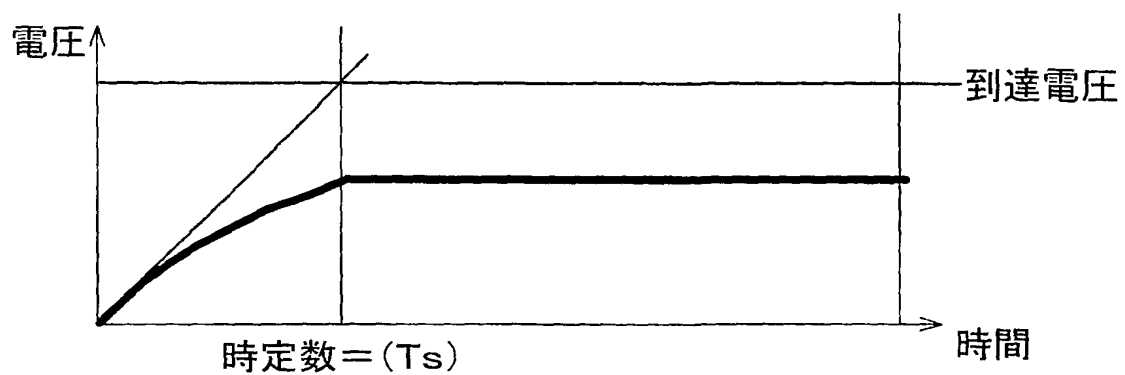
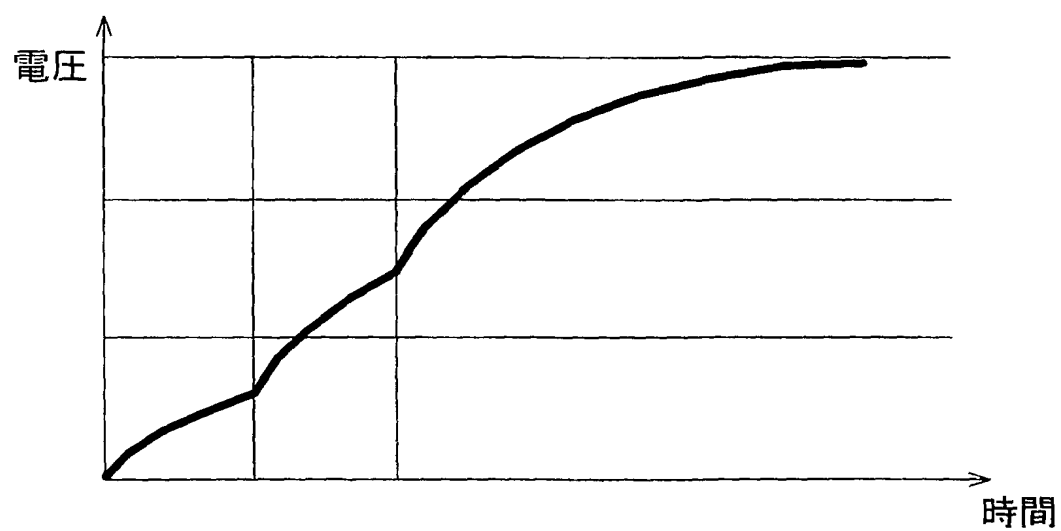


図 57 (b)



48/81

図 58 (a)

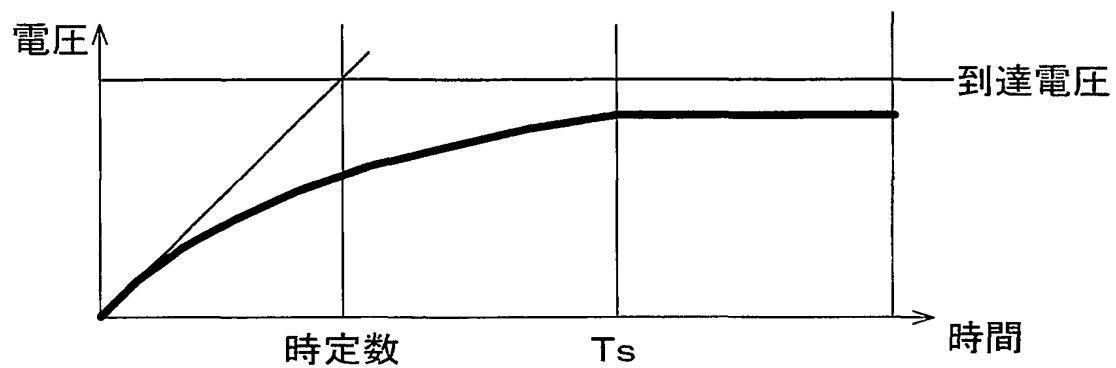


図 58 (b)

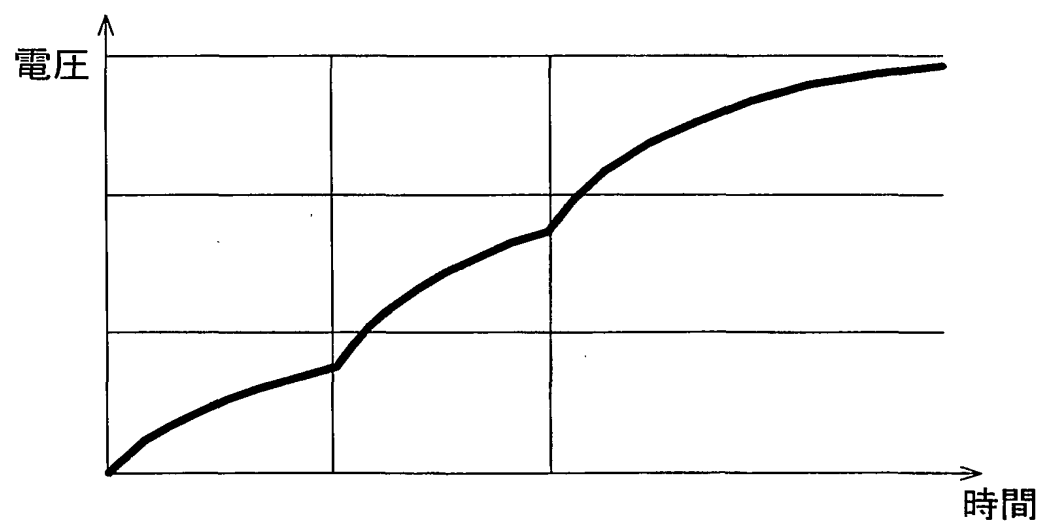


図 59

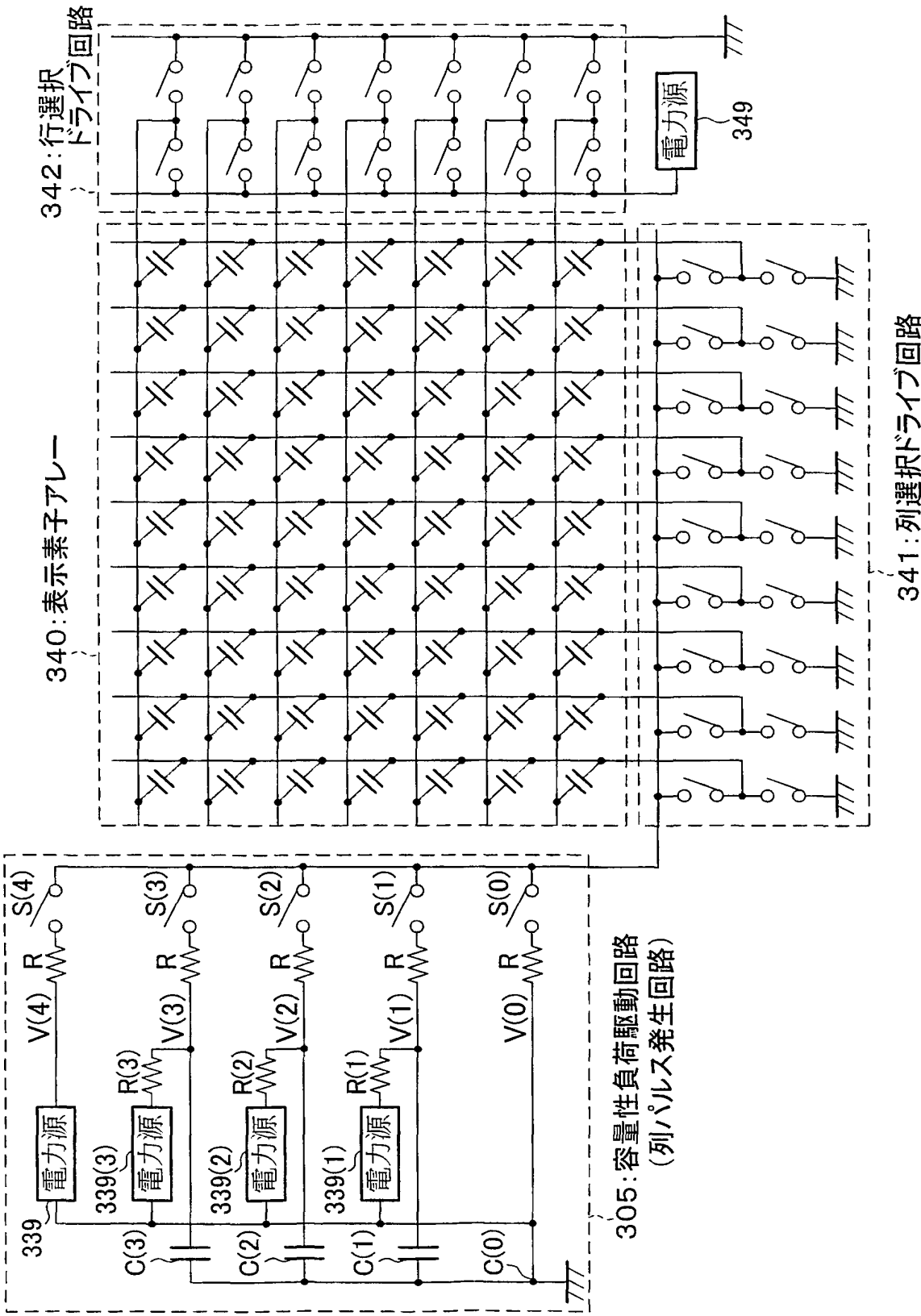
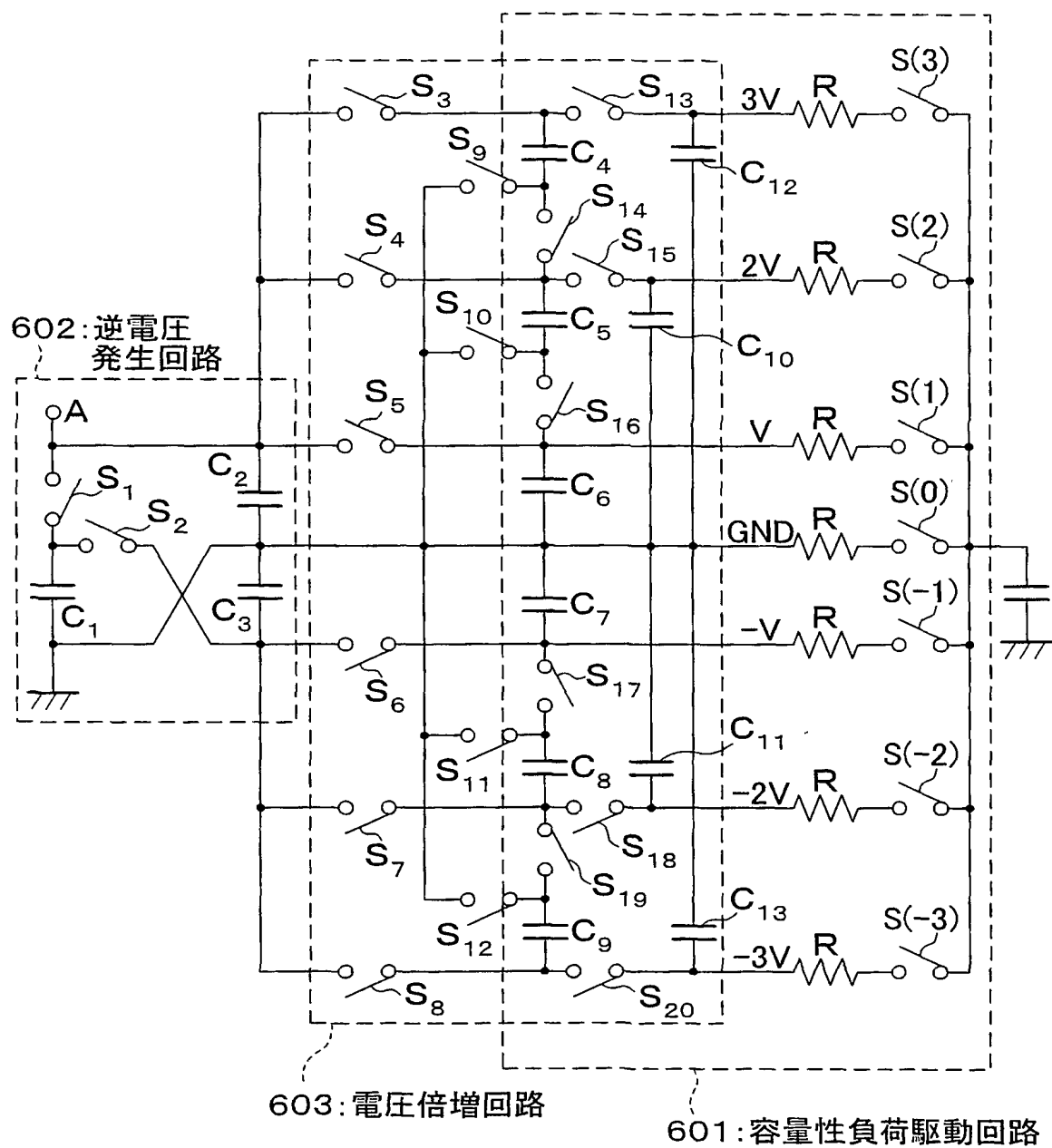


図 60



51/81

図 61

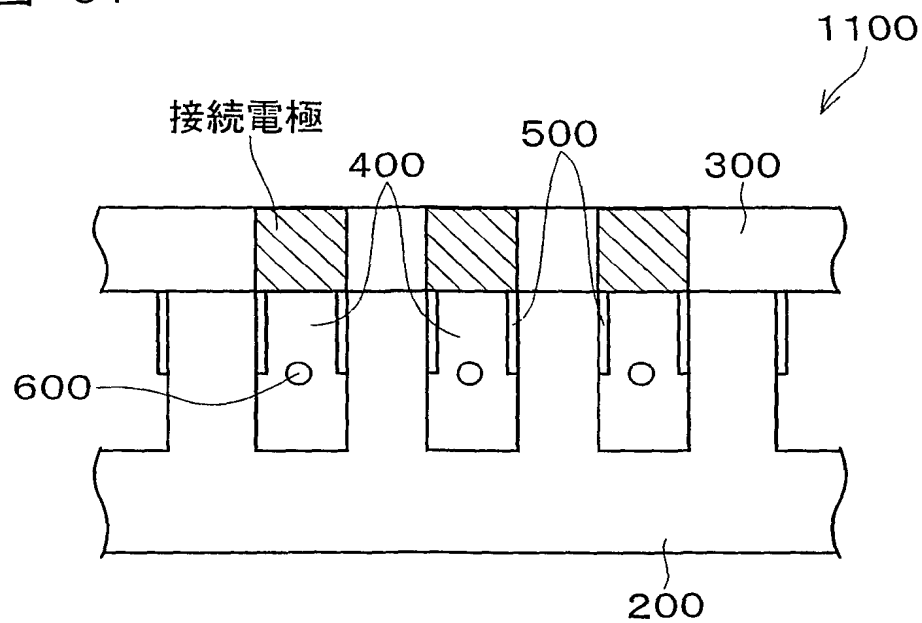
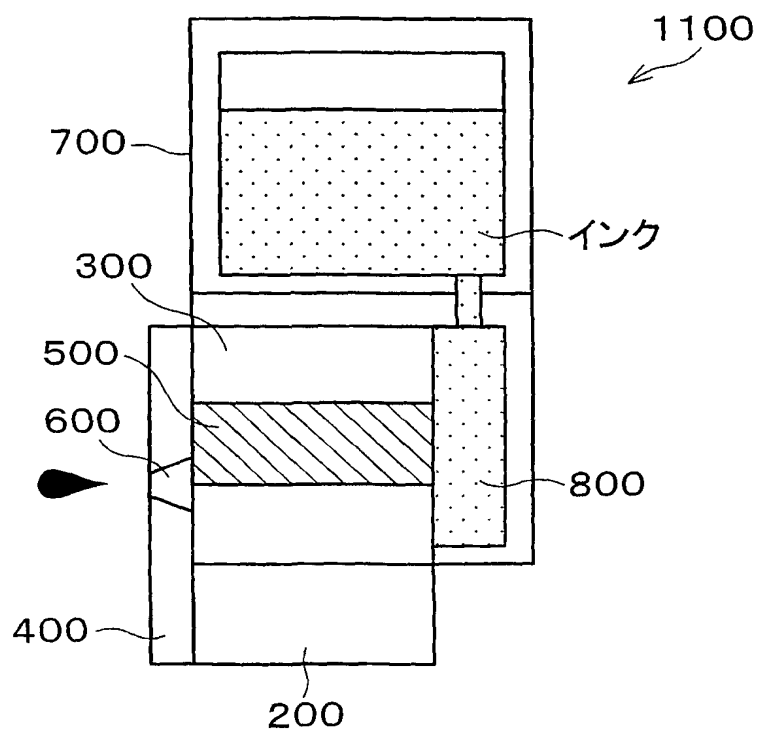


図 62



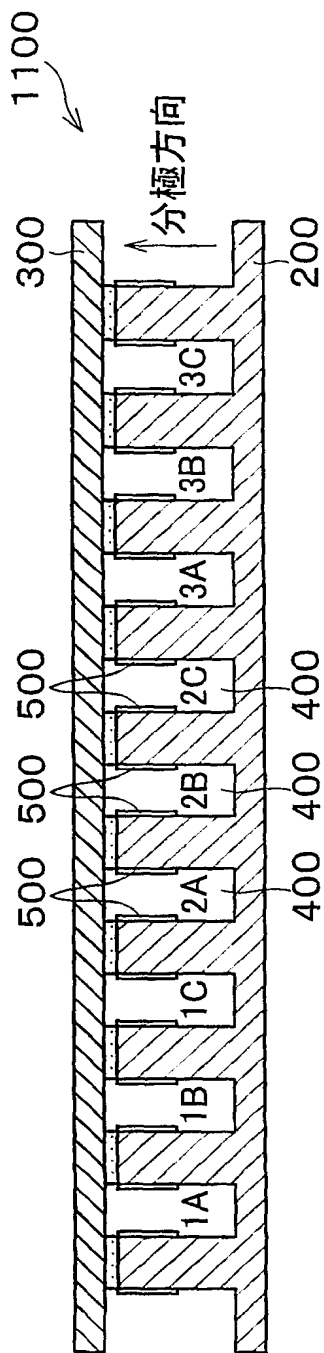


図 63 (a)

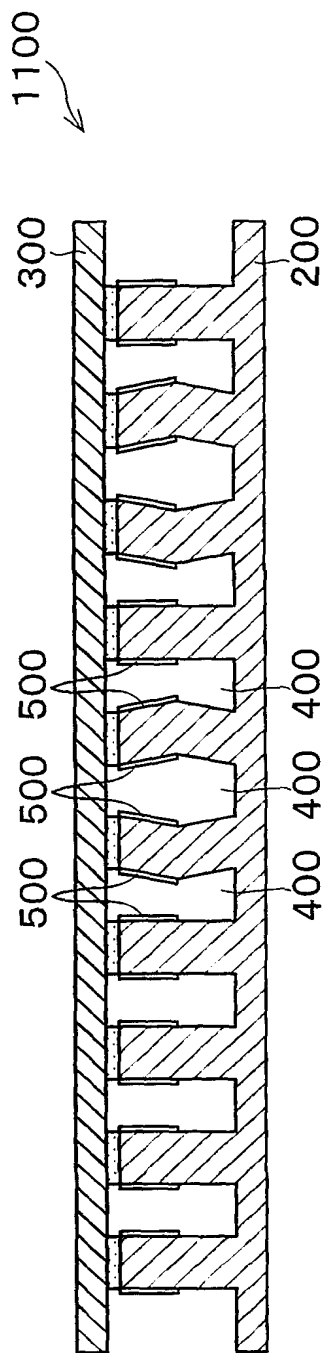


図 63 (b)

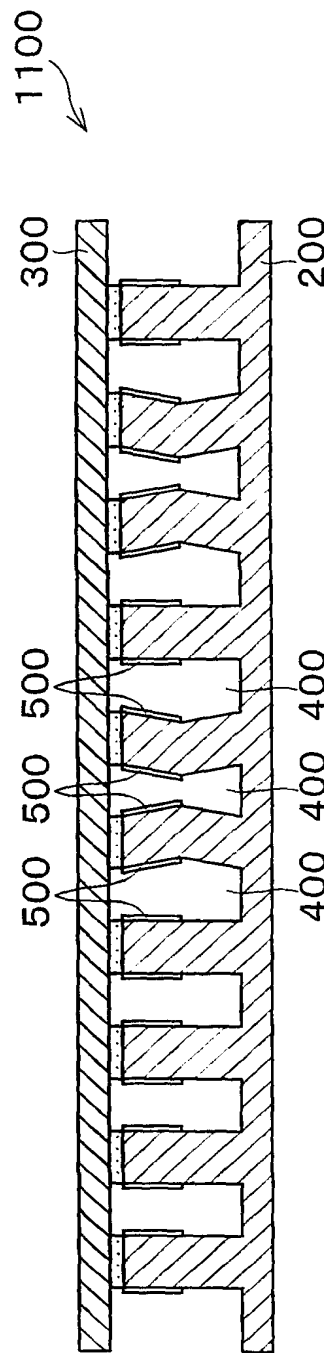
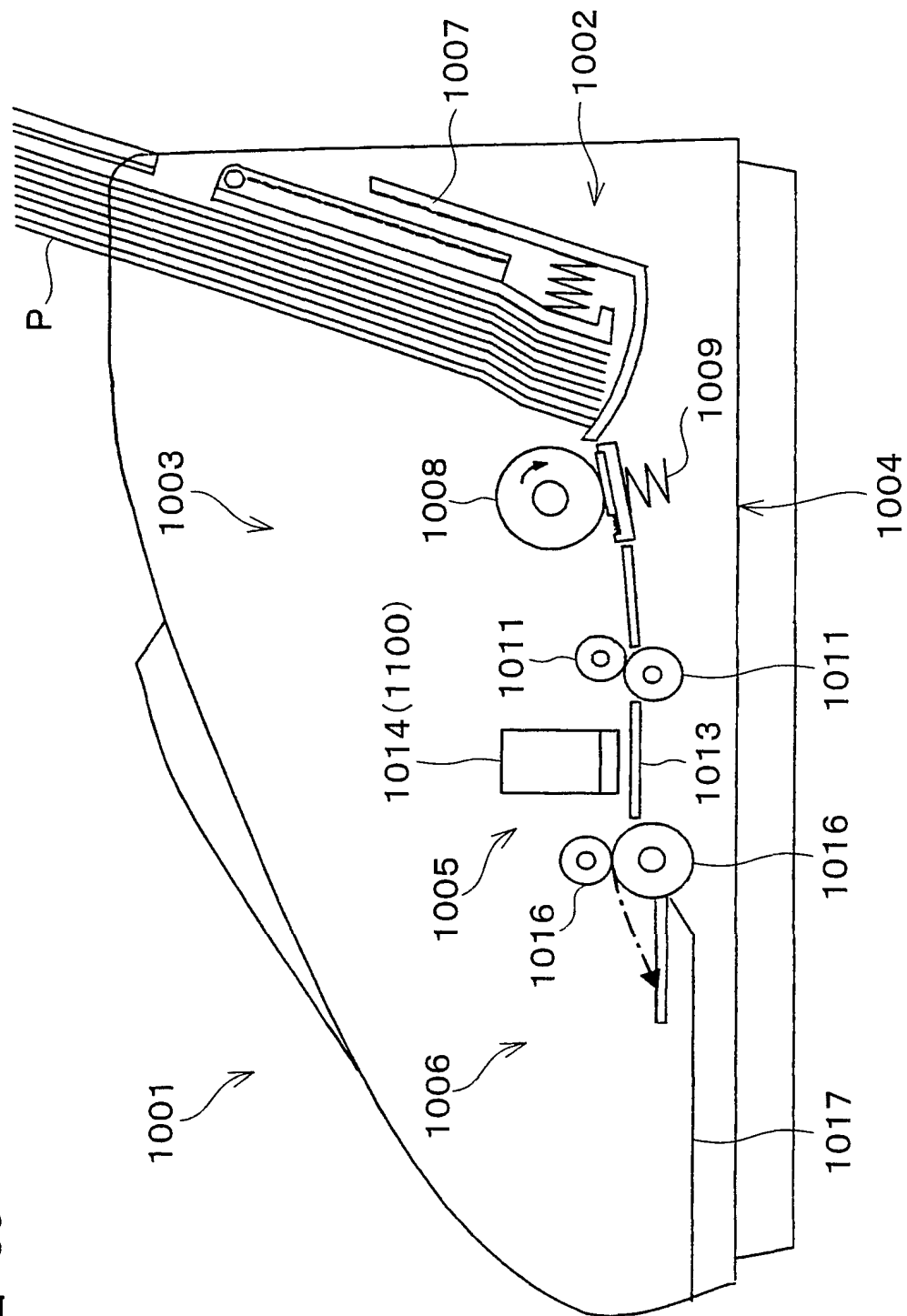


図 63 (c)

54/81

図 65



55/81

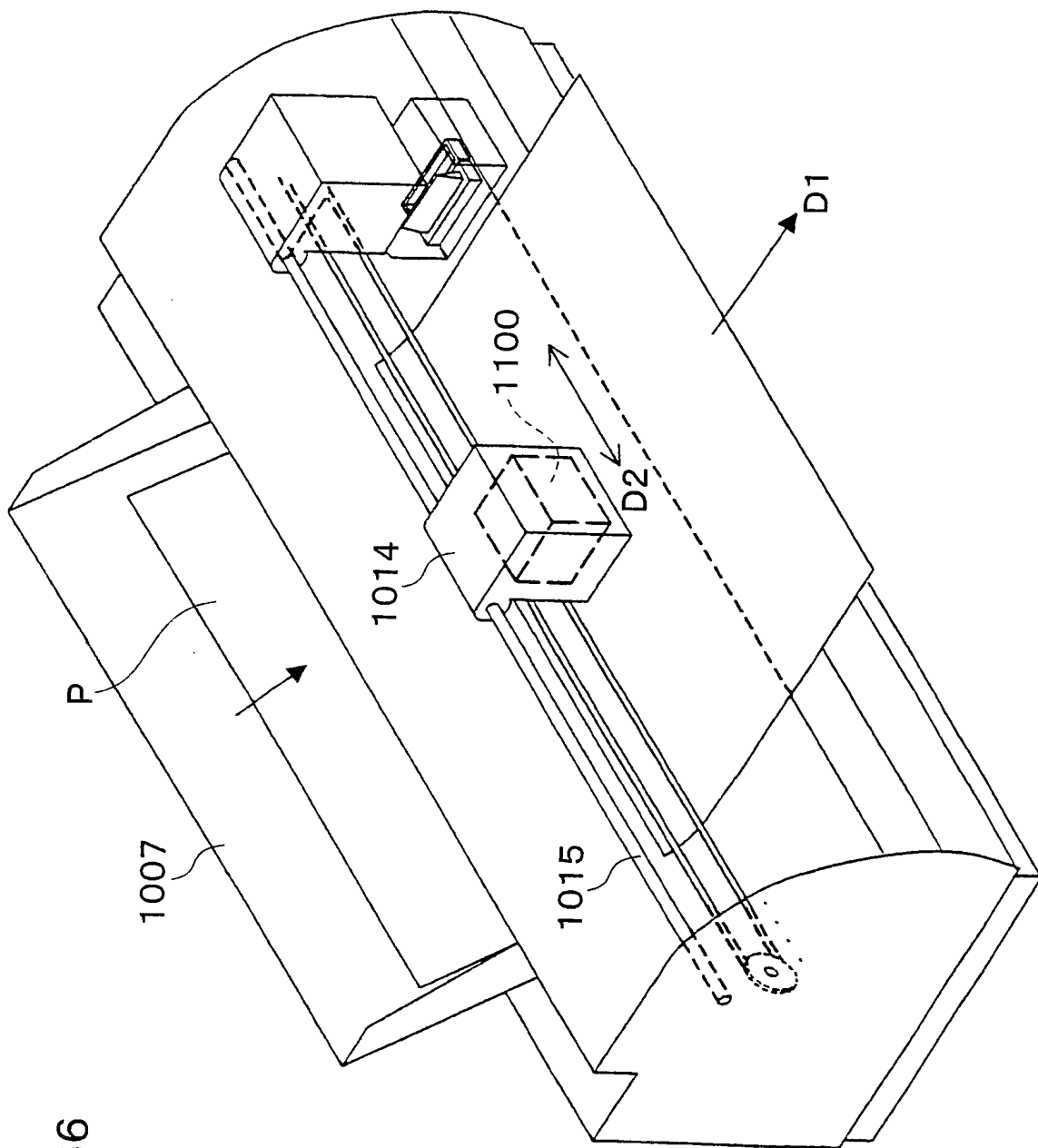


図 66

56/81

図 67

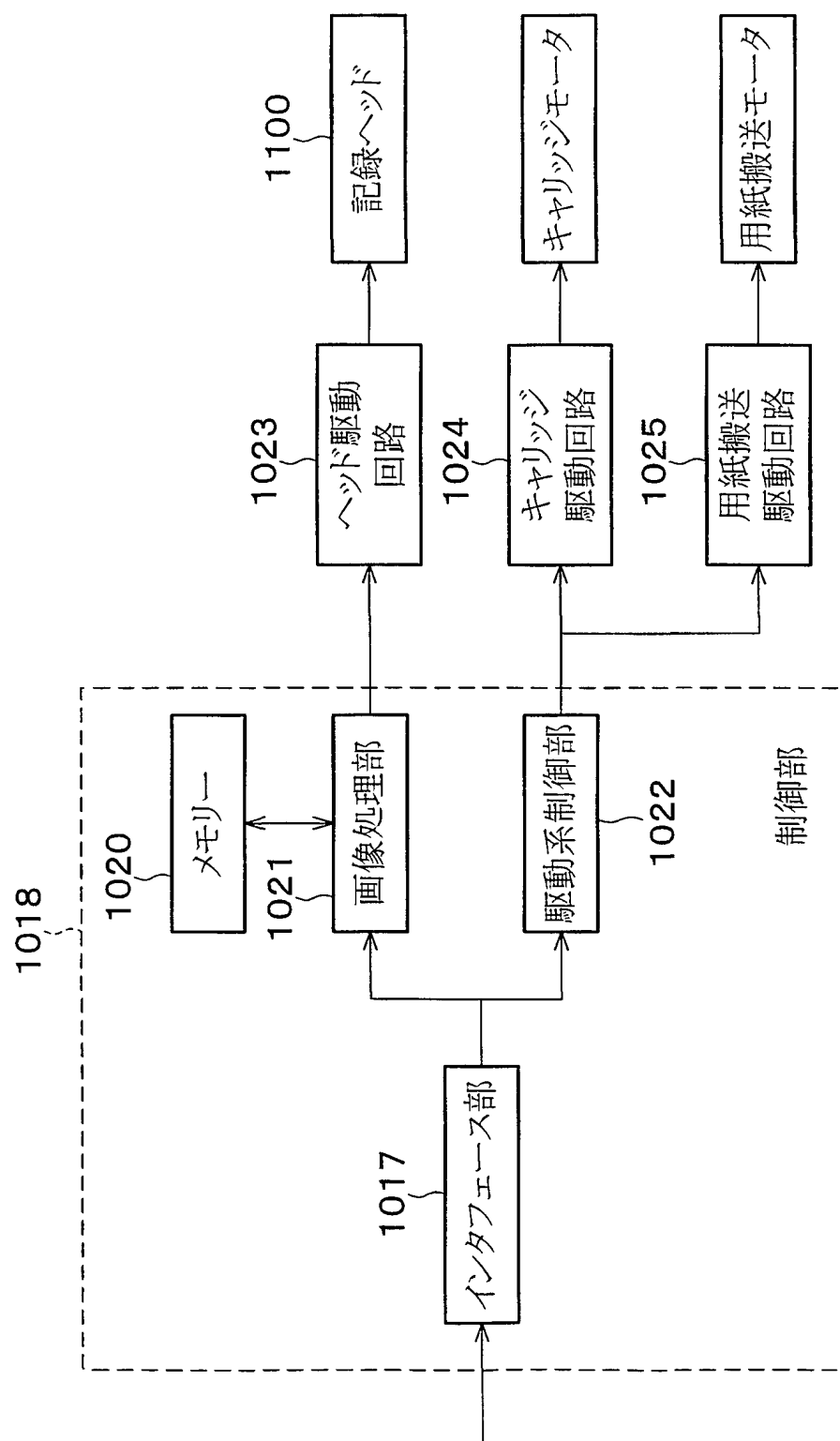
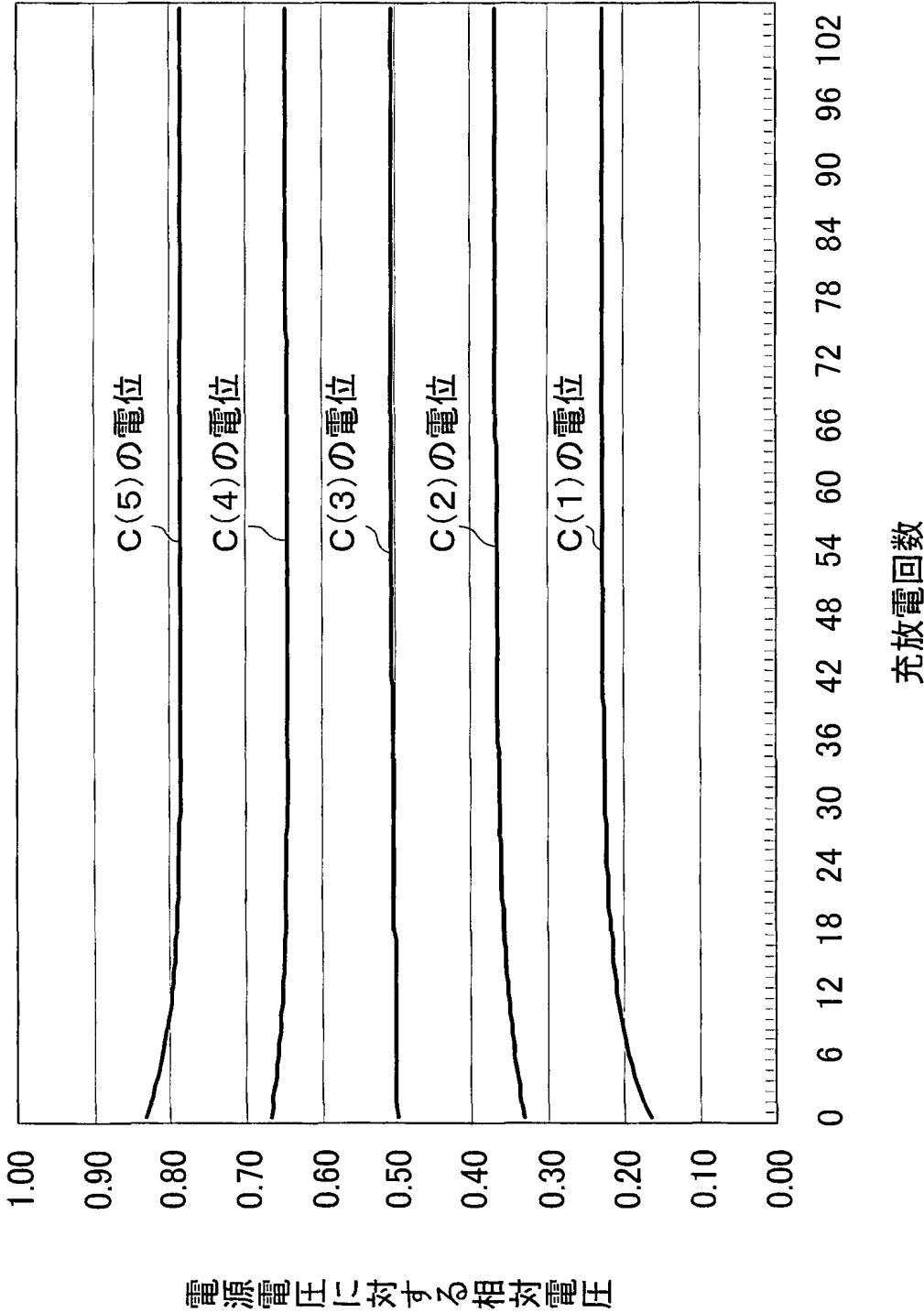
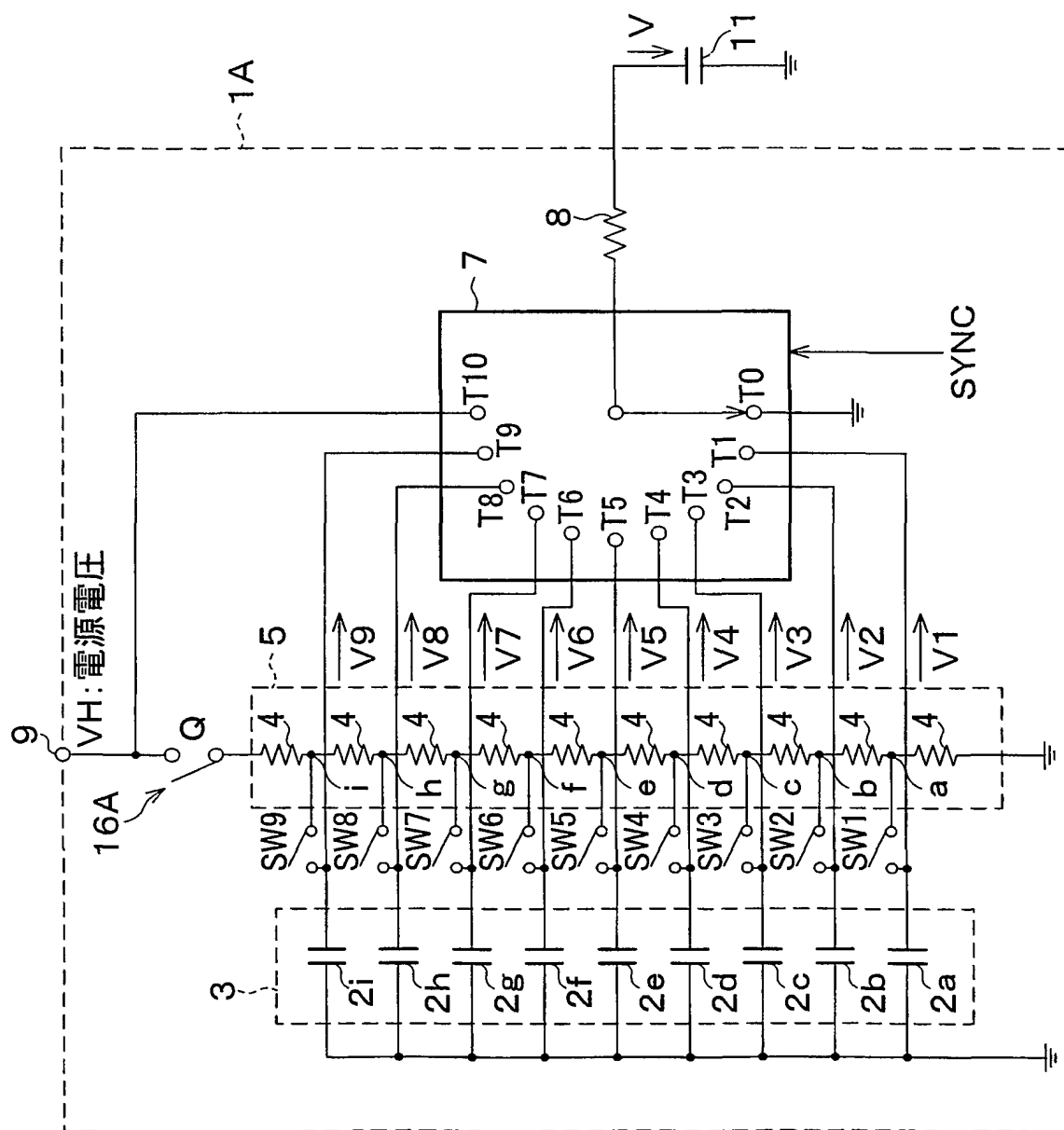
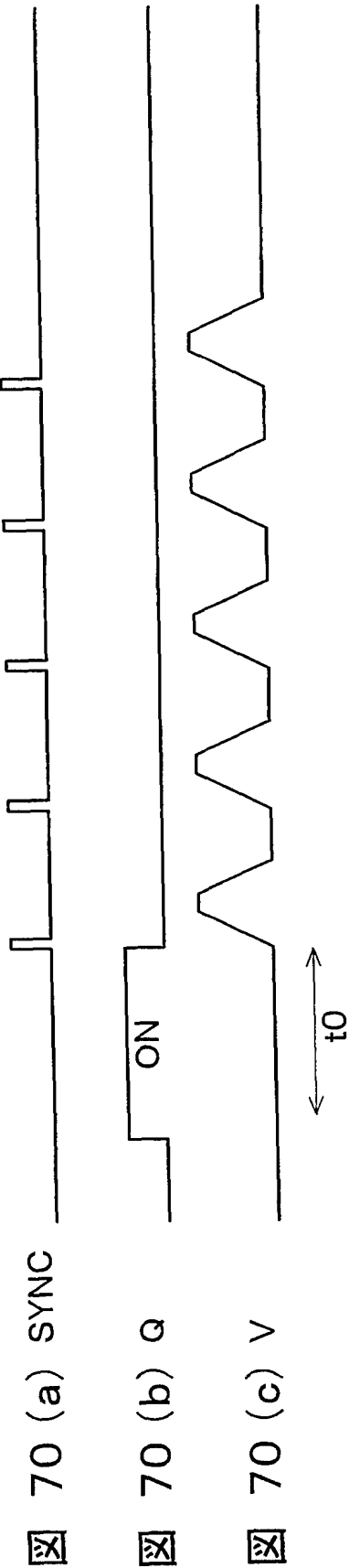


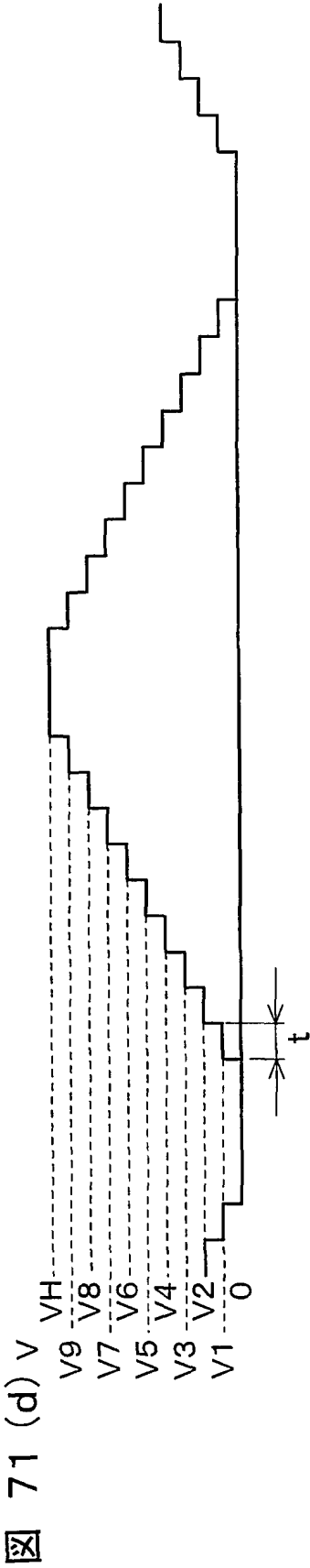
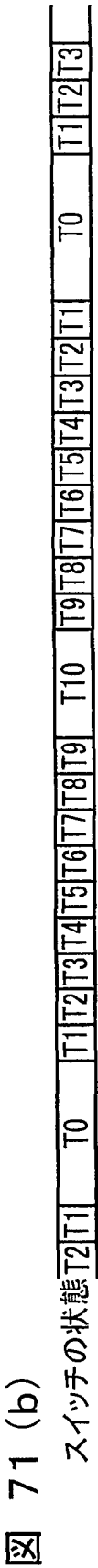
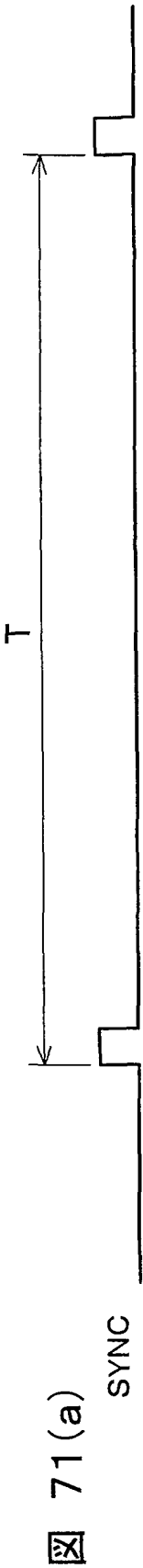
図 68



96





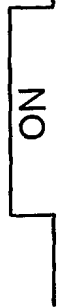


62/81

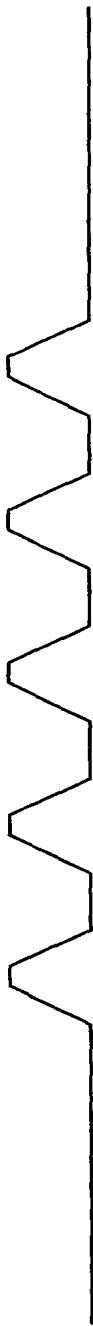
73 (a) SYNC



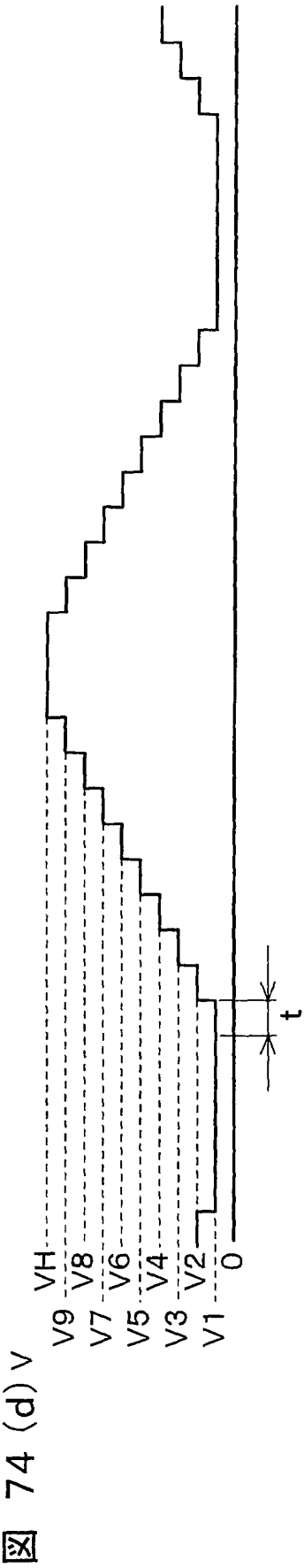
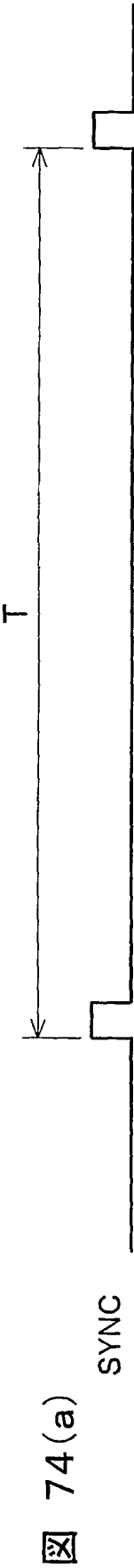
73 (b) Q



73 (c) V

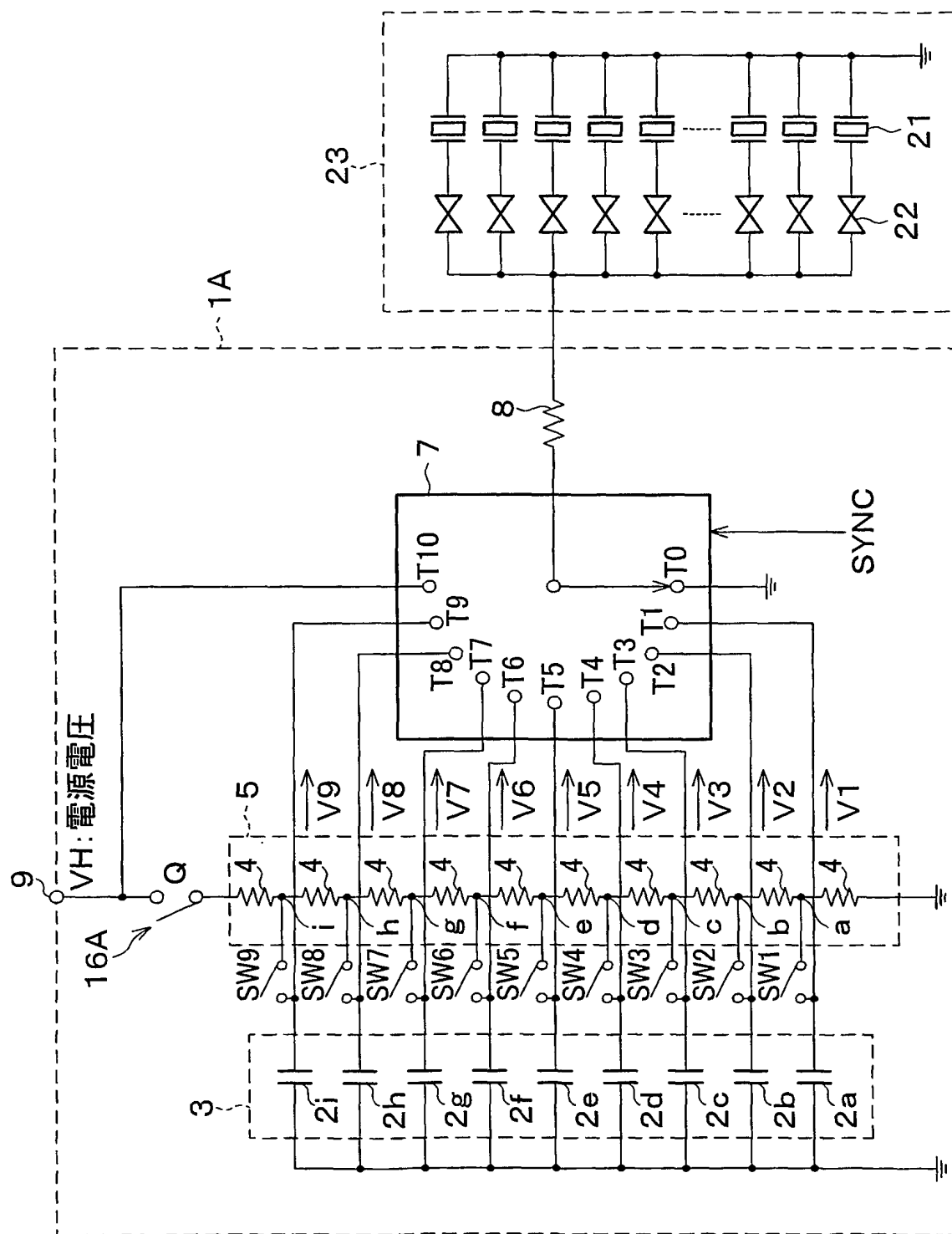


t_0

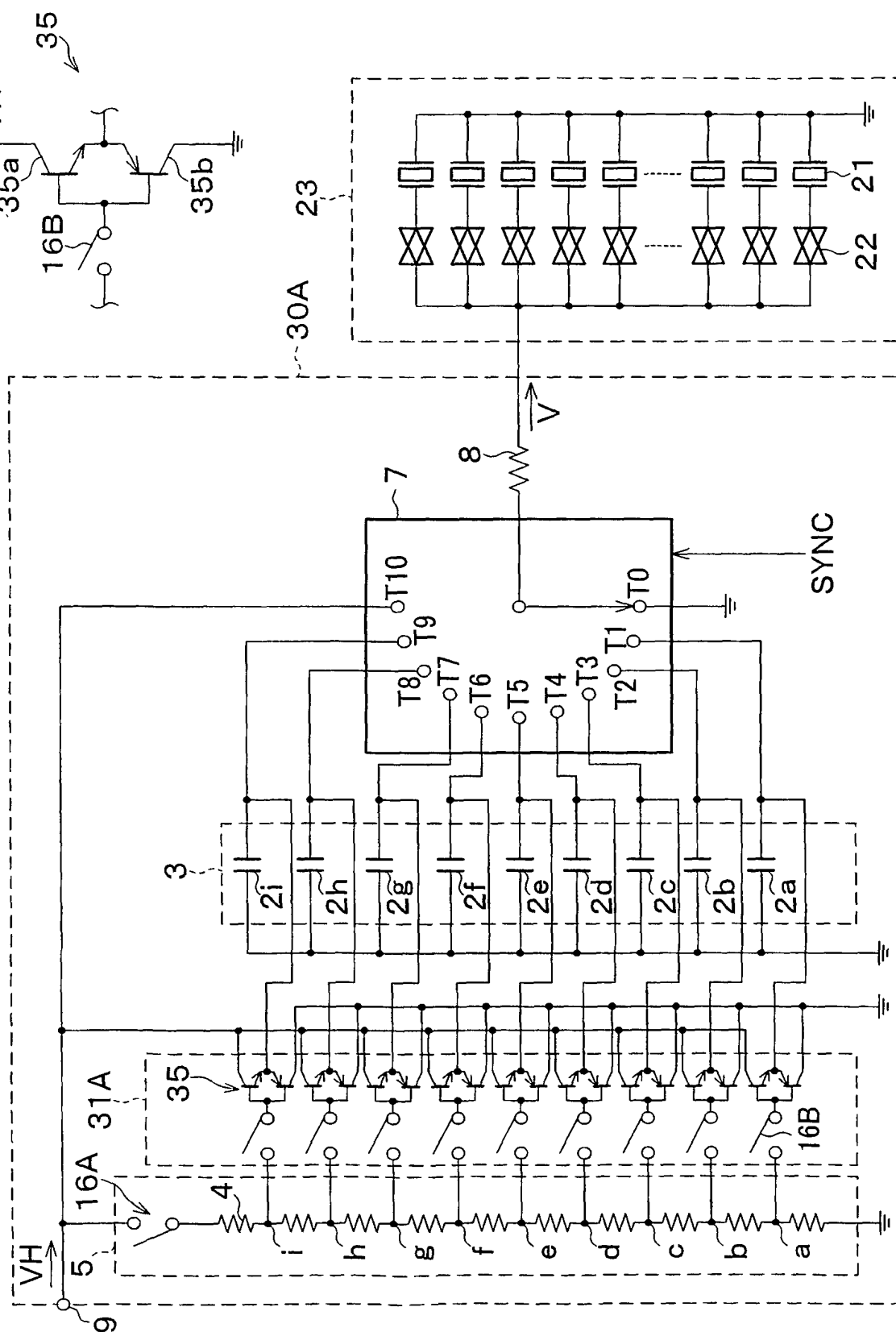


64/81

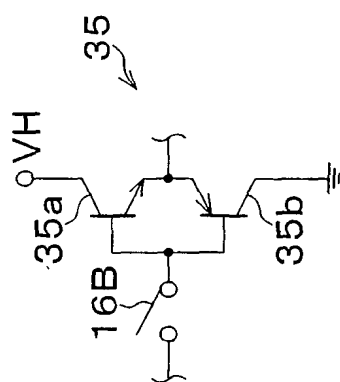
図 75



76 (a)



76 (b)



66/81

図 77

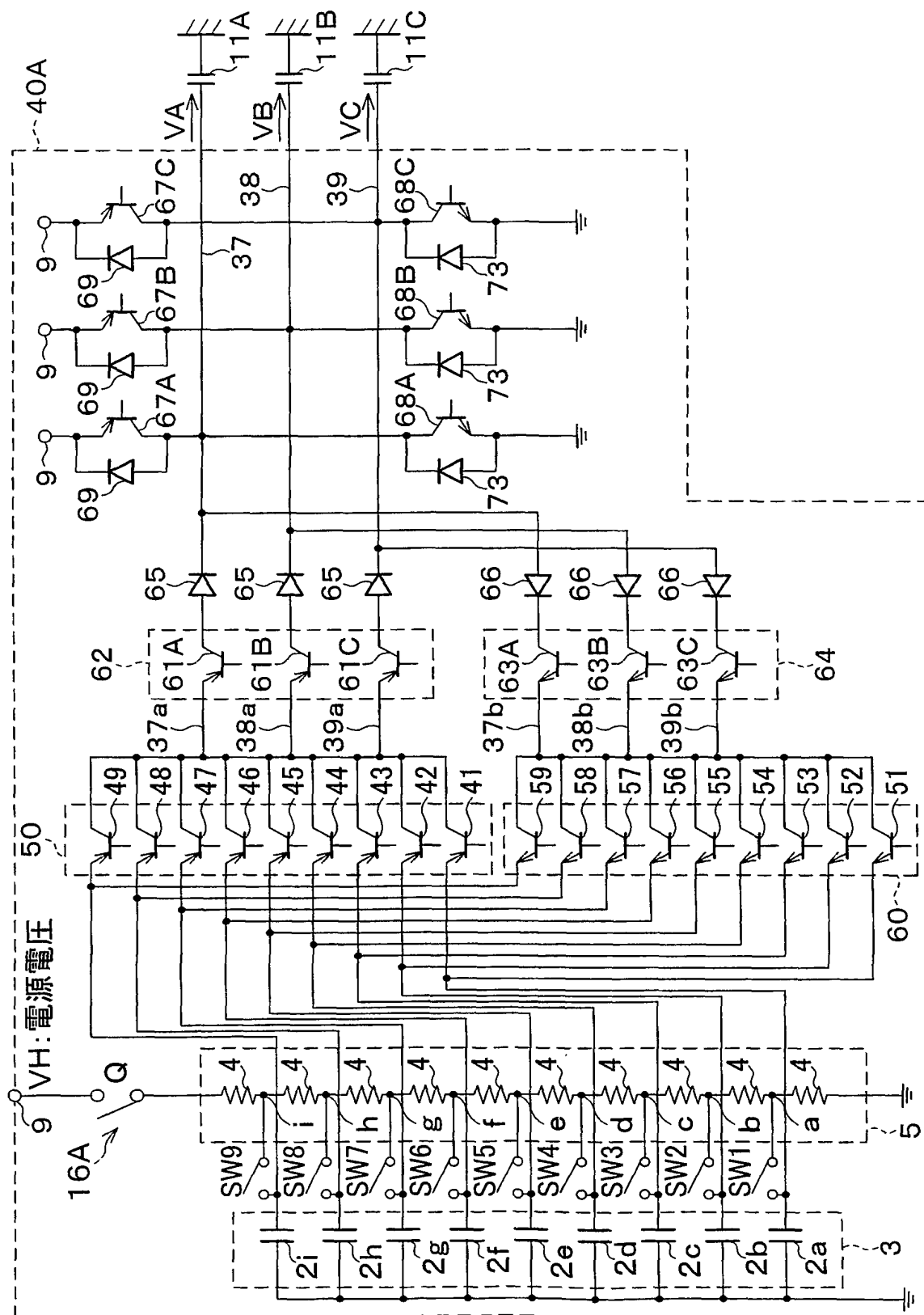
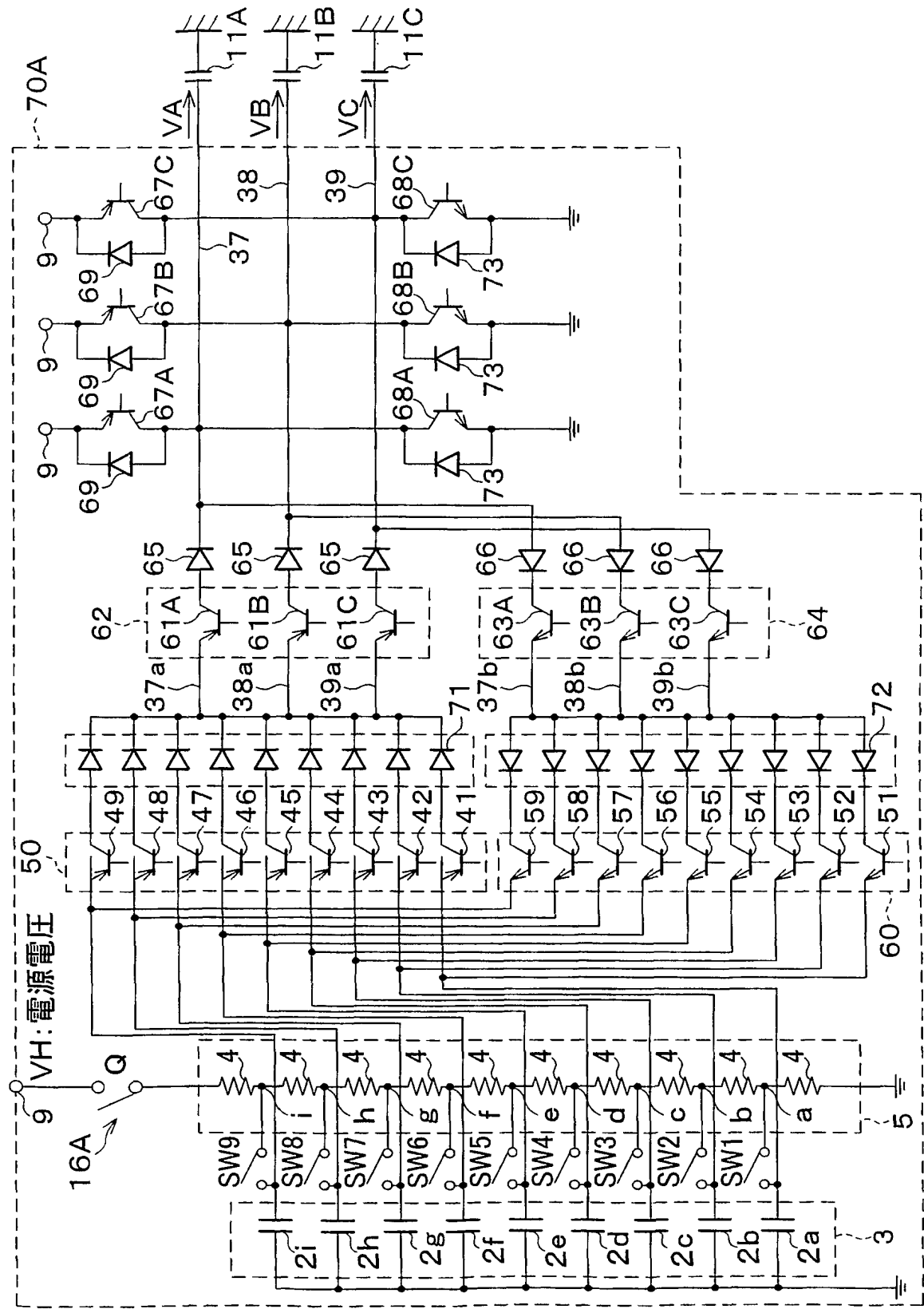
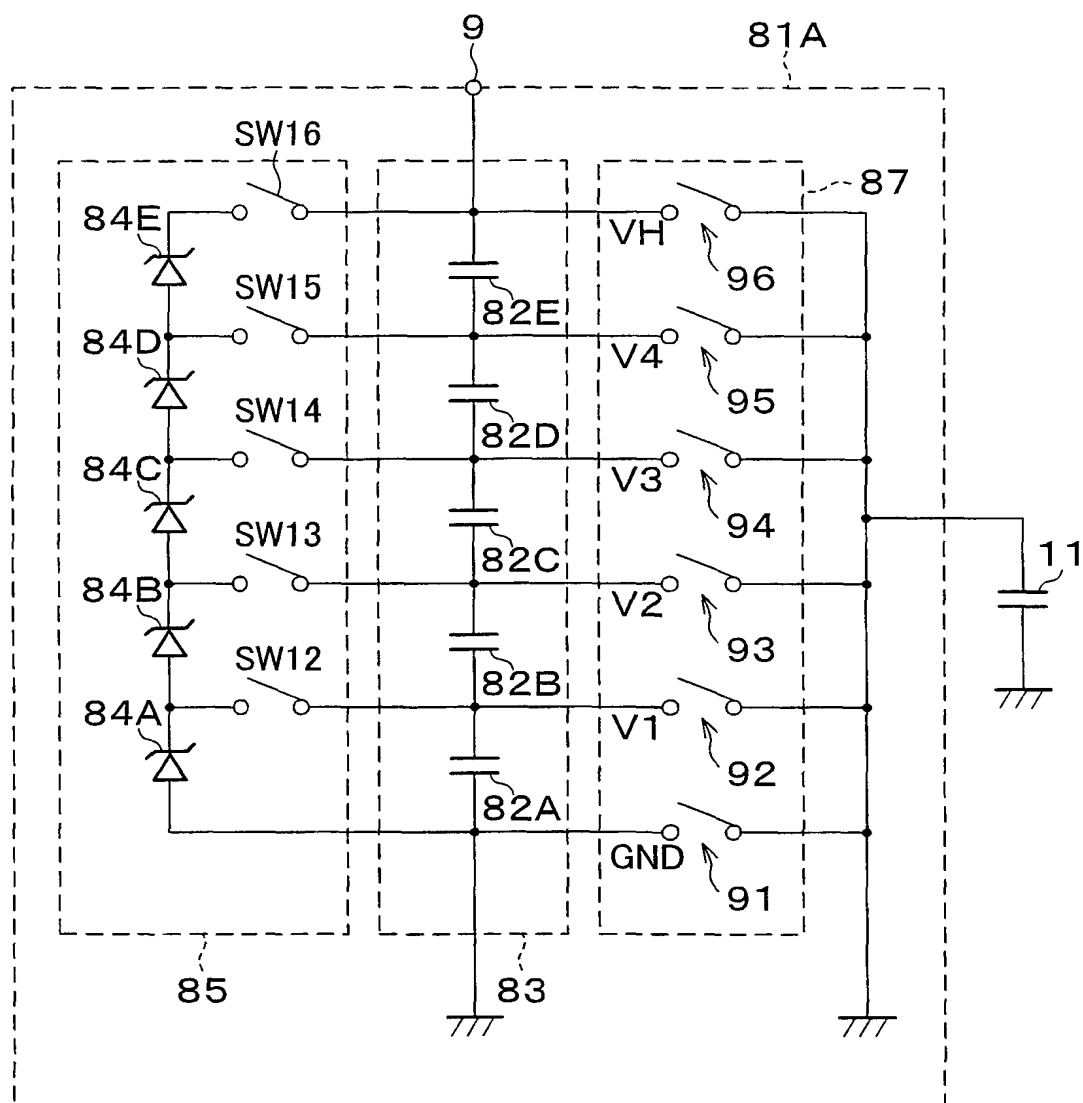


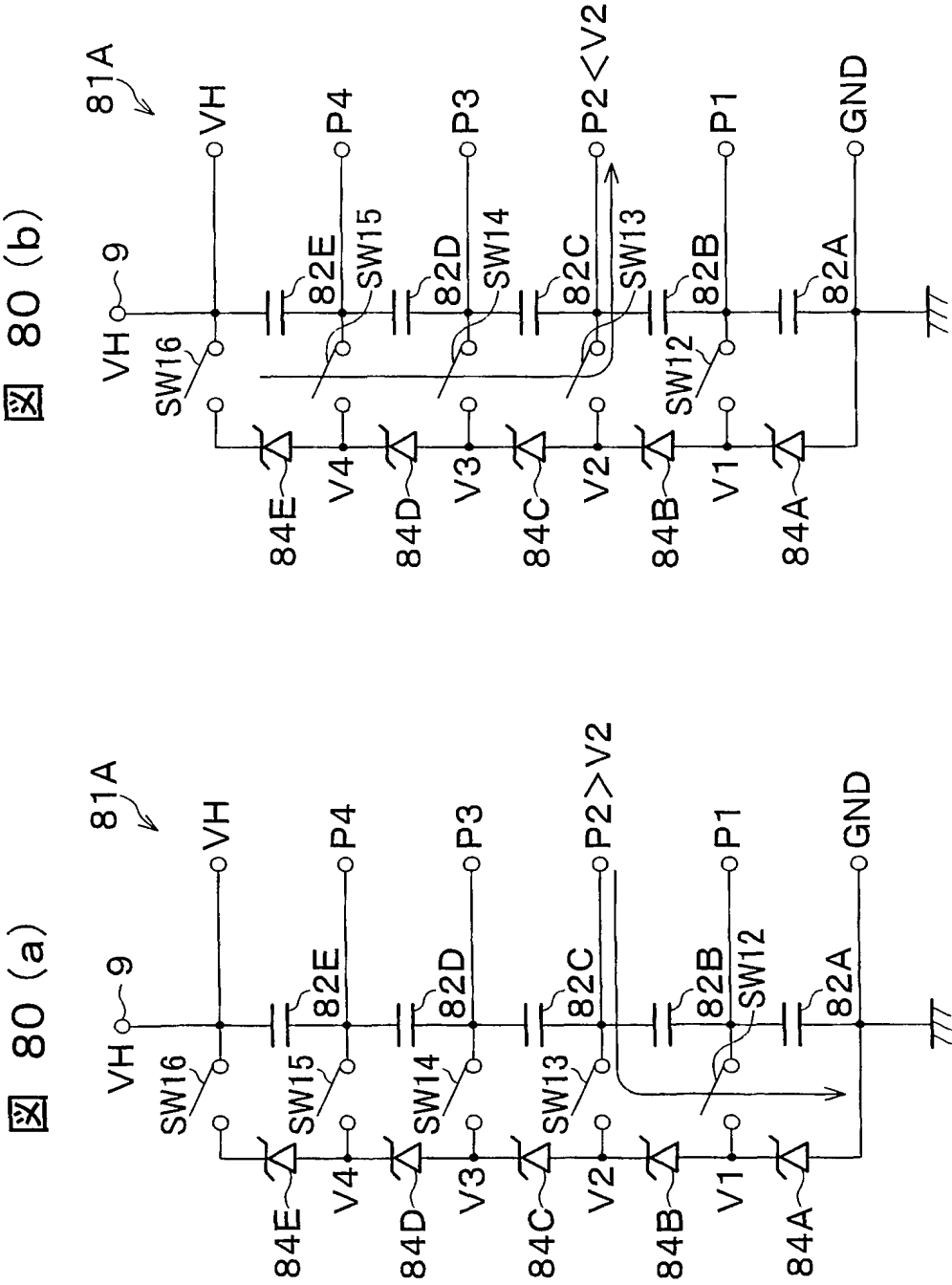
図 78



68/81

図 79





80 (b)

80 (a)

図 81

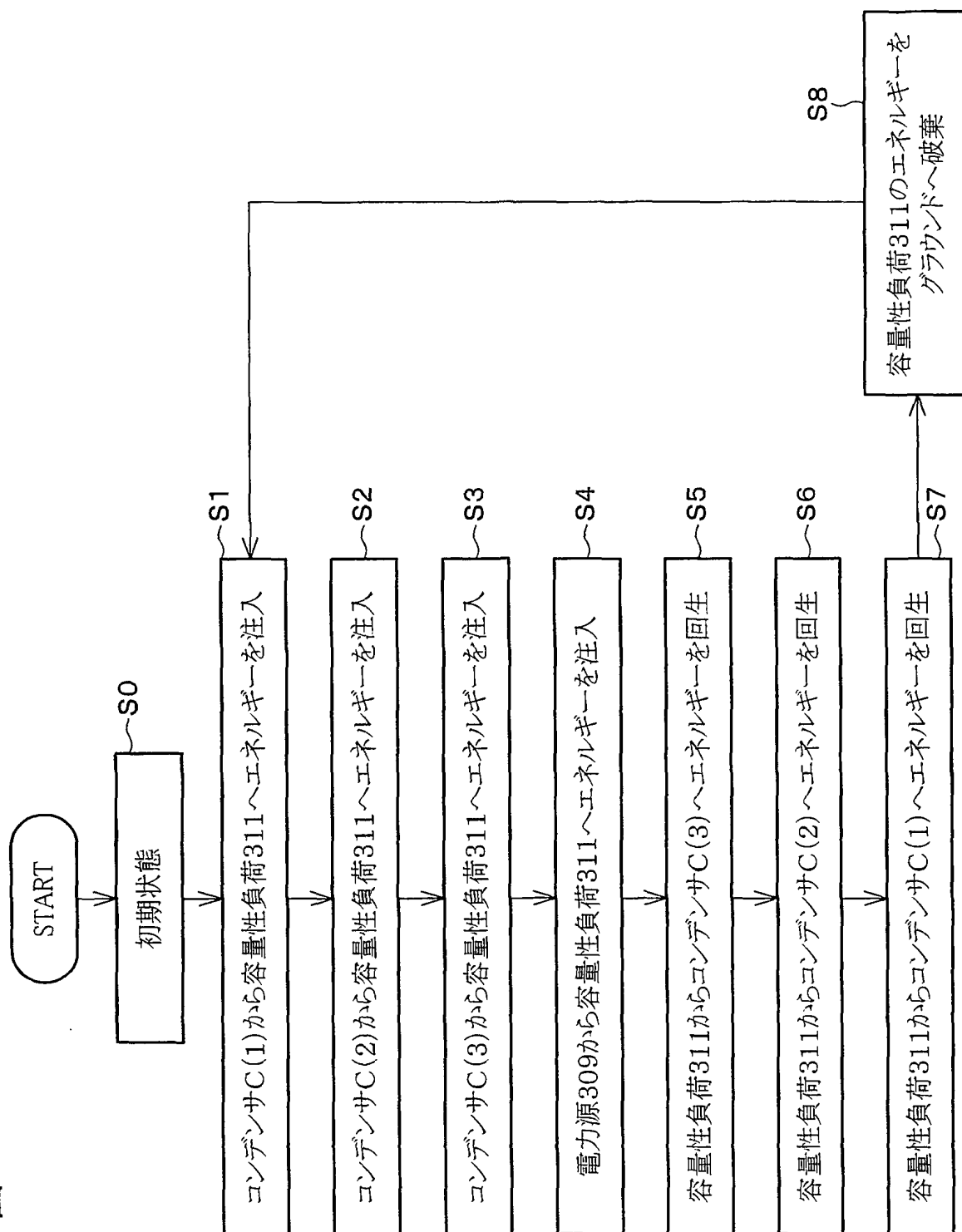
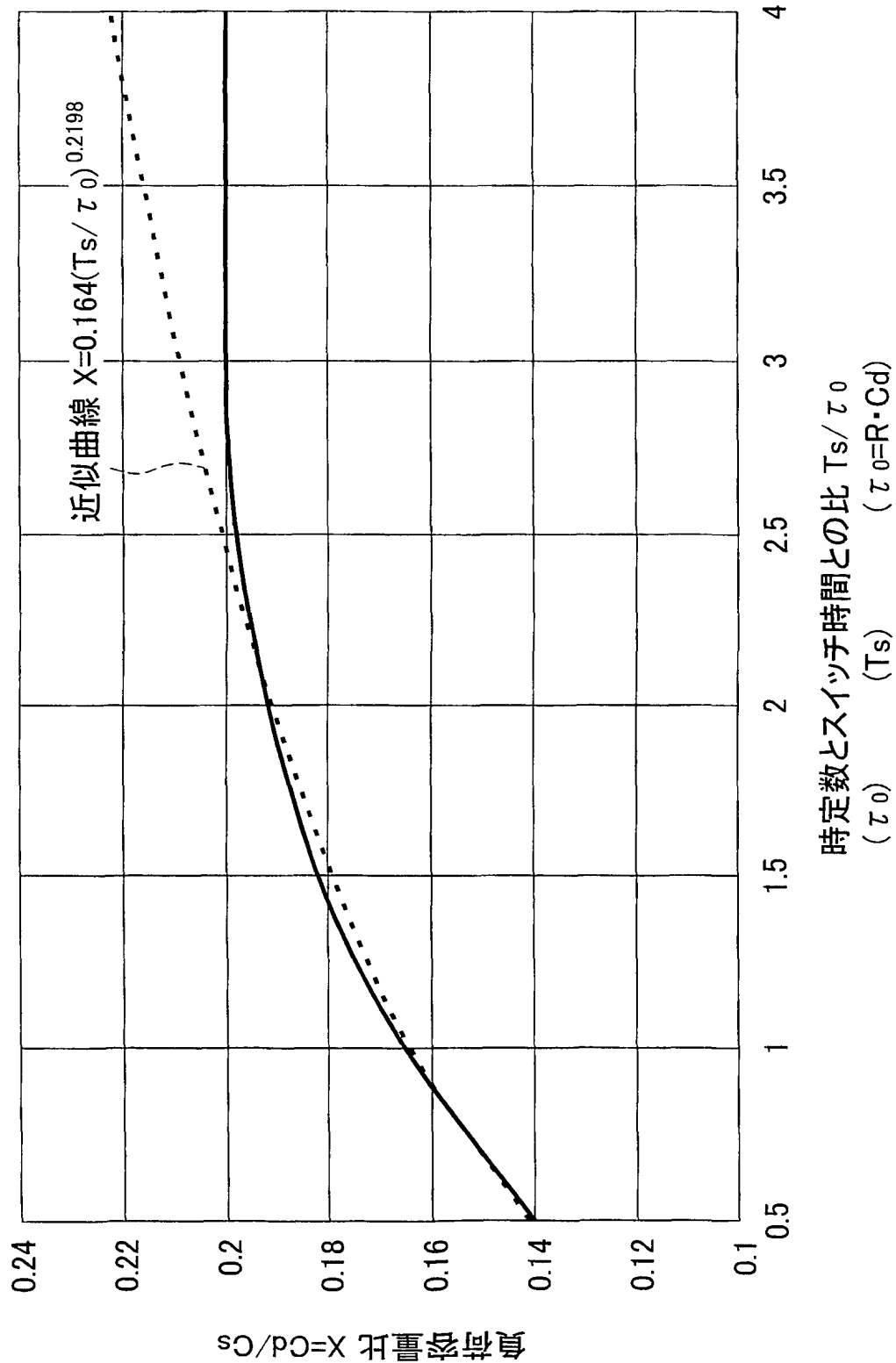


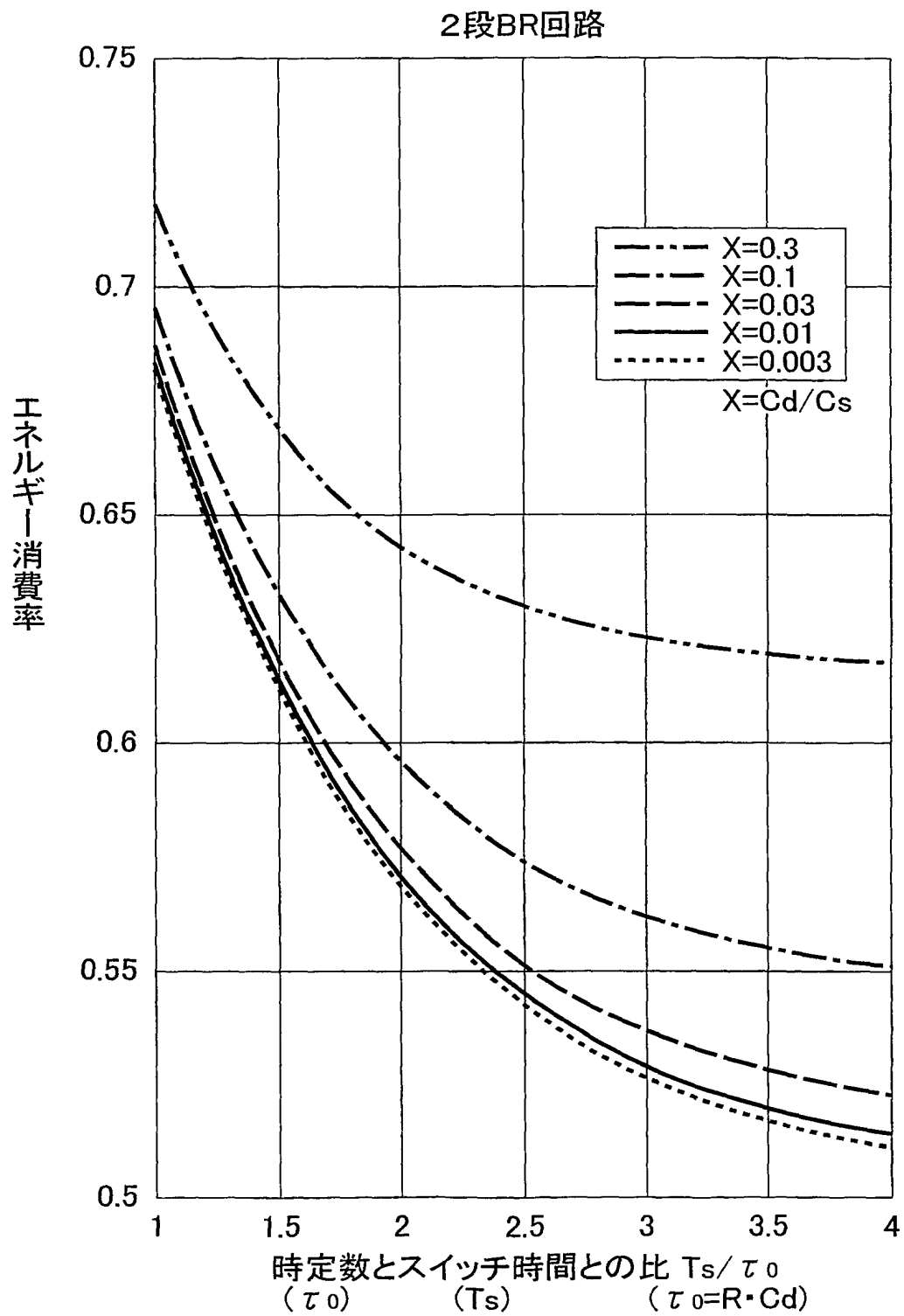
図 82

電圧が到達電圧の90%に到達する条件



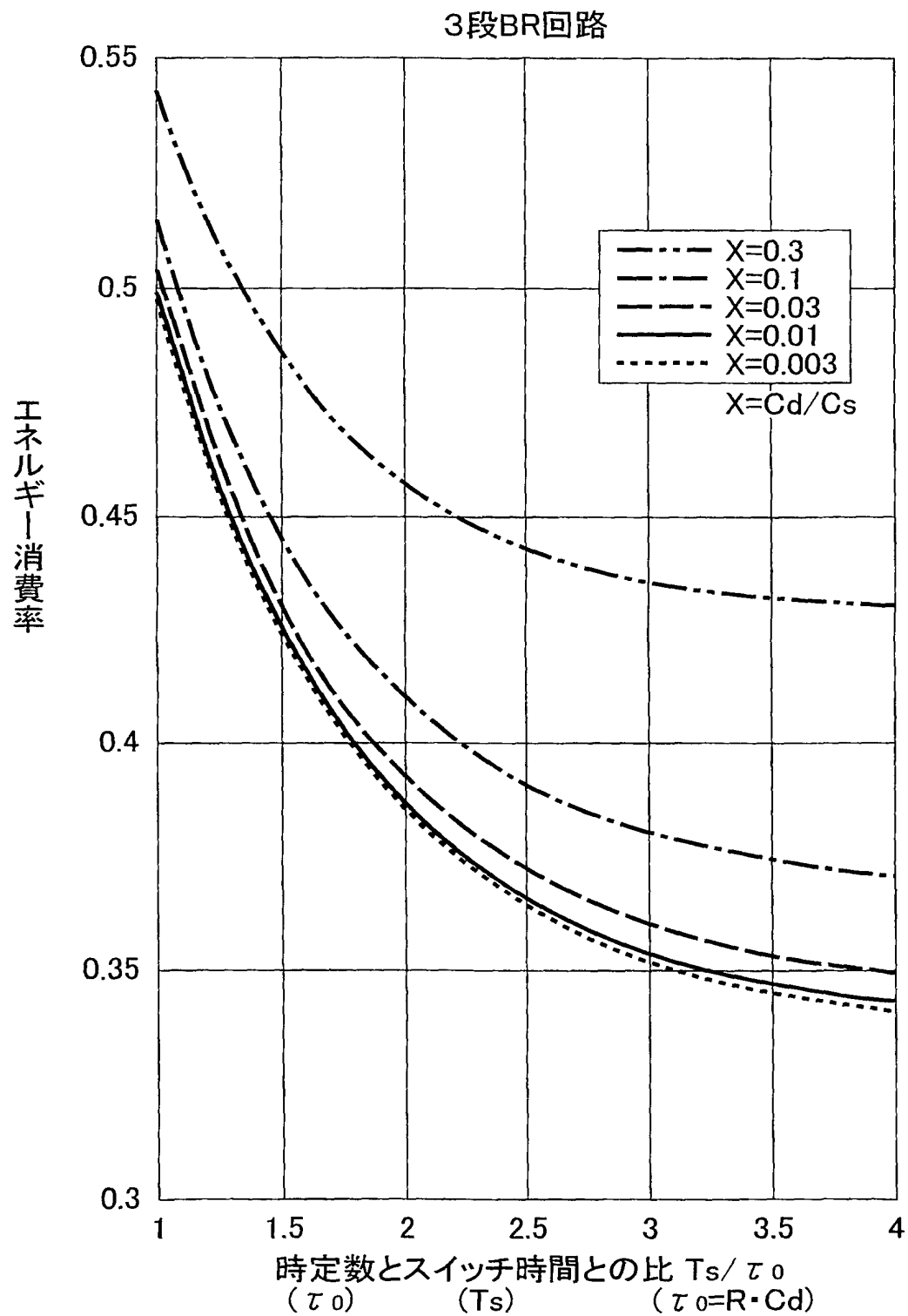
72/81

図 83



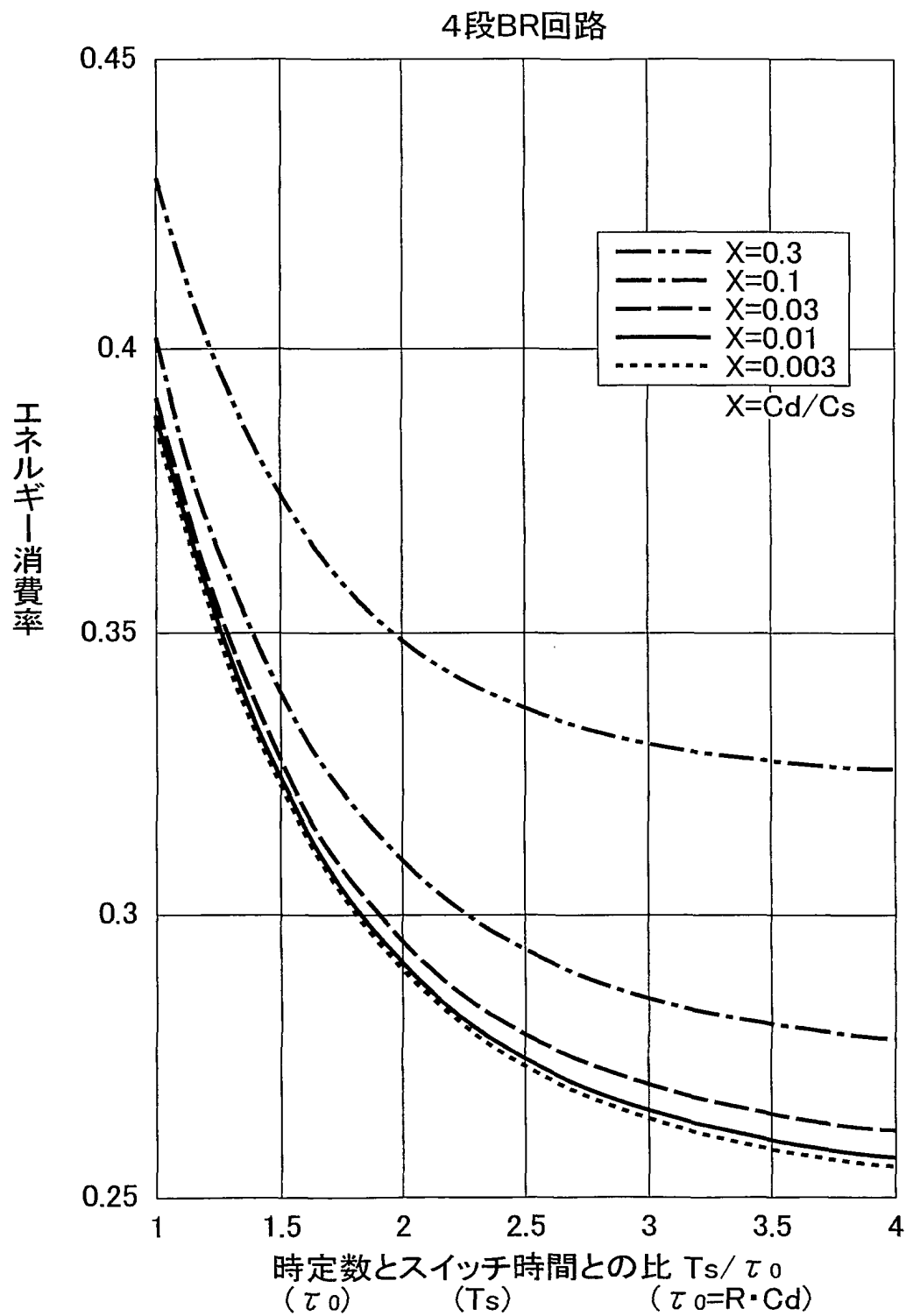
73/81

図 84



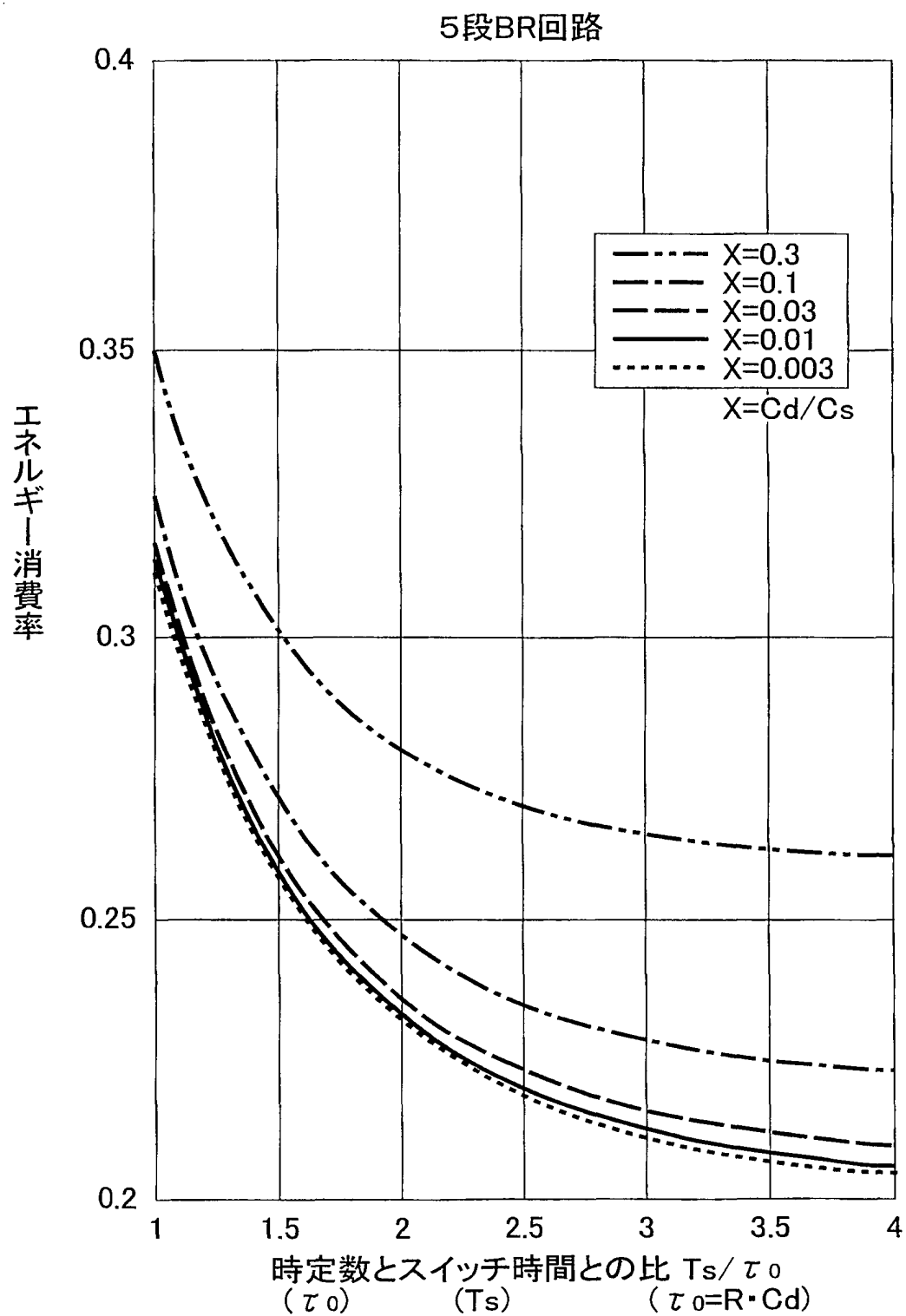
74/81

図 85



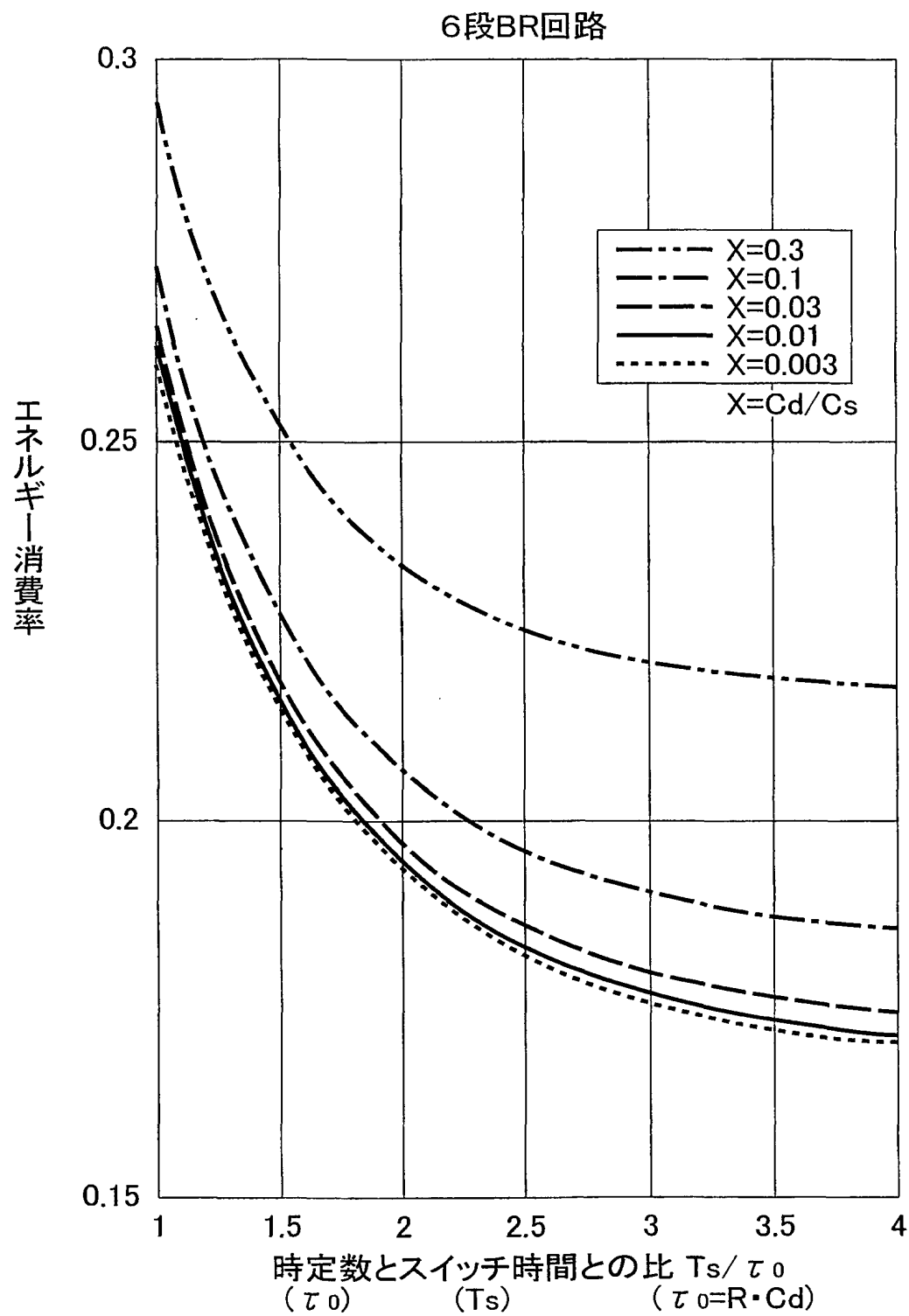
75/81

図 86



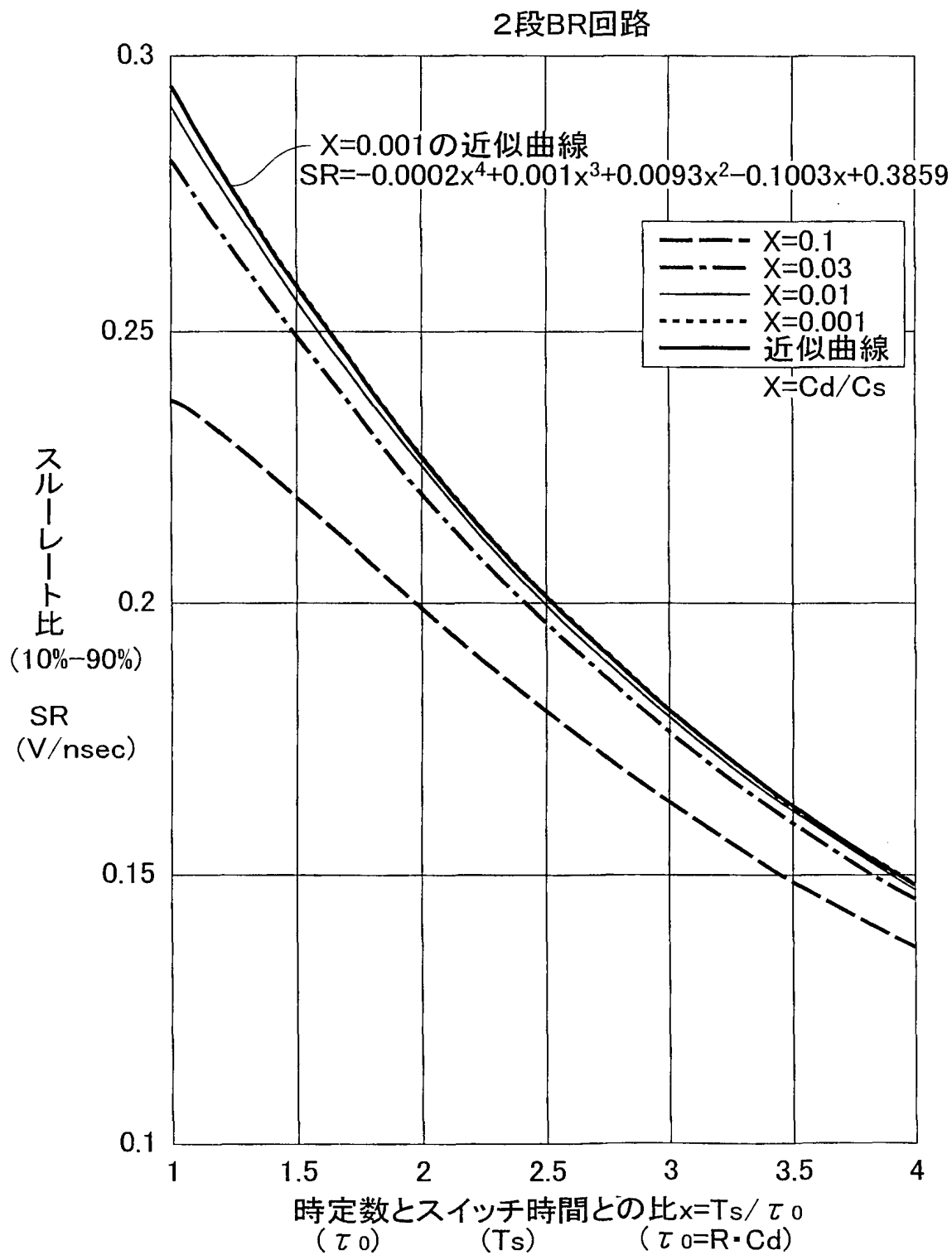
76/81

図 87



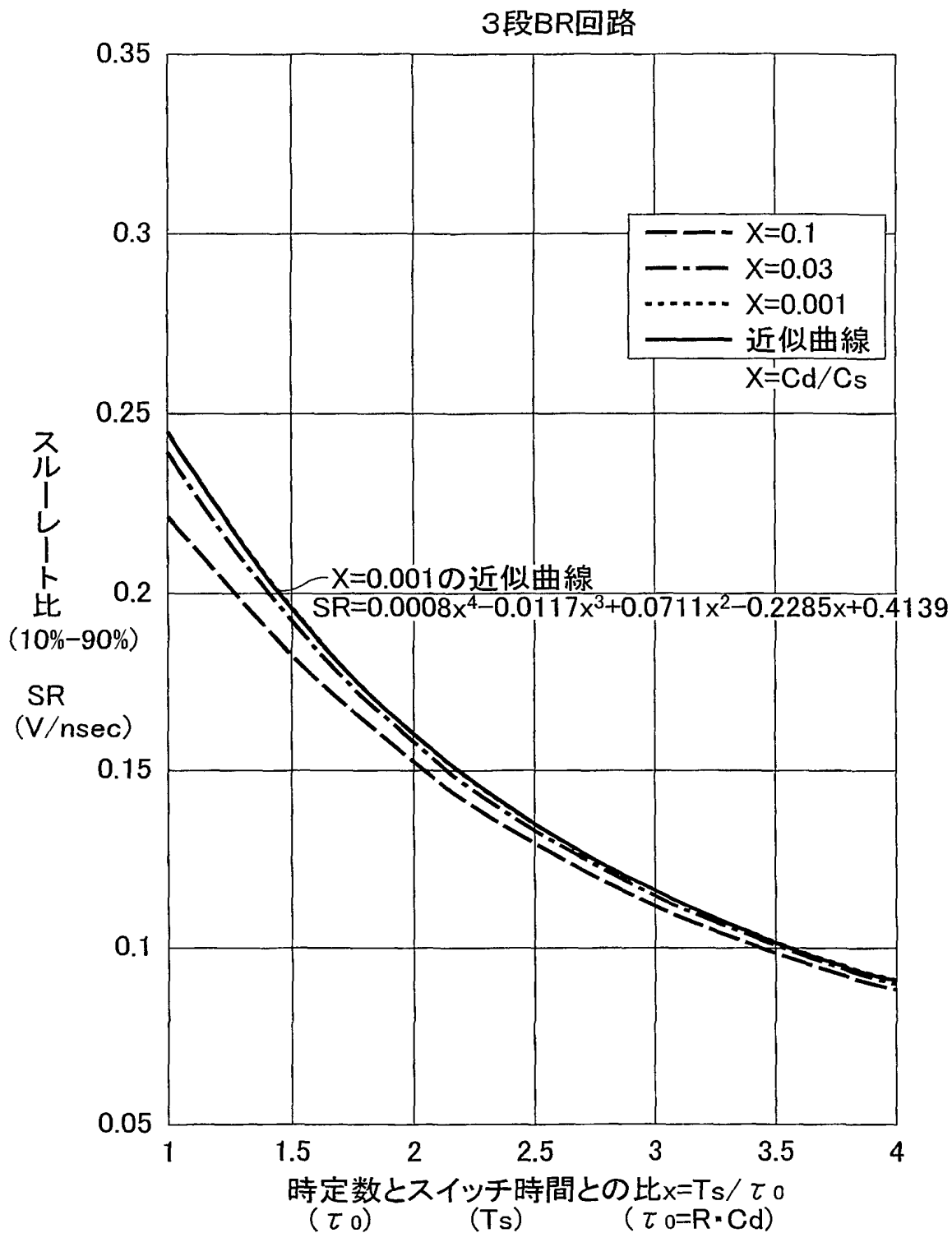
77/81

図 88



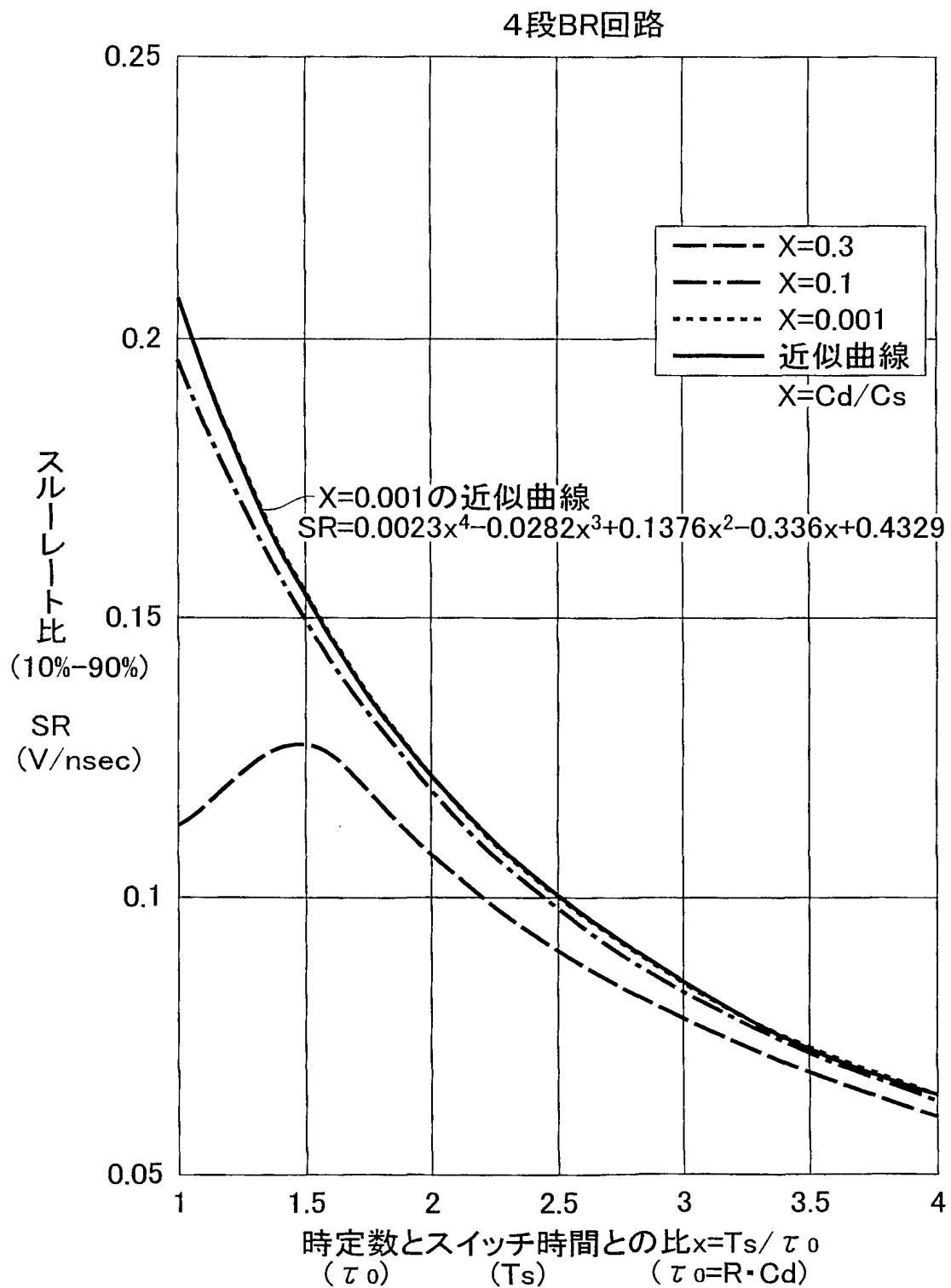
78/81

図 89



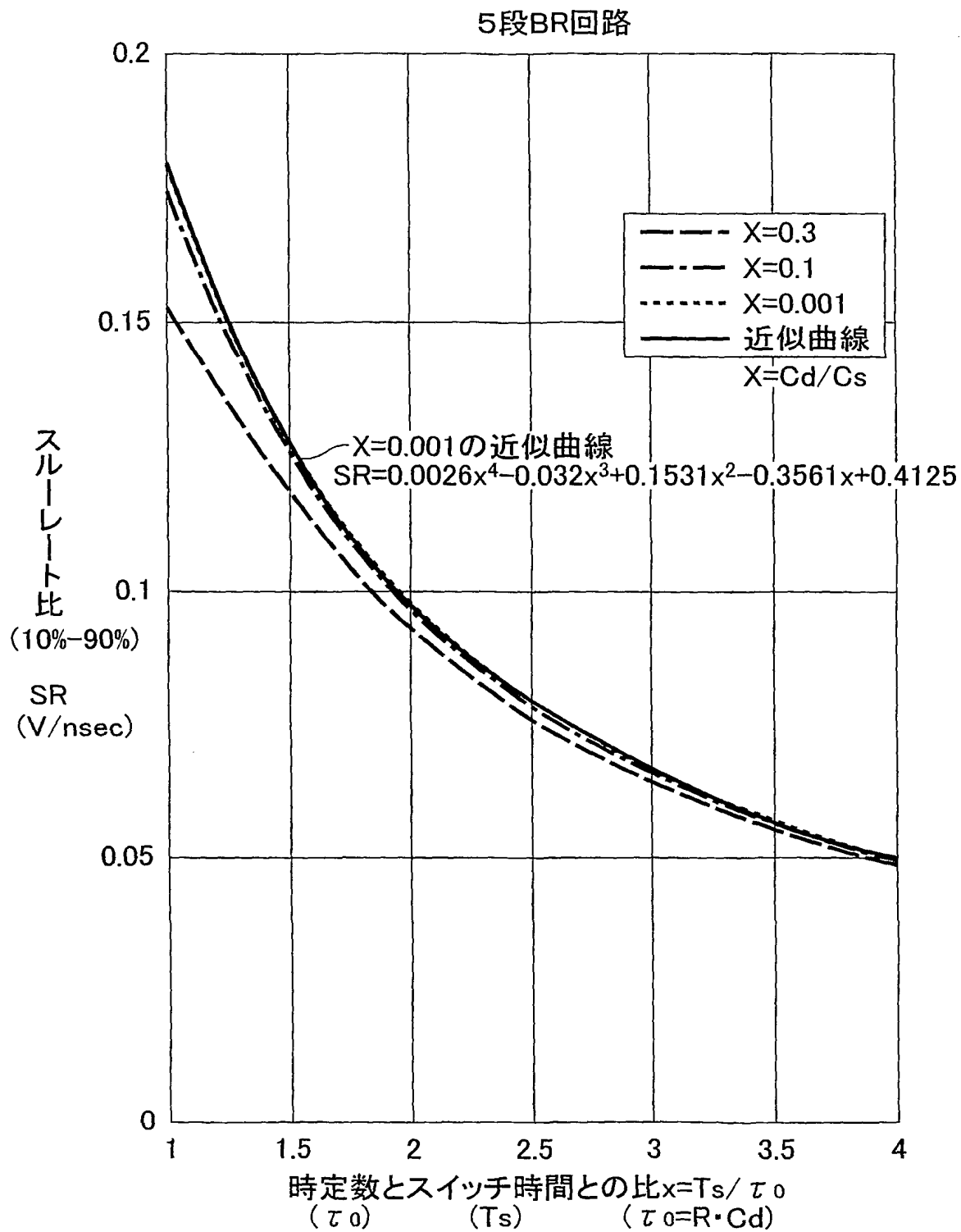
79/81

図 90



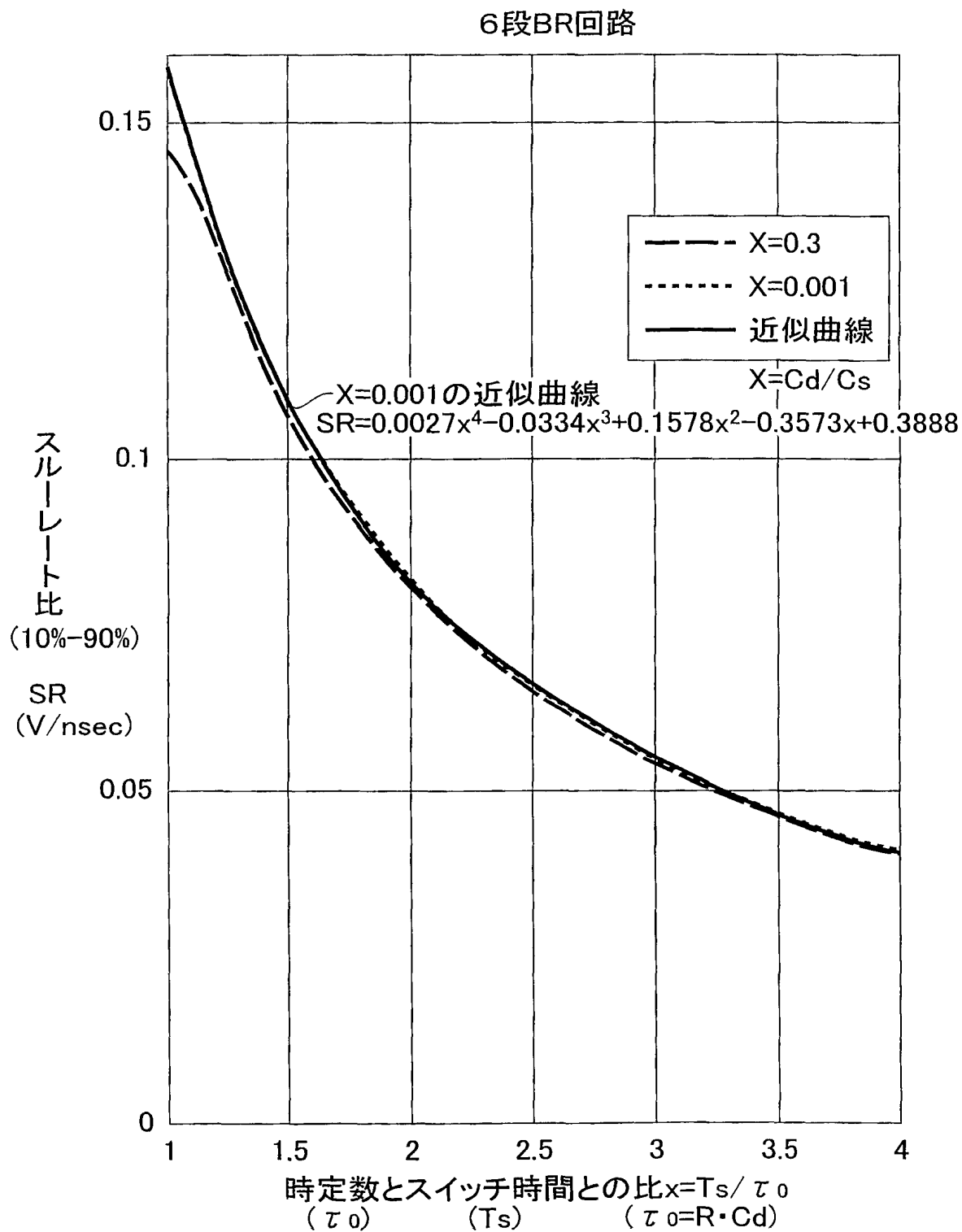
80/81

図 91



81/81

図 92



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/00754

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl.⁷ B41J2/045, 2/055, G09G3/20, H01L41/09

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl.⁷ B41J2/045, 2/055, G09G3/20, H01L41/09, H02J1/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

| | | | |
|---------------------------|-----------|----------------------------|-----------|
| Jitsuyo Shinan Koho | 1922-1996 | Jitsuyo Shinan Toroku Koho | 1996-2003 |
| Kokai Jitsuyo Shinan Koho | 1971-2003 | Toroku Jitsuyo Shinan Koho | 1994-2003 |

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages | Relevant to claim No. |
|-----------|---|-----------------------|
| A | JP 2001-301157 A (Konica Corp.), 30 October, 2001 (30.10.01), Full text; Figs. 1 to 7 (Family: none) | 1-57 |
| A | JP 2001-121697 A (Seiko Epson Corp.), 08 May, 2001 (08.05.01), Full text; Figs. 1 to 13 (Family: none) | 1-57 |
| A | JP 9-275345 A (Denso Corp.), 21 October, 1997 (21.07.97), Figs. 1 to 9 (Family: none) | 1-57 |

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance
 "E" earlier document but published on or after the international filing date
 "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 "O" document referring to an oral disclosure, use, exhibition or other means
 "P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 "&" document member of the same patent family

Date of the actual completion of the international search
04 April, 2003 (04.04.03)

Date of mailing of the international search report
15 April, 2003 (15.04.03)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/00754

| C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT | | |
|---|---|-----------------------|
| Category* | Citation of document, with indication, where appropriate, of the relevant passages | Relevant to claim No. |
| A | JP 2000-148099 A (Alps Electric Co., Ltd.), 26 May, 2000 (26.05.00), Figs. 1 to 7 (Family: none) | 1-57 |

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl⁷ B41J2/045, 2/055, G09G3/20, H01L41/09

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl⁷ B41J2/045, 2/055, G09G3/20, H01L41/09, H02J1/00

最小限資料以外の資料で調査を行った分野に含まれるもの

| | |
|-------------|------------|
| 日本国実用新案公報 | 1922-1996年 |
| 日本国公開実用新案公報 | 1971-2003年 |
| 日本国実用新案登録公報 | 1996-2003年 |
| 日本国登録実用新案公報 | 1994-2003年 |

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

| 引用文献の カテゴリー* | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示 | 関連する 請求の範囲の番号 |
|-----------------|---|------------------|
| A | JP 2001-301157 A (コニカ株式会社) 2001. 10. 30, 全文, 第1-7図 (ファミリーなし) | 1-57 |
| A | JP 2001-121697 A (セイコーエプソン株式会社) 2001. 05. 08, 全文, 第1-13図 (ファミリーなし) | 1-57 |
| A | JP 9-275345 A (株式会社デンソー) 1997. 10. 21, 第1-9図 (ファミリーなし) | 1-57 |

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」 口頭による開示、使用、展示等に言及する文献
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献
「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」 同一パテントファミリー文献

国際調査を完了した日

04. 04. 03

国際調査報告の発送日

15.04.03

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)
郵便番号100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

尾崎 俊彦

2P 9110

電話番号 03-3581-1101 内線 3260

| C (続き) . 関連すると認められる文献 | | |
|-----------------------|---|------------------|
| 引用文献の カテゴリー* | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示 | 関連する 請求の範囲の番号 |
| A | J P 2 0 0 0 - 1 4 8 0 9 9 A (アルプス電気株式会社) 2 0 0 0 . 0 5 . 2 6 , 第 1 - 7 図 (ファミリーなし) | 1 - 5 7 |